碲制忆极性晶体管

*Yifei Yang†，Lujie Xu†，Mingkun Xu†，Huan Liu，Dameng Liu，Wenrui Duan，Jing Pei，Huanglong Li**

Y. Yang、M. Xu、J. Pei、H. Li，清华大学精密仪器系、类脑计算研究中心，北京，100084，中国。电子邮箱：li_huanglong@mail.tsinghua.edu.cn

L. Xu、W. Duan，北京信息科技大学仪器科学与光电工程学院，北京，100192，中国。

L. Xu，东方晶源微电子科技有限公司应用技术部，北京，100176，中国。

H. Liu、D. Liu，清华大学摩擦学国家重点实验室，北京，100084，中国。

H. Li 中国脑科学与类脑研究所；中国北京，102206。

关键词：晶体管、忆阻器、碲、可重构极性、记忆极性、三态内容可寻址存储器、正则化方法

摘要

经典的三端电子晶体管与新兴的两端基于离子的忆阻器，在异质集成方案中的各种非常规信息处理系统里互为补充，例如动态随机存取存储器/存储级内存层次结构、混合互补金属氧化物半导体/忆阻神经形态交叉阵列等。近期尝试将传递函数引入忆阻器，催生了栅极可调忆阻功能、异质可塑性和混合可塑性功能。然而，在哪些应用场景下、以何种方式将基于离子的忆阻效应融入晶体管能够使其受益，仍有待厘清。在此，我们向晶体管家族引入一种名为“忆极性晶体管”的新型晶体管，该家族还包括众所周知的单极性和双极性晶体管。顾名思义，忆极性晶体管具有记忆的极性，类似于忆阻器具有记忆的电阻。具体而言，根据所施加电刺激的历史，其极性可在n型和p型之间以非易失方式可逆转换。这是通过采用新兴的半导体碲作为电化学活性源/漏接触材料，并结合二维单层MoS_2沟道实现的，由此形成栅控横向Te/MoS_2/Te忆阻器；换个角度看，它也是一种沟道可在n型MoS_2 与p型Te之间可逆转换的晶体管。凭借这一独特的忆极性功能，我们的晶体管有望用于可重构逻辑电路和安全电路，克服以往实现方案的一项根本局限：极性重构具有易失性

且需要额外的栅极端子。除了这一显著优势，我们还提出并通过实验展示了一种仅由两个忆极性晶体管构成的三元内容寻址存储器，而以往实现这一功能需要十几个普通晶体管；此外，通过仿真，我们提出了一种受器件启发且与硬件匹配的正则化方法“FlipWeight”，用于训练人工神经网络，其性能可与广泛使用的“Dropout”和“DropConnect”方法相媲美。这项工作在拓展晶体管功能多样性方面取得了重大进展。

1. 引言 极性是晶体管最基本的特征之一，

晶体管通常据此最广为人知地分为 n型或 p型——n型和 p型晶体管的组合使

传统上，集成电路的性能提升几乎完全依赖于晶体管的微型化（摩尔定律）。

忆阻器在许多关键方面都不同于晶体管，它是不到二十年前通过实验发现的一

更进一步，人们尝试将传递函数引入忆阻器。在这类器件中，额外的控制栅极

显然，忆阻器及以忆阻器为中心的电路可借助额外的晶体管功能进一步提升灵

此时，一个有趣的问题随之出现：在什么应用场景下，以及通过哪些方式，晶

。

为实现忆极性，一个关键的设计思路是：首先制备一种双端忆阻器，使其两种电阻状态分别呈现 n 型和 p 型半导电性；然后引入第三个端子，以便像普通晶体管一样，在任一极性下对忆阻沟道进行栅极控制。为此，我们选用单层二维（2D）MoS_2 作为本征 n 型忆阻介质，并采用横向 p 型碲（Te）电极，制成双端横向 Te/MoS_2/Te 器件。根据此前关于 Te 电化学活性的演示以及其他由 Te 制成的忆阻器的研究结果，可以预见（并已通过演示加以验证）该器件具有忆阻功能[22-25]。通过设置背栅，我们制成了一种忆极性晶体管，可在 n 型 MoS_2 晶体管和 p 型 Te 晶体管之间重构。除了在逻辑电路和安全电路方面相较于现有可重构晶体管具有上述显著优势外，我们的忆极性晶体管在其他应用中也展现出额外价值，例如由两个忆极性晶体管构成的三态内容寻址存储器（TCAM）单元，而实现此功能过去需要十多个普通晶体管。受器件特性的启发，我们还开发了一种与硬件匹配的正则化方法，用于缓解人工神经网络中的过拟合问题，其性能可媲美主流的“Dropout”和“DropConnect”方法。我们提出的忆极性晶体管为晶体管家族增添了重要成员，可实现非易失性细粒度可重构性，并支持通用硬件设计。

2. 结果与讨论

2.1. 忆极性功能及其机理结构示意图和光学图像

忆极性晶体管的相关结构分别如图1a和1b所示。为制备该器件，将一片单层MoS_2 薄片（通过拉曼光谱验证其单层特性的结果见补充图S1）机械剥离至重度p型掺杂的Si衬底上，该衬底带有300 nm厚的热氧化SiO_2层。随后，通过磁控溅射沉积两个碲电极，作为源极和漏极，接着沉积铂保护层（见方法部分）。

所制备器件的n型转移特性如图1c所示。在恒定漏源电压（V_{ds}=V_d-V_s）为+1 V时，随着V_g从-10 V扫描至+10 V，漏极电流（I_d）增大约200倍。随着V_g来回扫描，还可观察到一定程度的顺时针磁滞，这表明在V_g扫描过程中，电子会被栅极氧化层（SiO_2）俘获或从中释放。为实现极性转换，对器件施加幅值为+30 V、持续30 s的足够大的V_{ds}脉冲（V_g=0 V条件下）。如前所述，相对于另一电极处于负偏压的碲电极（源电极）可发生电化学还原。生成的Te^{2-}阴离子可能向对电极迁移，并在那里重新氧化为单质碲。随着这一电化学过程的进行，积累的单质碲最终可能形成局部碲细丝或较宽的碲片，从而连接源极和漏极。由于碲是一种具有本征p型电导率的窄带隙半导体，我们此前已利用这一电化学机制，在碲电极之间夹置带隙较宽（绝缘性更强）的电介质，实现了垂直忆阻器中的细丝型电阻开关[23]。在此，最好形成宽度尽可能接近沟道宽度的碲片，以尽量保持沟道几何形状。图1d显示了施加较大V_{ds}后的器件转移曲线。可以看到，随着V_g增大，I_d现在减小，证实晶体管极性已转换为p型。极性转换后，转移曲线中的磁滞方向也由顺时针变为逆时针。一个月后仍可重现p型转移特性，且没有性能退化，证实了极性转换的非易失性。通过在V_g=+5 V条件下施加-30 V的V_{ds}脉冲，可将p极性可逆地切换回n极性。此处的栅极偏压会减少p型碲沟道中的自由空穴载流子数量，从而减弱沟道电场屏蔽，使电化学反应和离子漂移得以发生。如补充图S2所示，在进行100次极性切换操作后，可逆极性变化仍能稳定重现。补充图S3还展示了极性切换V_{ds}脉冲期间I_d的变化。在n型转p型（p型转n型）过程中，I_d随时间逐渐增大（减小），这与p型碲的电导率高于n型MoS_2一致。

与其他常用的源极/漏极电极材料相比，已知碲具有电化学活性。此外，研究还表明，碲阴离子可在各种固体中迁移。这两种材料特性是实现基于碲细丝的电阻开关的关键，正如先前的报道所示[22,23]。为探究独特忆极现象背后的机制，我们采用相对惰性的钛和铂源极/漏极电极，制备了两个对照器件。我们对这两个器件在施加大幅度（+40 V，30 s）V_{ds}脉冲前后的转移特性进行了类似测量。如补充图4所示，两个器件均未发生极性转换。

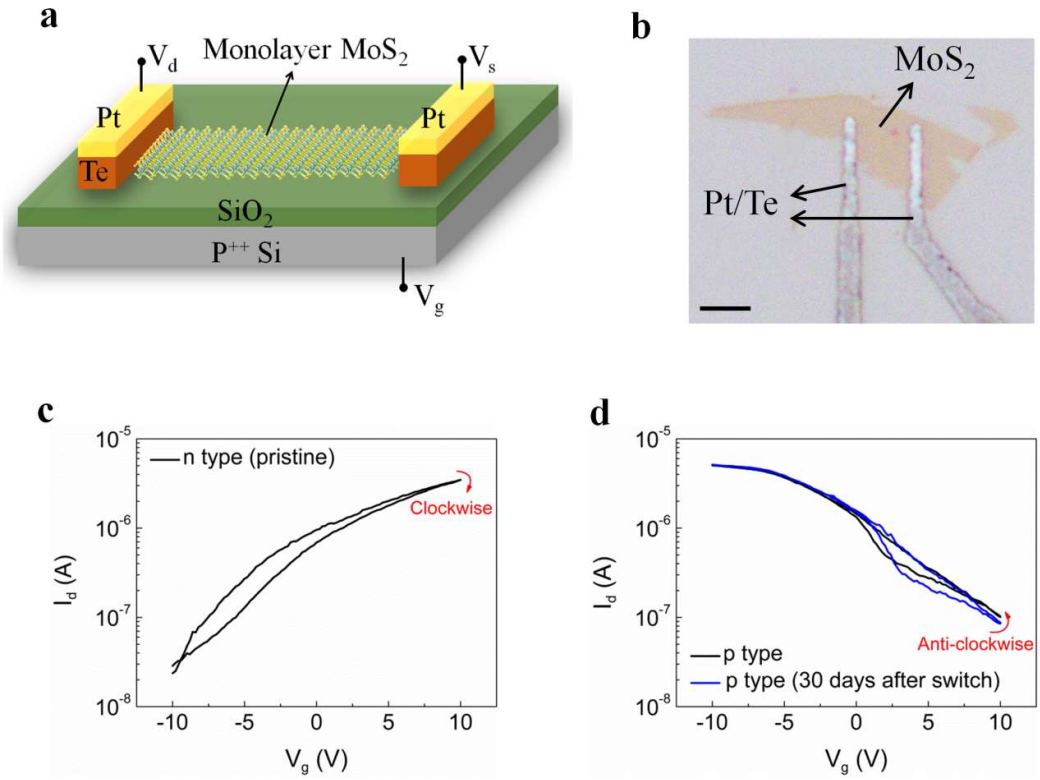


图 1 忆极性晶体管的示意图和电学性能。a.忆极性晶体管的示意图和**b.** 光学图像 （比例尺：2 μm）。 **c.** 制备完成后的器件的 n型转移曲线。 **d.** 极性切换后器件的 p型转移曲线。

为进一步确定忆极性晶体管的沟道原子组成是否会在极性转换后发生变化，我们对制备完成的 n 型器件、极性转换后的 p 型器件以及恢复后的 n 型器件沟道区域中的元素进行了俄歇电子能谱（AES）分析，如图2a–c所示。对于制备完成的器件，可以看到沟道中仅存在钼和硫元素，未发现可观察到的碲元素。然而，极性转换后，沟道区域中可观察到大量碲。除意料之中地在碲电极附近明显富集外，碲沿沟道宽度和长度方向的分布看起来均匀。沟道区域中均匀碲片的形成证实了这一假设：极性转换是由电化学诱导的碲嵌入MoS_2所致。器件切换回 n 型后，沟道区域中的碲浓度大幅降低，表明碲原子已通过电化学方式从沟道中抽出。

图2d、e展示了器件发生极性转换前后源极和漏极的原子力显微镜（AFM）图像。可以清楚地看到电极上有缺口，这可能与n型向p型转换期间的电化学还原，以及p型向n型转换期间碲补充不完全有关。与电极的形变一致，器件发生极性转换前后沟道局部区域的AFM图像显示，剥离后平坦的MoS_2 表面（图2f）在器件转换为p型晶体管后变得相当粗糙（图2g）。这是由碲

夹杂造成的。可见突起的尺寸和高度最大分别可达60 μm和6 nm。器件转换回n型晶体管后，这些突起消失（图2h）。

为确定制备完成的器件及转换后的 p 型器件沟道区域的化学结构，我们进行了拉曼光谱研究。如图 2i 所示，制备完成的 MoS_2 沟道在 ~ 380cm^{-1} 和 ~ 405 cm^{-1}处显示出两个特征峰，分别与单层 MoS_2,中面内 Mo-S振动模式 (E^1_{2g}) 和面外 S-S振动模式 (A_{1g}) 的特征峰一致[26]。未观察到碲相关峰。然而，在器件转换为 p型晶体管后（图 2j），于 123 cm^{-1} 和 140 cm^{-1}处分别出现了碲链基面振动 (A_1) 和键伸缩振动 (E_2) 对应的特征峰[27]，。这些结果进一步支持了所推测的极性转换机制（示意图见补充图 S5）。

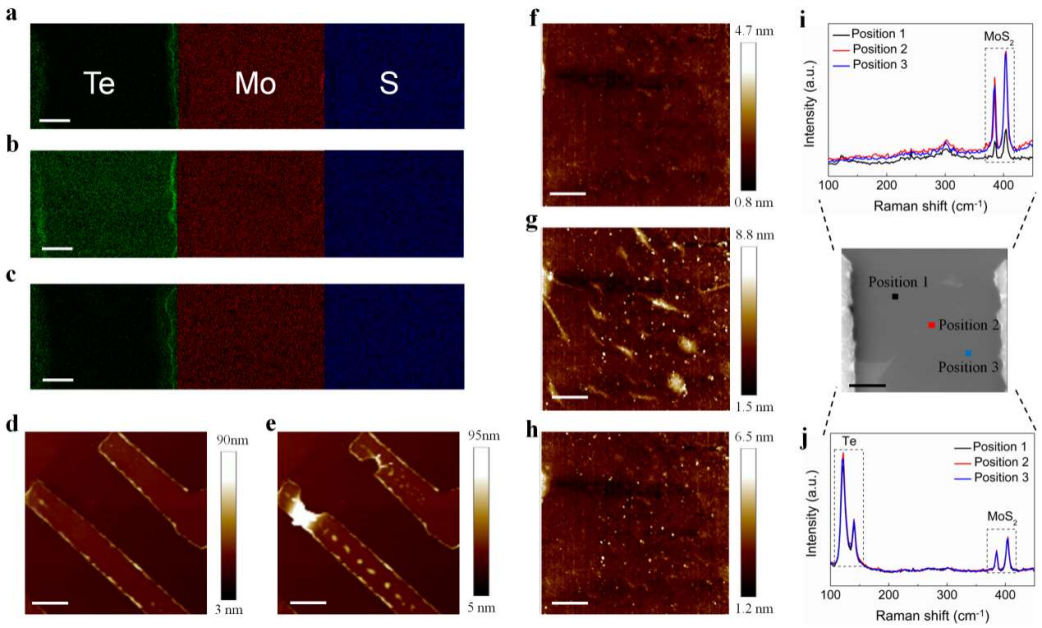


图2 忆极性晶体管的材料表征。俄歇电子能谱 忆极性晶体管沟道区域的元素分布图：**a.**极性切换前，**b.**从n型切换为p型后，以及**c.**从p型切换回n型后。a–c的比例尺：500 nm。忆极性晶体管**d.**极性切换前和**e.**极性切换后的AFM图像（比例尺：1.5 μm）。忆极性晶体管沟道区域放大的AFM图像：**f.**极性切换前，**g.**从n型切换为p型后，以及**h.**从p型切换回n型后（比例尺：120 nm）。从忆极性晶体管沟道区域的SEM图像（比例尺：500 nm）中标记的三个不同区域采集的拉曼光谱：**i.**极性切换前，以及**j.**从n型切换为p型后。

2.2. 由两个忆极性晶体管构成的三态内容寻址存储器（TCAM）单元具有可重构极性的晶体管可用于

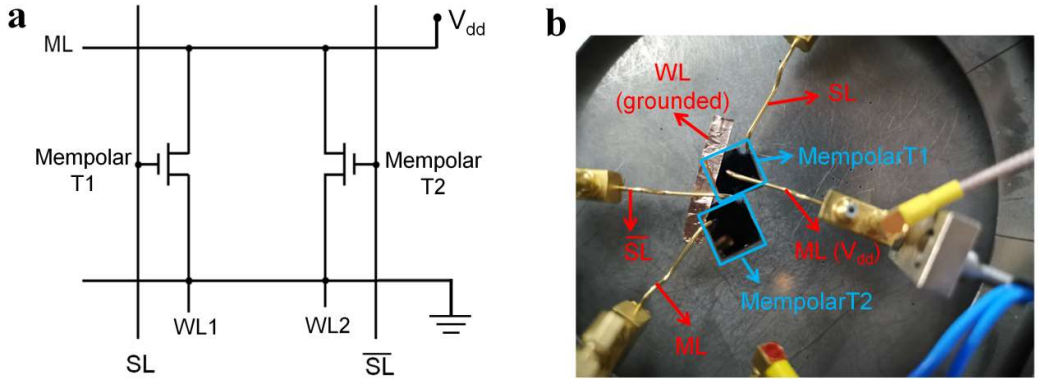
在可重构逻辑电路[20]，、神经形态电路[20,28]，、安全电路[21]，等领域的应用。本文介绍忆极性晶体管的一种新应用，即构建 TCAM 单元。TCAM 是一种专用计算机存储器，用于某些超高速搜索应用。它被视为与更广为人知的随机存取存储器（RAM）相对的一种存储器。在随机存取存储器中，用户提供存储器地址，存储器则返回该地址所存储的数据字。相比之下，TCAM 的设计方式是：用户提供数据字，TCAM 随即基于模式匹配搜索其整个存储器，以确定该数据字是否存储在其中的任何位置，这与大脑中的联想记忆类似。“三态”一词指的是存储器能够使用三种不同的输入值存储和查询数据：0、1 和 X。X 输入通常称为“无关”状态，使 TCAM 能够执行范围更广的搜索；而二态内容寻址存储器只能使用 0 和 1 执行精确匹配搜索。

在搜索密集型应用中，三态内容寻址存储器（TCAM）的速度远快于随机存取存储器（RAM）。然而，TCAM 也存在成本方面的劣势。与存储单元结构简单的 RAM 不同，传统 TCAM 通常采用更复杂的电路，物理尺寸较大且功耗更高。具体而言，采用标准互补金属氧化物半导体（CMOS）晶体管技术的单个 TCAM 单元需要 16 个晶体管。尽管基于新兴非易失性存储器件（或简称忆阻器）技术的 TCAM 采用了结构更简单的 2T-2R 单元，每个单元由两个晶体管和两个忆阻器构成[29,30]，但忆阻器必须通过后道工艺集成，因此电寄生效应会加剧。在这方面，我们的忆极性晶体管融合了晶体管功能与忆阻功能，有望进一步简化 TCAM 单元的结构和制造工艺。

我们提出的基于两个忆极性晶体管的 TCAM 单元的示意图及其工作原理如图 3a 所示。在该示意图中，“ML”表示匹配线，在搜索操作开始前，匹配线会充电至电源电压 V_{dd} (1 V)。WL1 和 WL2 是两条写入线，在存储器编码阶段，通过它们向相应的忆极性晶体管施加极性切换电压（±30 V）。如后文将介绍的，在搜索阶段检测到匹配时，它们也可作为匹配线放电的通路。为存储 1 和 0 状态，会向两个忆极性晶体管写入（编码）互补的极性配置。为存储 X 状态，则向两个忆极性晶体管写入相同的极性配置，即 p型或 n型。SL 和 $\overline{SL}$ 是两条搜索线，搜索信号及其反相信号通过它们施加到相应忆极性晶体管的栅极端子。搜索信号以 +10 V 或 -10 V 的偏置电压表示，分别对应数据 1 或 0。采用上述编码和搜索方案时，如果检测到搜索信号与存储状态匹配，两个忆极性晶体管均处于导通状态，从而使匹配线放电至地。但如果检测到不匹配，两个忆极性晶体管均处于关断状态，因此匹配线保持高电平。当 TCAM 单元处于 X 状态时，无论搜索信号是什么，一个忆极性晶体管必定处于导通状态，而另一个处于关断状态，从而使匹配线放电。

图3b展示了一个由两个忆极性晶体管构成的概念验证 TCAM 单元。这两个器件由剥离后转移至两块不同硅裸片上的 MoS_2 层制成，随后通过 Elargol 用铜线连接。我们

通过实验演示了在该 TCAM 单元中存储数据 0/1：将一个忆极性晶体管（mempolarT1）/（mempolarT2）的极性转换为 p 型，同时保持另一个晶体管（mempolarT2）/（mempolarT1）的状态不变。随后，通过一对 SL 和 $\overline{SL}$ 向该单元输入交替的 0 和 1 搜索数据。图中展示了每种存储状态下，搜索过程中匹配线与地之间电阻的变化。电阻较大表示两个忆极性晶体管均处于关断状态，因此检测到不匹配；另一方面，电阻较小则表示两个器件之一已导通，对应匹配。在一千次搜索中，电阻对比度仍高达 10^2 （图3c、d）。与近期报道的铁电三态内容寻址存储器单元[31] 不同，后者的写入和搜索信号转换共用同一路径（即 SL/$\overline{SL}$）；我们的单元为这两种操作采用了两条不同的信号转换路径，即用于搜索的 SL/$\overline{SL}$ 和用于写入的字线1/字线2。搜索和写入操作的解耦可防止存储状态受到搜索信号的干扰，因此有望延长数据保持时间并提高可靠性。



	Polarity		Matched searching signal	
Stored value	Mempolar T1	Mempolar T2	$\overline{SL}$	SL
0	p	n	-10V	+10V
1	n	p	+10V	-10V
X	n	n	+10V -10V	-10V +10V

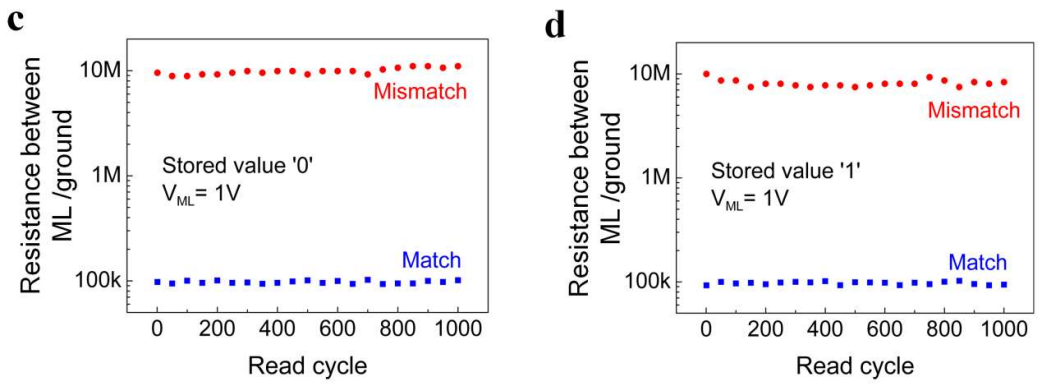


图3 基于两个忆极性晶体管的 TCAM 单元。a. 基于两个忆极性晶体管的 TCAM 单元在搜索阶段的电路图及其工作模式。 **b.** 基于两个忆极性晶体管的 TCAM 单元概念验证（比例尺：2μm）。测得的匹配线与地之间的电阻随

当 TCAM 单元中存储了**c.** ‘0’ 和 **d.** ‘1’时，搜索信号会在匹配与不匹配信号之间交替。

2.3. 受忆极性晶体管启发的神经网络正则化方法如前所述，具有 n（p）极性的忆极性晶体管可以呈现 c

定程度的顺时针（逆时针）磁滞，其转移曲线如图1c和1d所示；这可归因于在 V_g 扫描过程中载流子在栅极氧化层中的俘获/去俘获。从图4a（图4b）的转移曲线可以看出，在 0 V 至 +10 V 之间反复进行正向和反向电压扫描时，具有 n（p）极性的忆极性晶体管的沟道电导（在 V_g=0 V 下）持续降低（升高）。此外还进行了脉冲测量，结果显示，具有 n 极性和 p 极性的器件分别呈现相似的电导变化趋势（补充图 S6）。神经形态工程师广泛利用这些现象，在神经网络训练阶段模拟突触的长期可塑性[16]。

如图 4c 所示，对刚制备的 n 型器件（1→2）施加 10 次 0 V 至+10 V 之间的正向和反向 V_g 扫描，会使其基线 I_d （在 V_g=0下的 I_d ）从约 0.7 μA 大幅降至 100 nA。诱导出这种长期突触抑制（LTD）后，施加正极性切换 V_{ds} （2→3）。所得 p 型器件的基线 I_d 较大，约为 10 μA。请注意，极性转换是通过在源极和漏极之间施加电压来触发的。因此，原则上，这一操作不应影响栅极氧化层的电荷俘获状态，因为该状态仅取决于栅极输入的历史。为验证栅极氧化层的电荷俘获状态不受极性转换影响，我们施加负极性切换 V_{ds} ，将器件转换回 n 型（3→4）。可以看到，当前 n 型器件的转移曲线与极性转换前长期抑制器件的转移曲线重合。同样，如图 4d 所示，在由刚制备的 n 型器件转换而来的 p 型器件中诱导长期突触增强（LTP），随后进行 p 型到 n 型转换，再进行 n 型到 p 型转换。这些测量结果一致表明，极性转换不会影响栅极氧化层的电荷俘获状态，但可能产生与极性转换前长期可塑性诱导的效应相反的作用。具体而言，这种反向效应的强度随预先累积的长期可塑性单调变化。

受该器件行为的启发，我们提出了一种名为“FlipWeight”的新算法，并通过模拟展示其在神经网络正则化中的应用。传统上，训练一个能够很好地泛化到新数据的深度神经网络（DNN）是一项具有挑战性的任务。这是因为典型的 DNN 参数众多（过参数化），而可用数据有限，因此在训练数据集上有明显的过拟合倾向。为降低对样本外数据点的泛化误差而采取的方法称为正则化方法[32]。一般而言，正则化背后的原理是通过减少突触连接的数量或降低突触权重的值，来约束 DNN 模型的复杂度。Dropout[33,34] 和它的变体 DropConnect[35] 是应用最广泛的两种正则化方法。在训练过程中，顾名思义，这两种方法会针对每个批次随机丢弃一定数量的神经元或连接。这样一来，并非所有权重都会更新，只有其中一部分会更新。在一批样本训练结束后，上一训练批次中被省略的神经元（及与之相连的连接）或被省略的连接会

恢复。下一训练批次中会随机选取并省略一组新的神经元或连接。与这两种方法不同，我们的方法采用降低突触权重值这一思路，以提高泛化性能。

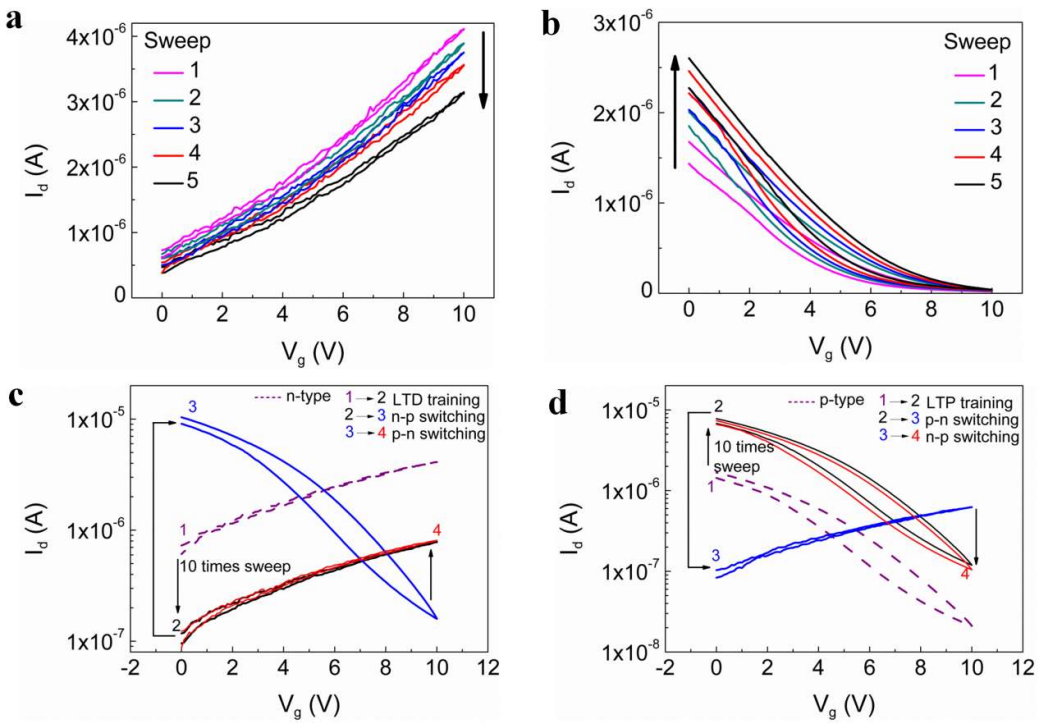


图 4 忆极性晶体管中的沟道电导渐变，以及通过极性切换在高、低电导状态之间翻转。a.在连续正向 V_g 扫描下，n型记忆极性晶体管的基线 I_d (I_d 在 V_g=0下)逐渐降低。**b.** 在连续正向 V_g 扫描下，p型记忆极性晶体管的基线 I_d 逐渐升高。在高、低电导状态之间来回翻转：**c.** n型记忆极性晶体管，其沟道电导此前已逐渐调至相对较低；**d.** p型记忆极性晶体管，其沟道电导此前已逐渐调至相对较高。

DNN 中较大的权重表明网络较为复杂，并且容易对训练数据[36]过拟合。因此，我们考虑在每个训练批次开始前，随机选取超过某一阈值的较大权重，并按照特定规则将其缩小。与我们的忆极性晶体管特性自然匹配的权重缩放规则，是相对于初始权重值进行反向缩放。在这一预处理之后，使用标准的反向传播（BP）方法计算 DNN 中所有权重的梯度。除经过预处理的权重外，其他所有权重都使用计算得到的梯度直接更新。经过预处理的权重首先恢复为其原始值（器件功能也支持这一操作），然后使用从经过预处理的 DNN 中计算得到的相应梯度进行更新。在下一个训练批次中，重新随机选取一组较大的权重并将其缩小，随后执行相同的 BP 计算和权重更新过程。

如图 5a 所示，我们在一个五层卷积神经网络（CNN）上，将这种 FlipWeight 方法与 Dropout 和 DropConnect 方法进行了基准比较。需要指出的是，与 Dropout 和 DropConnect 一样，FlipWeight 方法仅用于全连接（FC）层。如图 5b 和 5c 所示，与未采用任何正则化技术实现的基线相比，采用 Dropout、DropConnect 或 FlipWeight 技术训练的 CNN 均能获得更高的验证准确率和更低的损失值。采用这些正则化技术后，训练曲线与验证曲线之间的差距也显著缩小，验证了它们在提升泛化性能方面的有效性。值得注意的是，尽管采用 FlipWeight 方法实现的 CNN 的最终验证准确率和损失值与采用 Dropout 和 DropConnect 实现的 CNN 相近，但显然，我们的 FlipWeight 方法比另外两种方法收敛更快。这可以从以下事实得到理解：在采用我们的 FlipWeight 方法进行正则化的 CNN 中，每次训练迭代都会更新所有权重；而在 Dropout 或 DropConnect 方法中被省略的连接则完全不参与权重更新。

我们还比较了采用不同方法进行正则化的卷积神经网络模型的均值、标准差和权重绝对值之和，如图 5d–f 所示。可以看出，我们的 FlipWeight 方法整体上产生了兴奋性连接（均值为正），而未进行正则化的基线卷积神经网络以及采用 Dropout 和 DropConnect 进行正则化的卷积神经网络，其连接整体上均为抑制性（均值为负）。我们的 FlipWeight 方法还使权重具有最大的标准差和最大的权重绝对值之和。图中还展示了权重分布。用于权重初始化的截断高斯分布见图 5g。训练后，未进行正则化的基线模型呈现出宽广的权重分布，其中许多权重值较大（图 5g）。对于 Dropout 和 DropConnect，权重分布更集中，峰值接近零（图 5h、i）。与之形成鲜明对比的是，采用 FlipWeight 方法进行正则化的卷积神经网络，其权重分布呈多峰形态且更加集中，多个峰值都接近零（图 5j）。这些结果展现了 FlipWeight 方法的独特性，该方法能够实现最先进的性能。

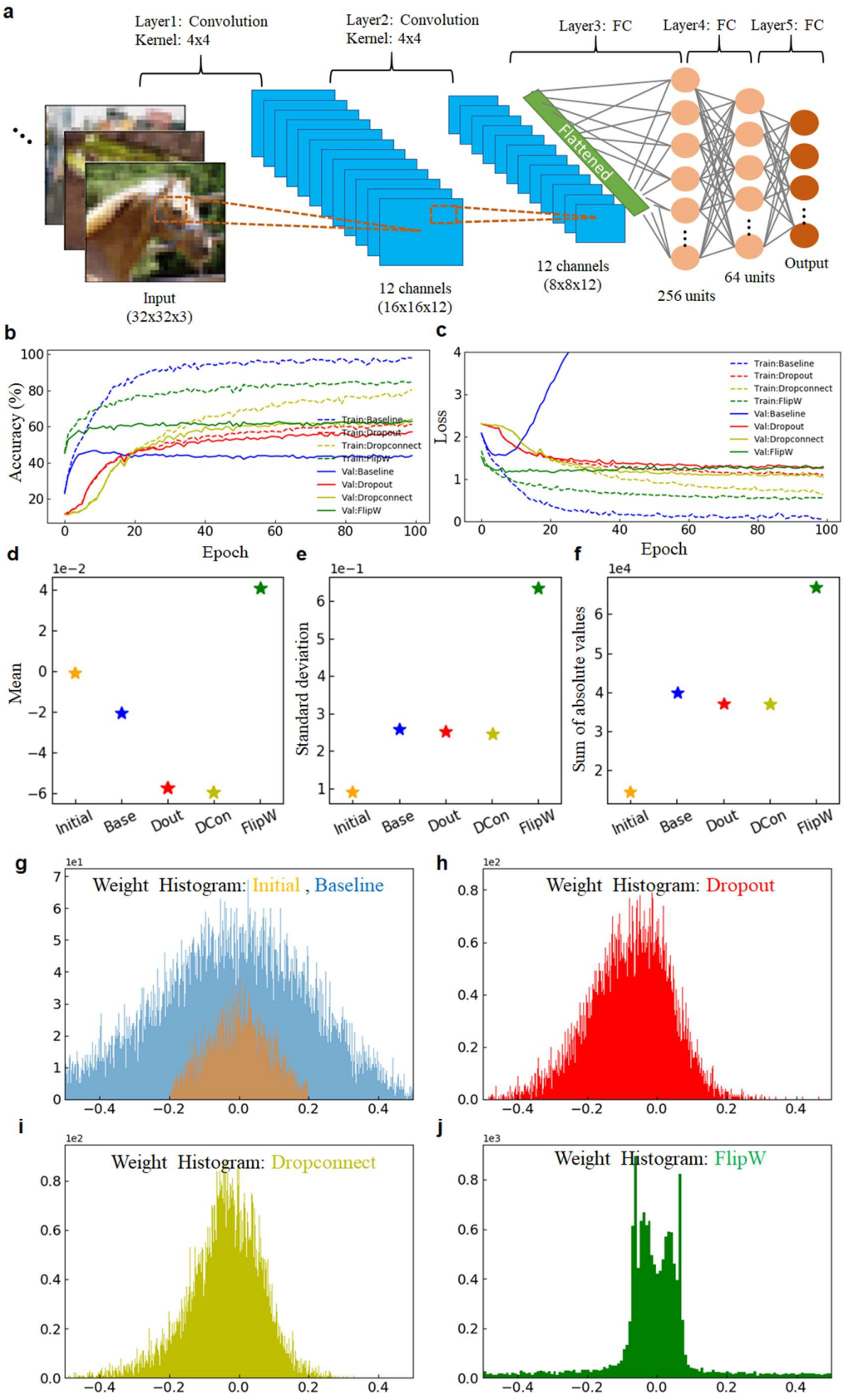

a
Layer1: Convolution
Kernel: 4x4
Layer2: Convolution
Kernel: 4x4
Layer3: FC
Layer4: FC
Layer5: FC
Flattened
Input
(32x32x3)
12 channels
(16x16x12)
12 channels
(8x8x12)
256 units
64 units
Output
b
Accuracy (%)
Epoch
Train:Baseline
Train:Dropout
Train:Dropconnect
Train:FlipW
Val:Baseline
Val:Dropout
Val:Dropconnect
Val:FlipW
c
Loss
Epoch
d
Mean
e
Standard deviation
f
Sum of absolute values
Initial
Base
Dout
DCon
FlipW
g
Weight Histogram: Initial , Baseline
h
Weight Histogram: Dropout
i
Weight Histogram: Dropconnect
j
Weight Histogram: FlipW

图 5 采用不同方法进行正则化的卷积神经网络的性能与特性。 **a.** 用于图像识别的网络结构示意图。比较未进行正则化的模型与采用不同方法进行正则化的模型所得的 **b.** 收敛曲线和**c.** 损失曲线。比较 训练后不同模型的**d.** 均值、**e.** 标准差和**f.** 突触权重绝对值之和，其中“Initial”表示未经训练的模型，“Base”表示未进行正则化的基线模型，“Dout”“DCon”和“FlipW”分别表示采用 Dropout、DropConnect 和 FlipW 方法进行正则化的模型。比较**g.** 未经训练的模型、未进行正则化的基线模型，以及分别采用**h.** Dropout、**i.** DropConnect 进行正则化的模型之间的权重分布，

以及分别采用**j.** FlipWeight 方法进行正则化的模型之间的权重分布。图 j
FlipWeight

3. 结论总而言之，w

我们将新兴的基于离子的忆阻功能引入纯电子晶体管，并展示了一种名为“忆极性晶体管”的新型晶体管，其极性可在运行时以非易失方式在 n 型和 p 型之间切换。这种新型晶体管功能通过采用新兴的半导体碲作为电化学活性源/漏接触材料，并结合单层 MoS_2 沟道实现，由此形成栅控横向 Te/MoS_2/Te 忆阻器；换个角度看，它是一种沟道可在 n 型 MoS_2 与 p 型 Te 之间可逆转换的晶体管。忆极性晶体管解决了此前展示的具有可重构极性的晶体管的一项关键缺陷：其极性重构具有易失性，且是通过额外栅极端子的静电控制实现的。应用于可重构逻辑电路或安全电路时，忆极性晶体管有望缓解能耗过高、硬件开销庞大以及互连数量巨大的问题。除这些显而易见的优势外，我们还设计并通过实验展示了一种仅由两个忆极性晶体管构成的三态内容寻址存储器，而以往实现这一功能需要十几个普通晶体管。我们还开发并通过模拟展示了一种受器件启发、用于训练人工神经网络的正则化方法，其性能达到了最先进水平。这项工作拓展了晶体管的功能，并表明电子学与离子学的融合蕴含着丰富的技术机遇。

4. 方法器件制备

： MoS_2 薄片通过机械剥离从块体晶体（购自 Six Carbon Technology, Inc.）制备，并转移至 SiO_2 (300 nm)/Si 衬底上。标准电子束光刻图形化后，通过磁控溅射沉积由 50 nm 碲和 20 nm 铂保护层构成的源极和漏极。

电学测量： 使用 Keysight B1500A 半导体分析系统进行循环准直流电压扫描测量。使用 Keysight B1530A 波形发生器/快速测量单元进行脉冲测量。

材料表征：使用扫描俄歇微探针（PHI710，爱发科）进行俄歇电子能谱分析。使用原子力显微镜（DIMENSION ICON，布鲁克）在 ScanAsyst模式下对器件的形貌进行表征。使用由 532纳米激光器激发的单栅微拉曼光谱仪（Horiba-JY T64000）获取拉曼光谱。

神经网络模型参数化、训练与测试： 我们评估了多种正则化方法在 CIFAR-10 模式分类任务中的表现[37]。采用的网络结构为 [Input-12C4-12C4-768FC-256FC-64FC-10] （C：卷积，FC：全连接层）。我们根据忆极性晶体管中极性切换诱导的沟道电导变化这一物理过程，对连接权重从当前较大值翻转为较小值进行建模，并将该过程简化为取初始较大值的倒数（权重反向缩放）。所有卷积神经网络模型均使用自适应矩估计（Adam）优化器[38] 进行训练，训练 160 轮，批量大小为 100，初始学习率为 0.0005。采用 Dropout 或 DropConnect 进行正则化的模型，其保留比例设为 0.5。对于 FlipWeight 方法，在每个训练轮次开始前，全连接层中权重大于阈值的连接会在缩放因子的作用下反向缩放为其倒数。经测试，0.06 是一个合适的阈值。本文所有测试模型均采用相同的超参数。仿真使用 Tensorflow1.15.0 在 4 块 RTX 2080Ti GPU 上完成。

补充信息补充信息可向作者索取。

致谢Y. Y.、L. X. 和 M. X. 对本项工作贡献相同。H. L. 提出了这一构想。在 H. L. 和 W. D. 的指导下，Y. Y. 和 L. X. 完成了器件制备和测量。M. X. 在 J. P. 的指导下进行了神经网络仿真。H. Liu 和 D.L. 协助完成器件制备。Y. Y.、M. X. 和 H. L. 撰写了本文。本研究得到以下项目的支持[illegible]：61974082、61704096、61836004）、国家重点研发计划（2021ZD0200300、2018YFE0200200）、中国科学技术协会（CAST）青年人才托举工程（YESS）（项目编号：2019QNRC001）、清华-IDG/麦戈文脑科学研究院 Brain-X项目、北京市科技计划（项目编号：Z181100001518006 和 Z191100007519009）、苏州-清华创新引领计划 2016SZ0102，以及中国电科海康集团-类脑计算联合研究中心。

利益冲突作者声明不存在利益冲突。

参考文献[1] J. Dean

，《深度学习革命及其对计算机体系结构和芯片设计的影响》。载于《2020年IEEE国际固态电路会议》（ISSCC）。2020年，第8–12页。[2] C. E. Leiserson、N. C. Thompson、J. S. Emer、B. C. Kuszmaul、B. W. Lampson、D. Sanchez、T. B. Schardl，《顶端仍有充足空间：摩尔定律之后什么将推动计算机性能？》。《科学》，2020年，368，eaam9774。[3] L. Liu、J. Zhu、Z. Li、Y. Lu、Y. Deng、J. Han、S. Yin、S. Wei，《粗粒度可重构架构与设计综述：分类、挑战与应用》。《ACM计算综述》（CSUR），2019年，52，1。[4] M. M. Waldrop，《摩尔定律的芯片时代走到尽头》。《自然新闻》，2016年，530，144。[5] D. B. Strukov、G. S. Snider、D. R. Stewart、R. S. Williams，《缺失的忆阻器被发现了》。《自然》，2008年，453，80。[6] K. H. Kim、S. Gaba、D. Wheeler、J. M. Cruz-Albrecht、T. Hussain、N. Srinivasa、W. Lu，《用于数据存储和神经形态应用的功能型混合忆阻器交叉阵列/互补金属氧化物半导体系统》。《纳米快报》，2012年，12，389。[7] Q. Xia、& J. J. Yang，《面向类脑计算的忆阻器交叉阵列》。《自然·材料》，2019年，18，309。[8] P. Yao、H. Wu、B. Gao、J. Tang、Q. Zhang、W. Zhang、J. J. Yang、H. Qian，《完全由硬件实现的忆阻器卷积神经网络》。《自然》，2020年，577，641。[9] X. Yan、J. H. Qian、V. K. Sangwan、M. C. Hersam，《忆晶体管在神经形态电路和系统中的进展与挑战》。《先进材料》，2022年，2108025。[10] F. Q. Xie、L. Nittler、C. Obermair、T. Schimmel，《栅控原子量子开关》。《物理评论快报》，2004年，93，128303。[11] T. Sakamoto、N. Iguchi、M. Aono，《利用硫化铜中的电化学反应实现的非易失性三极管开关》。《应用物理快报》，2010年，96，252104。[12] V. K. Sangwan、D. Jariwala、I. S. Kim、K. S. Chen、T. J. Marks、L. J. Lauhon、M. C. Hersam，《单层MoS_2中由晶界介导的栅极可调忆阻现象》。《自然·纳米技术》，2015年，10，403。[13] Y. Yang、B. Chen、W. D. Lu，《实现异突触可塑性模拟的忆阻物理演化网络》。《先进材料》，2015年，27，7720。[14] V. K. Sangwan、H. S. Lee、H. Bergeron、I. Balla、M. E. Beck、K. S. Chen、M. C. Hersam，《由多晶单层二硫化钼制成的多端忆晶体管》。《自然》，2018年，554，500。[15] X. Zhu、D. Li、X. Liang、W. D. Lu，《用于神经形态计算的MoS_2器件中的离子调制和离子耦合效应》。《自然·材料》，2019年，18，141。[16] Z. Zhang、T. Li、Y. Wu、Y. Jia、C. Tan、X. Xu、G. Wang、J. Lv、W. Zhang、Y. He、J. Pei、C. Ma、G. Li、H. Xu、L. Shi、H. Peng、H. Li，《基于Bi_2O_2Se的三端忆阻器中真正同时存在且独立表达的短期和长期可塑性》。《先进材料》，2019年，31，1805769。[17] S. G. Sarwat、B. Kersting、T. Moraitis、V. P. Jonnalagadda、A. Sebastian，《用于混合可塑性神经计算的相变忆晶体管突触》。《自然·纳米技术》，2022年，17，507。[18] T. Mikolajick、G. Galderisi、S. Rai、M. Simon、R. Böckle、M. Sistani、J. Trommer，《可重构场效应晶体管：技术赋能者视角》。《固态电子学》，2022年，108381。[19] A. Heinzig、S. Slesazeck、F. Kreupl、T. Mikolajick、W. M. Weber，《可重构硅纳米线晶体管》。《纳米快报》，2012年，12，119。

[20] C. Pan, C. Y. Wang, S. J. Liang, Y. Wang, T. Cao, P. Wang, C. Wang, S. Wang, B. Cheng, A. Gao, E. Liu, K. Watanabe, T. Taniguchi, Miao, F. 基于电可调二维同质结的可重构逻辑与神经形态电路。《自然·电子学》2020年，3，383。[21] P. Wu, D. Reis, X. S. Hu, J. Appenzeller，具有可重构极性的二维晶体管及其在安全电路中的应用。《自然·电子学》2021年，4，45。[22] S. Yoo, T. Eom, T. Gwon, C. S. Hwang，具有 Te 层的非晶 $Ge_2Sb_2Te_5$ 薄膜的双极性电阻开关行为。《纳米尺度》，2015年，7，6340。[23] Y. Yang, M. Xu, S. Jia, B. Wang, L. Xu, X. Wang, H. Liu, Y. Liu, Y. Guo, L. Wang, S. Duan, K. Liu, M. Zhu, J. Pei, W. Duan, D. Liu, H. Li，新兴碲半导体的新机遇：制备电阻开关器件。《自然·通讯》2021年，12，6081。[24] Y. Yang, H. Li，基于碲的人工神经元：在保持简单的同时捕捉生物复杂性。《先进电子材料》2022年，2200094。[25] X. Wang, H. Li，具有本征电压放大阈值开关的陡坡碲晶体管。《应用物理快报》2022年，120，223502。[26] H. Li, Q. Zhang, C. R. Yap, B. K. Tay, T. H. Edwin, A. Olivier, D. Baillargeat，从块体到单层 MoS_2：拉曼散射的演变。《先进功能材料》2012年，22，1385。[27] Y. Du, G. Qiu, Y. Wang, M. Si, X. Xu, W. Wu, P. D. Ye，一维范德华材料碲：应变条件下的拉曼光谱与磁输运。《纳米快报》2017年，17，3965。[28] Y. Zhou, Y. Wang, F. Zhuge, J. Guo, S. Ma, J. Wang, Z. Tang, Y. Li, X. Miao, Y. He, Y. Chai，用于强化学习的可重构双 WSe_2-晶体管突触单元。《先进材料》2022年，2107754。[29] J. Li, R. Montoye, M. Ishii, K. Stawiasz, T. Nishida, K. Maloney, P. Song，采用双位编码和时钟控制自参考感测的 1Mb 0.41 μm^2 2T-2R 单元非易失性三态内容寻址存储器。载于 2013 年超大规模集成电路技术研讨会。IEEE。2013年，第 C104-C105 页。[30] R. Yang, H. Li, K. K. Smithe, T. R. Kim, K. Okabe, E. Pop, J. A. Fan, H. S. P. Wong，采用 MoS_2 晶体管实现大规模并行数据搜索的三元内容寻址存储器。《自然·电子学》2019年，2，108。[31] K. Ni, X. Yin, A. F. Laguna, S. Joshi, S. Drnkel, M. Trentzsch, J. M ller, S. Beyer, M. Niemier, X. S. Hu, S. Datta，用于单次学习的铁电三态内容寻址存储器。《自然·电子学》2019年，2，521。[32] J. Larsen, L. K. Hansen，正则化神经网络模型的泛化性能。载于 IEEE 信号处理神经网络研讨会论文集。1994年，第42-51页。[33] G. E. Hinton, N. Srivastava, A. Krizhevsky, I. Sutskever, R. R. Salakhutdinov，通过防止特征检测器的协同适应来改进神经网络。arXiv 预印本。2012年，arXiv:1207.0580。[34] N. Srivastava, G. Hinton, A. Krizhevsky, I. Sutskever, R. Salakhutdinov，Dropout：一种防止神经网络过拟合的简单方法。《机器学习研究杂志》2014年，15，1929。[35] L. Wan, M. Zeiler, S. Zhang, Y. Le Cun, R. Fergus，使用 DropConnect 对神经网络进行正则化。载于国际机器学习会议（PMLR）2013年，第1058-1066页。[36] B. Ghojogh, M. Crowley，过拟合、交叉验证、正则化、装袋法与提升法背后的理论：教程。arXiv 预印本。2019年，arXiv:1905.12787。

[37] A. Krizhevsky. 从微小图像中学习多层特征。技术报告**2009年**，**7**，1。
[38] D. P. Kingma，J. Ba，Adam：一种随机优化方法。*arXiv* 预印本。**2014年**，arXiv:1412.6980。