引用本文时，请使用以下 ACM CSUR 参考文献格式：Leandro Lanzieri、Gianluca Martino、Goerschwin Fey、Holger Schlarb、Thomas C. Schmidt 和 Matthias Wählisch。2024。嵌入式系统老化检测与监测技术综述。载于 *ACM*计算机调查 https://doi.org/10.1145/3695247。

嵌入式系统老化检测与监测技术综述

LEANDRO LANZIERI*，德国汉堡工业大学GIANLUCA MARTINO，德国汉堡工业大学GOERSCHWIN FEY，德国汉堡工业大学HOLGER SCHLARB，德国电子同步加速器研究所DESYTHOMAS C. SCHMIDT，德国汉堡应用科学大学
MATTHIAS WÄHLISCH，德国德累斯顿工业大学和巴克豪森研究所

arXiv:2301.06804v2 [cs.AR] 9 Sep 2024

嵌入式数字设备正逐步应用于高可靠性或安全关键系统中。这些设备会经历显著的硬件老化，在恶劣环境中尤为如此，从而增加失效的可能性。了解老化过程并及早检测硬件退化，对于保障系统可靠性至关重要。在本综述中，我们回顾了核心老化机制，并识别和归纳了嵌入式系统中常见的商用现成品（COTS）组件——现场可编程门阵列（FPGAs）、微控制器、片上系统（SoCs）及其电源——所采用的老化检测与监测技术的一般工作原理。通过综述，我们发现，在线技术在现场可编程门阵列上的应用比在其他组件上更为广泛，同时也看到机器学习在硬件老化分析中的应用呈上升趋势。基于所综述的文献，我们指出了该领域的研究机遇和潜在发展方向。我们希望通过简明、系统地呈现所有主要方法，推动未来研究。

CCS 概念： • **计算机系统组织** → **嵌入式硬件**； • **硬件** → **电路与系统老化**； **内建自测试**；

其他关键词 词语和短语：现场可编程门阵列、微控制器、电源、老化监测、硬件健康状况

ACM 参考文献格式：
Leandro Lanzieri、Gianluca Martino、Goerschwin Fey、Holger Schlarb、Thomas C. Schmidt 和 Matthias Wählisch。2024。《嵌入式系统老化检测与监测技术综述》。*ACM*计算机调查，（2024年9月），34页。https://doi.org/10.1145/3695247

*同时供职于德国电子同步加速器研究所 DESY 和德国汉堡应用科学大学。

作者地址：Leandro Lanzieri，leandro.lanzieri@tuhh.de，汉堡工业大学嵌入式系统研究所，德国汉堡；Gianluca Martino，gianluca.martino@tuhh.de，汉堡工业大学嵌入式系统研究所，德国汉堡；GoerschwinFey，goerschwin.fey@tuhh.de，汉堡工业大学嵌入式系统研究所，德国汉堡；Holger Schlarb，holger.schlarb@desy.de，德国电子同步加速器研究中心 DESY，德国汉堡；Thomas C. Schmidt，t.schmidt@haw-hamburg.de，汉堡应用科学大学计算机科学系，德国汉堡；Matthias Wählisch，m.waehlisch@tu-dresden.de，德累斯顿工业大学计算机科学学院及巴克豪森研究所，德国德累斯顿。

允许免费制作本作品全部或部分内容的数字或纸质副本，供个人或课堂使用，前提是不得为营利或商业利益而制作或分发副本，且每份副本均须附有本声明和首页上的完整引用。对于本作品中由作者以外的其他方拥有版权的组件，必须尊重其版权。注明出处后，可以摘录。若要以其他方式复制、再版、发布到服务器或重新分发至列表，则须事先获得特定许可和/或支付费用。请通过 permissions@acm.org 申请许可。© 2024 版权所有归所有者/作者所有。出版权已授权给 ACM。0360-0300/2024/9-ART $15.00 https://doi.org/10.1145/3695247

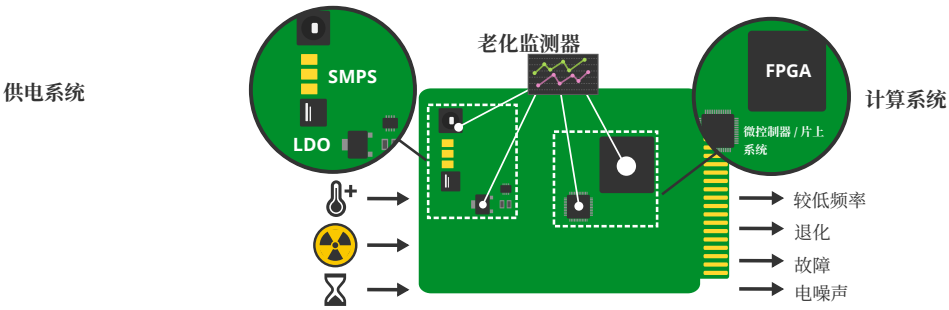

图 1. 老化监测对于确保嵌入式系统的可靠性至关重要，而环境和运行条件会影响这些系统。本综述涵盖现场可编程门阵列、微控制器和片上系统，以及作为主要系统组件的电源。

致谢
我们感谢汉堡数据科学（DASHH，亥姆霍兹物质结构研究生院）通过资助项目 HIDSS-0002 提供的支持，也感谢德国联邦教育与研究部通过资助项目 C-ray4edge 提供的支持。

1 引言

嵌入式设备日益普及，这得益于芯片集成度和计算能力的不断提升，以及价格和功耗的持续下降。从消费电子产品和物联网（IoT）设备，到太空任务、核电站和粒子加速器，各类应用都离不开嵌入式系统。许多部署方式会对这些设备的使用寿命构成挑战，例如采用未经加固的商用现成品（COTS）组件、使任务时长超过其保证使用寿命，或在严苛环境下运行。尽管如此，设备性能良好对于系统有效运行至关重要。性能对于及时采集和处理数据至关重要，也是准确决策和执行操作的必要条件，例如在工业环境或自动驾驶车辆中。

微控制器和片上系统（SoC），以及现场可编程门阵列（FPGA），是嵌入式应用中部署最广泛的数字组件。它们被大量广泛采用，因此具有重要意义，这也促使本综述聚焦于这些组件（见图 1）。

微控制器和片上系统能够以低成本、低功耗执行复杂任务。它们甚至可以运行配备完整功能 IPv6 软件协议栈的操作系统 [8], ，因此成为嵌入式场景中广受欢迎的核心组件。与专用集成电路（ASIC）相比，现场可编程门阵列具有高度灵活性。现场可编程门阵列甚至能够满足自适应计算加速平台（ACAP）中人工智能的需求；这类平台结合了 CPU核心、可编程逻辑和人工智能推理加速，使现场可编程门阵列得以进入边缘计算和高端边缘物联网市场。所有系统在部署期间都需要通过电源调节和电力输送维持稳定参数。由于电源输送模块在整个系统中发挥着至关重要的作用，此类模块发生故障通常会导致整个系统失效。尽管如此，有报告指出，电力系统的可靠性仍低于其他模块[40, 97, 128], ，部分原因是其结构复杂且包含大量组件。

硬件老化是嵌入式设备面临的严重问题 [46]。因此，老化检测在可靠性要求高或安全关键型应用中发挥着关键作用。对于新型、高度集成的技术，物理退化的影响会更加显著 [59, 78]。许多集成电路

(ICs) 在长期部署中面临的一个特殊问题是晶体管退化，具体包括偏置温度不稳定性 (BTI)、热载流子注入 (HCI) 和时变介质击穿 (TDDB)。它们的主要后果是晶体管阈值电压升高，这会降低互补金属氧化物半导体 (CMOS) 逻辑电路的最大开关速度，进而可能影响数字应用中的关键路径以及数字门的噪声容限 [58]。

嵌入式系统由多种基础组件构成，其中大多数都已单独进行过分析 [35, 67, 100, 112]。要评估嵌入式系统的可靠性，目前尚缺乏一种全面的方法来检测故障 [122] 并监测整个硬件板的老化。本文综述填补了这一空白。

本文重点关注无需供应商在芯片上内置老化传感器，即可检测商用现成组件退化过程的技术。现有综述聚焦于片上监测方案 [98]或重配置与老化监测方案 [56]。这忽略了工业和商业部署中的大量应用，它们使用的商用现成组件并未配备专用老化监测功能 [18]。相比之下，我们的综述特别关注可应用于商用现成组件、且无需专用硅传感器即可运行的技术。Khoshavi 等 [60] 介绍并分类了 CMOS 器件上的老化监测与缓解技术，重点关注环形振荡器传感器。Kochte 等 [65]回顾了旨在提升数字系统自感知能力的自测试和诊断技术文献。作者根据系统进行自评估的时机提出了一种测试分类方法。我们将这项分类工作拓展至此前该领域综述未涉及的老化检测与监测技术。

本文其余部分安排如下：第2节介绍影响嵌入式系统的老化机制，包括晶体管、互连线和无源元件的退化。第3节概述所研究的文献，介绍相关分类体系和提出的分类系统，并指出这些技术的发展趋势。第4节、第5节和第6节分别详细介绍现场可编程门阵列、微控制器与片上系统以及电源的老化检测与监测策略。第7节讨论该领域可能存在的研究空白，并展望具体的未来研究方向。本文最后在第8节作总结。

2 嵌入式系统中的老化机制

失效是指不符合既定性能准则 [110]。可信赖系统需要具备可靠性，即系统在一定时间内保持无失效状态的概率（即 在规定限值内运行）。设计要求通常会规定失效率 $\lambda(t)$，即在某一时刻发生失效的概率。

组件失效率会在其寿命期间发生变化，通常用浴盆曲线描述（见图2）。随着时间推移，观测到的故障是三种重叠分布的总和，即早期故障、恒定随机故障和磨损失效，它们形成三个明显的曲线区域。第一个区域是初始阶段，也称为老炼阶段，此时失效率会随时间下降。该区域的故障大多由制造问题导致。中间区域是有效寿命期，故障以恒定速率随机发生。分布的最后一部分是磨损期。退化机制（例如，组件老化）的加速会导致该区域的失效率上升。

嵌入式系统的组件在其生命周期内会发生退化。老化过程是渐进的，其影响通常只有长期才会显现。超大规模集成（VLSI）芯片会经历多种磨损或退化过程，导致其参数偏离规格，最终造成系统失效 [114]。芯片老化有两个

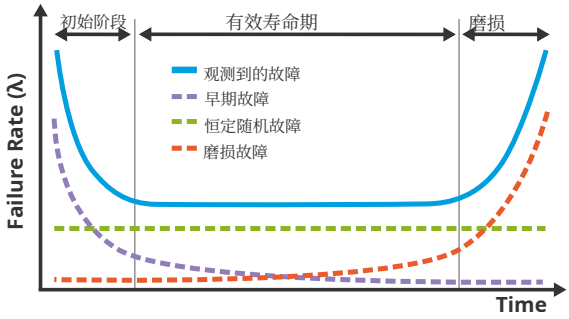

图 2. 浴盆曲线展示了组件故障率随时间变化的典型趋势 [110]。

来源：晶体管退化和互连退化。此外，电容器和电感器等无源元件也会老化 [35]，，从而导致稳压电路出现问题 [17]。

本节将介绍影响嵌入式系统中常见设备核心组件的主要老化机制。

2.1 晶体管老化

随着硅制造商探索新的微型化晶体管技术，他们面临着越来越多的挑战。进一步缩小器件占用面积的努力，促使技术从平面结构转向三维拓扑结构，例如鳍式场效应晶体管和全环绕栅场效应晶体管（GAAFET）。这一趋势仍在延续，垂直全环绕栅场效应晶体管采用垂直纳米线，预计将用于5纳米尺度以下的领域 [121]。由于这些器件复杂的三维结构限制了通往环境的热通道，因此容易发生自热。工作温度升高会加速老化过程，并可能降低性能 [24]。此外，器件尺寸的缩小并未伴随工作电压按比例降低，导致器件承受的电场更强。

接下来，我们将介绍影响金属氧化物半导体场效应晶体管（MOSFET）的主要老化机制。MOSFET是当前所有互补金属氧化物半导体技术的基础，也包括 FinFET 等较新的技术。

2.1.1 偏置温度不稳定性（*BTI*）。BTI是一种硅老化机制 [42, 106]，，最常见于p沟道金属氧化物半导体场效应晶体管中，表现为负偏置温度不稳定性（NBTI）。这种现象最初是在40 nm等较大尺寸的技术中观察到的。自高介电常数/金属晶体管问世以来，正偏置温度不稳定性（PBTI）也会对n沟道金属氧化物半导体场效应晶体管产生显著影响 [112]。随着器件尺寸不断缩小，提高掺杂浓度的需求使随机离散掺杂问题的影响日益突出，甚至超过了NBTI [104]。然而，FinFET等技术的引入使得掺杂浓度得以降低，NBTI因此重新成为主要的时间依赖型变异诱导机制[3, 71] ，目前仍是研究热点 [58, 92]。

NBTI 会导致晶体管的阈值电压升高，并使载流子迁移率、漏极电流和跨导退化。尽管其机理尚未完全明了，且研究中对许多模型仍有争议 [78]，，NBTI 的主要成因被认为是氧化层-衬底（SiO_2/Si）界面中陷阱的形成以及氧化层中的电荷。最常见的模型是反应-扩散（R–D） [53, 90]模型。该模型认为，界面上的低能量 SiH 键会因外加电场和高温而断裂，其断裂量与应力时间呈线性关系（即 反应）。随后，正电荷（H^+ 或俘获空穴）随时间扩散进入栅氧化层 t^n （通常 $n = 1/4$），留下悬挂键或界面

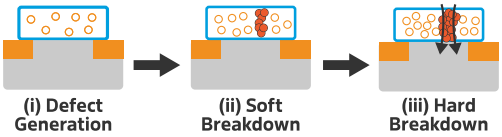

图 3. 晶体管的横截面图，栅氧化层贯穿介质击穿的三个阶段。

陷阱 [106]。氧化层中正电荷的积累会抵消外加电场，从而导致晶体管的阈值电压发生变化 ΔV_{th} （V_{th}）。这会降低器件的最高开关速度。

偏置温度不稳定性（BTI）存在恢复阶段：移除栅极偏置后，扩散电荷会返回界面并使陷阱退火。尽管这一过程会降低 ΔV_{th}，但恢复是否完全仍不十分明确：一些证据表明恢复率可能达到 100% [99]，而其他研究则认为退化同时包含永久性和可逆性成分[32]。由于该机制部分受扩散过程支配，其持续时间与工作温度密切相关。由于存在恢复阶段，退化程度取决于应力占空比；因此，连续应力（直流）比非连续应力（交流）严重得多 [113]。

2.1.2 热载流子注入（*HCI*）。当晶体管的漏极与源极之间施加横向电场时，载流子（电子或空穴）会获得动能；当其能量显著高于热平衡状态下晶格的能量时，就会变成“热”载流子 [116]。由于能量较高，部分载流子能够越过栅氧化层的势垒，扩散进入介质或造成界面损伤。这会产生与偏置温度不稳定性（BTI）相似的症状，即阈值电压升高 ΔV_{th}、载流子迁移率降低，以及晶体管饱和区内跨导减小 [50, 89, 117], 。但与偏置温度不稳定性（BTI）不同，热载流子注入（HCI）在应力移除后没有恢复阶段。热载流子是在晶体管转换期间产生的，因此热载流子注入（HCI）的影响与器件的开关频率成正比。热载流子注入（HCI）也受器件温度影响，因此，对于热特性复杂的技术（如鳍式场效应晶体管） [29]，自热过程会加剧其影响，且 p-MOS 和 n-MOS 类型均如此 [29, 63]。随着三维结构变得更高、更窄，这一情况预计会进一步恶化 [55], ，成为技术缩放面临的一项严峻挑战。

2.1.3 时变介质击穿（*TDDB*）。TDDB 是晶体管栅氧化层中一种渐进且不可逆的退化机制。SiO_2 层中累积的缺陷会导致栅极漏电流增加，从而降低晶体管的开关频率。这一现象已在平面MOSFET [100] 以及较新的 3D FinFET [25, 62]上进行了研究

Nigam 等人 [88] 将退化过程分为三个阶段，如图 3 所示：(*i*) 对栅介质施加较强电场时，缺陷开始生成。由于此时缺陷密度尚未达到临界值，因此不会产生栅极漏电流。(*ii*) 持续施加应力会生成更多缺陷，这些缺陷开始相互重叠，导致软击穿。此时，陷阱在栅极与沟道之间形成电阻通路，使漏电流增加并降低器件的开关速度。(*iii*) 漏电流造成的热损伤会促使更多陷阱形成更宽、阻值更低的通路。这会进一步增大栅极电流，进而导致热失控，最终彻底击穿介质层。此时，晶体管结构遭到破坏，器件无法使用。

2.1.4 辐射诱导陷阱电荷。当高能光子或带电粒子与材料相互作用时，会导致电离。总电离剂量（TID）表示电离粒子向材料传递的总能量。因此，半导体容易受到

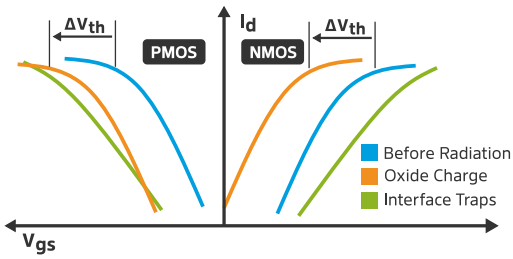

图 4. 固定氧化物俘获电荷对 N-MOS 和 P-MOS 器件的漏极电流（I_d）与栅源电压（V_{gs}）特性所产生影响的示意图 [10]。

光子诱导电离损伤，其过程会产生两种类型的陷阱电荷：(*i*) 氧化层陷阱电荷和 (*ii*) 界面陷阱 [10]。陷阱电荷会随时间累积，并改变晶体管特性。辐射对嵌入式系统中常见的许多组件造成的影响已得到研究：集成电路中的信号传播变化 [105],对稳压器的影响 [84], 片上系统和微控制器 [34, 64, 109]。

当电离粒子撞击晶体管的栅氧化层材料并传递部分动能时，陷阱生成过程便开始了。产生的电子-空穴对数量与材料活化能和密度成正比 [91]。虽然部分电子-空穴对会通过复合而湮灭，而复合过程取决于施加的电场 [108],，但其他电子-空穴对会逃脱这一过程。剩余空穴中有一部分可能落入氧化层内或 Si/SiO_2界面附近的深能级陷阱中，从而形成俘获的正电荷。其他空穴会与界面中的含氢缺陷发生反应，生成界面陷阱。

如图 4 所示，氧化物陷阱对 CMOS电路直流特性的影响与偏置温度不稳定性类似。最显著的影响是，对于给定的栅源电压 V_{gs}，P-MOS 和 N-MOS 的漏极电流 I_d 会负向偏移。对于前者，V_{th} 的绝对值增大，而漏极电流减小。后者则会出现 V_{th}降低、驱动电流增加的情况，可能导致闩锁（即晶体管始终导通）。界面陷阱会影响载流子的复合速率及其在沟道中的迁移率。由于界面电荷的俘获和去俘获取决于施加的偏置电压，当这些陷阱累积时，会导致 CMOS 器件的亚阈值摆幅增大。结果是，I_d 与 V_{gs} 的响应会被拉伸，如图 4 所示。

近期关于现代晶体管技术的研究表明，与早期的 65 纳米节点相比，28纳米MOSFET 和 16 纳米鳍式场效应晶体管的总剂量电离辐射耐受性有所提高 [14]。对于鳍式场效应晶体管，其总剂量电离辐射耐受性被发现与沟道长度及晶体管上的鳍数量密切相关 [77]。此外，Gorchichko 等人 [41] 测得环绕栅极场效应晶体管具有极高的总剂量电离辐射耐受性，这在一定程度上归因于其较薄的栅介质；较薄的栅介质可防止电荷积聚，使其成为辐射增强型应用的理想候选器件。

2.2 互连老化

2.2.1 电迁移。为了跟上摩尔定律 [82], ，制造商不断提高集成度。增加器件集成数量的一种方法是缩小器件之间互连线的宽度。这种优化也有代价：导电面积越小，电流密度就越高。电流密度升高会加剧一种称为电迁移的原子扩散现象。在高电流密度下，电子会向导体原子传递强劲的动量，导致原子沿电子流方向扩散 [118]。电子风的作用力会使原子在“上风向”耗尽，并在

“下风向”聚集，直到形成电气短路或断路，导致集成电路无法使用。Black [13]提出了一个公式（式 1），用于计算以小时为单位的中位失效时间（MTF），其中 A 为常数， J 为电流密度， ϕ 为扩散的活化能， k_B 为玻尔兹曼常数， T 为开尔文温度。

$$MTF = AJ^{-2} \exp\left(\frac{\phi}{k_B T}\right) \tag{1}$$

2.3 无源元件的老化

2.3.1 电容器。 尽管众所周知，电解电容器会随时间磨损[35], ，但它们仍广泛应用于各种嵌入式应用中，涵盖从滤波信号到抑制电压纹波等用途。随着数字电路降低工作电压，它们对噪声更加敏感，并且要求电容器在整个部署期间都能正常工作。大多数用于表示电路中实际电容器的模型都会描述等效串联电阻（ESR），该电阻会导致能量以热量的形式耗散。尽管理想情况下 ESR 值可忽略不计，但当组件暴露于高温环境时，已观察到其数值会随时间发生变化 [36]。电容器电解液透过封装密封件挥发会使 ESR 增大。由于挥发取决于内部温度，而 ESR 会耗散热量，因此形成正反馈，导致电容器参数劣化。

2.3.2 电感器。 电感器常用于构建模拟滤波器和电源。线圈内通常会插入磁芯，以增大电感。根据材料成分和几何形状，铁磁芯会因变化的磁场在材料中感应出涡流而产生能量损耗。事实上，根据法拉第电磁感应定律，当封闭路径中存在变化的磁通量 $\boldsymbol{\Phi}$ 时，会感应出方向相反的电动势 $\boldsymbol{\mathcal{E}}$ 。该电动势与磁通量的变化率成正比，如公式 2 所示。

$$\boldsymbol{\mathcal{E}} = -\frac{d}{dt}\boldsymbol{\Phi} \tag{2}$$

穿过表面 Σ （由路径 C界定）的电通量可表示为式 3，其中 $\boldsymbol{B}$为磁场。

$$\boldsymbol{\Phi} = \iint_{\Sigma} \boldsymbol{B} \cdot dA \tag{3}$$

感应 的 $\boldsymbol{\mathcal{E}}$ 与闭合路径 C上产生的电场 $\boldsymbol{E}$ 相关，如式 4 所示。

$$\boldsymbol{\mathcal{E}} = \oint_{C} \boldsymbol{E} \cdot dl \tag{4}$$

最后，式 5 表明，封闭电感器磁芯中的变化磁场会在铁磁材料中感应出电场。只要磁芯材料具有导电性，其中就会产生电流密度。

$$\oint_{C} \boldsymbol{E} \cdot dl = -\frac{d}{dt} \iint_{\Sigma} \boldsymbol{B} \cdot dA \tag{5}$$

涡流的功率耗散取决于磁芯中感应电场及其电阻率。电感器磁芯长时间持续暴露在高温环境下时，可能会经历退化过程，从而改变材料电阻率。这会增加磁芯损耗 [17] 并导致温度进一步升高。

3 老化检测技术综述

缺陷是组件材料在物理性质上的非预期偏差，并会产生持久影响 [65]。缺陷源于制造缺陷，或源于服役期间的老化。根据电路结构进行建模时，可以将有缺陷的行为抽象为故障。例如，晶体管阈值电压退化（即一种物理变化）可以在组合电路中建模为延迟故障。当系统状态或其环境触发故障时，就会发生错误。进而可能导致功能异常或完全失效。

电子元件可能存在的缺陷种类繁多（参见 第 2 节），这表明有必要对嵌入式硬件进行健康评估。预测和剩余使用寿命估算[52] 可以利用这些信息。通过观察器件参数的偏差，可以在运行期间间接评估物理老化过程的演变；具体方法既可以是直接与预先设定的特征曲线进行比较，也可以采用复杂的异常检测技术[80]。这为构建完全具备老化感知能力的嵌入式系统铺平了道路。此类系统能够监测、分析并利用底层退化信息采取行动，既可以通过缓解 [61] ，也可以通过自修复[45] 技术来实现。

3.1 调研方法

本研究通过查阅多个重要的科学数据库（IEEE、ACM、Scopus 和 Google Scholar）开展文献调研，并使用关键词老化、退化、失效、监测以及关注的组件——现场可编程门阵列、微控制器、片上系统和电源——筛选结果。不过，我们排除了板级机械磨损效应，例如互连线断裂或焊点退化。完成初步检索后，我们进一步追踪了检索结果所引用的相关研究。筛选参考文献时，我们力求涵盖种类尽可能丰富的检测与监测方法。我们未纳入针对专用集成电路设计专用老化硬件探针的研究，而是着重关注应用于不含内置片上老化传感器的商用现成器件的技术。此外，所介绍的技术均已在实际硬件上实现，因此其结果具有实证基础，并非仅基于仿真。本综述汇集了最初用于评估系统运行期间健康状态的方法，也包括用于研究受控环境下老化过程对器件影响的方法。

我们认为，所选组件很好地代表了大多数现代嵌入式系统中存在的最小构建模块：主要处理单元、存储器和电源 [81]。尽管某些嵌入式系统领域经常需要大量外围设备，例如传感器和执行器（例如，信息物理系统和物联网 [46]），但这些设备本质上与具体使用场景相关，其工作原理也可能存在根本差异。我们旨在从嵌入式设备的特定部署场景中抽象出来。相反，我们希望本综述能够作为涵盖各嵌入式领域的综合指南，因此重点关注有关现场可编程门阵列、微控制器、片上系统和电源的研究成果。

3.2 测试分类

鉴于可以对所研究的系统执行的测试种类繁多，可能的分类会因预期使用场景而有所不同。在本研究中，我们调整了 Kochte 等人 [65] 提出的分类系统，并按照图 5 所示对其进行了扩展。

主要变量是每种技术可能达到的最高测试频率。此分类区分了需要关闭系统或使用专用测试设备的不频繁测试，即离线测试，以及可自主执行的测试

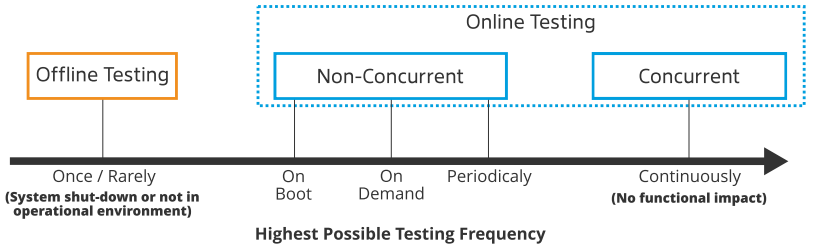

图 5. 根据最高测试频率划分的测试类型。我们扩展了 Kochte等人 [65], 提出的分类系统，该系统侧重于自测试系统，以便将其应用于老化检测技术。

板载测试，即在线测试 或自测试。此外，根据测试是否在不影响系统运行的情况下进行，在线测试可分为并发 或非并发 测试。

3.2.1 离线测试。离线测试通常需要使用自动测试设备以及额外的硬件或工具。每当被观测量需要采用系统中未配备的特殊检测技术或传感器时，通常就需要进行此类测试（例如，辐射电磁发射）。与在线测试相比，离线测试的成本往往高得多，实施起来也更繁琐。因此，离线测试主要用于受控环境下的实验室内评估，很少在现场部署。离线测试的潜在应用包括用于质量保证的验收测试（例如，检测假冒品）和事后分析。

3.2.2 在线测试。在线测试或自测试利用被测设备现有的能力来评估其自身功能，从而避免使用额外设备。根据测量方法，在线测试可分为（*i*）并发测试或（*ii*）非并发测试。前者与应用程序并行运行，适用于监测无法承受停机的系统。后者则在设备服务计划之外执行（例如，启动期间或维护期间）。

并发在线测试是一种非侵入式测试方法，无需暂停系统服务。这类技术非常适合在安全关键型部署中进行老化检测，这些部署需要长时间不间断运行，例如，核电站或大型实验设施。

非并发在线测试包括因具有侵入性而无法在系统运行时执行的测试，例如，执行测试需要对系统进行重配置。对于可以定期重新启动或重配置的系统，可以使用非并发在线测试进行老化检测。

3.3 结果概述

根据第 3.1 节所述的标准以及第 3.2 节提出的分类体系，我们筛选、审阅并分类了相关文献。表1总结了这些相关工作，以下各节将对此进行详细讨论。

按组件对方法进行分类：现场可编程门阵列、微控制器单元（微控制器）和片上系统，以及低压差稳压器和开关模式电源。进一步根据传感原理对相关研究进行分组。每组内的参考文献按时间顺序排列，最新的列在末尾。对于每篇论文，我们都会说明其技术是作为在线并发测试、在线非并发测试还是离线测试开发的。此外，我们还说明这些技术是否在老化条件下进行了评估、是否应用了机器学习（机器学习）

技术，以及是否开发了分析模型或经验模型来研究退化过程。

表1. 按组件和传感原理分类的老化检测与监测技术汇总。在每种传感原理下，参考文献按时间顺序排列，较新的文献位于底部。对于每篇参考文献，均注明测试类型（并行、非并行或离线）、是否应用了机器学习模型，以及是否构建了退化过程模型。此外，还展示了该技术是否在电应力（W）、热应力（i）、辐射（·）、自然老化（⧗）或其组合条件下进行评估。

组件	传感原理	参考文献	在线		离线	老化	ML	模型
			结论	非结论				
FPGA（第4节）	影子寄存器	Li [75]	✔					
		Wong [123]		✔				
		Wong [125]		✔				
		Valdes [120]	✔					
		Amouri [7]	✔					
		Pfeifer [94]	✔					
		Leong [72]	✔					
		Valdes [119]	✔					
		Ghaderi [37]	✔					
		Jiang [54]		✔				
	Ring 振荡器	Ruffoni [103]			✔			
		Sedcole [107]		✔				✔
		Zick [129]	✔					✔
		Bruguier [21]			✔			
		Pfeifer [95]		✔				
		Pfeifer [96]		✔		🌡		
		Amouri [6]			✔	ϟ, 🌡		
		Pfeifer [93]		✔		⧗		
		Naouss [85]		✔		ϟ		
		Naouss [87]		✔		ϟ		✔
		Naouss [86]		✔		ϟ		✔
		Maragos [79]		✔				
		Bender [12]		✔		ϟ, 🌡		✔
		Ahmed [4]			✔	🌡	✔	✔
		Li [76]		✔		ϟ, 🌡	✔	✔
		Sobas [111]		✔		W, i, ⧗		✔
		Lanzieri [69]		✔		⧗, ·	✔	
	转换概率	Wong [124]		✔				
		Stott [114]		✔				
		Stott [115]		✔		ϟ, 🌡		✔
微控制器 & SoC (第5节)	SRAM 模式	Guo [47]		✔		ϟ, 🌡		
		Guo [48]		✔		ϟ, 🌡		
		Guin [44]		✔		🌡		
		Lanzieri [70]		✔		⧗	✔	

续见下页

表1——续自上页

组件	传感原理	参考文献	在线		离线	老化	ML	模型
			结论	非结论				
微控制器 & SoC (第5节)	时间窗口	Diggins [31]			✔	☢		
	LDO PSRR	Chowdhury [27]			✔	🌡	✔	
		Acharya [2]			✔		✔	
	EM特征	Dawson [30]			✔	🌡		
		Li [74]			✔	🌡		
		Wu [126]			✔	ϟ, 🌡		
电源供电 (第6节)	等效串联电阻	Lahyani [68]	✔			🌡		✔
		Chen [23]	✔			🌡		
		Boyer [17]			✔	🌡		✔
		Givi [39]	✔					
	EM特征	Wu [127]			✔	ϟ	✔	
		Boyer [17]			✔	🌡		✔
		Boyer [16]			✔	🌡		✔
	PSRR	Chowdhury [28]			✔	ϟ, 🌡		
		Chowdhury [26]			✔	🌡	✔	

乍看之下，表1显示，大多数聚焦于现场可编程门阵列的文献都提出了在线测试方法，而关于微控制器、片上系统或电源的相关研究则主要依赖使用外部设备进行的离线测试。虽然现场可编程门阵列和电源领域的多篇出版物建立了相关老化机制的解析模型和经验模型，但微控制器和片上系统领域并非如此。在现场可编程门阵列研究中，环形振荡器是用于表征和建模的首选技术。最后，我们还可以观察到，近年来机器学习的应用日益增多，主要用于老化检测技术。

通过观察各类别之间的交集，我们可以进一步描述当前的技术水平。图6中的 UpSet图 [73] 展示了符合一个或多个分类类别的出版物所占的比例。尽管70%的技术基于在线测试，但若仅考虑在加速老化条件下评估的技术，这一比例会降至27%，其中半数以上适用于现场可编程门阵列。对于描述离线测试的技术，情况则有所不同：其中超过85%是在加速老化条件下测试的。值得注意的是，涉及机器学习模型的技术中，超过57%需要离线测试才能运行。

4 现场可编程门阵列上的老化检测

现场可编程门阵列是可编程硬件器件，具有高度灵活性，支持现场更新，并可用于数字设计的快速原型开发。大多数现场可编程门阵列应用程序都要求高速处理，包括对延迟有严格要求的数字滤波器和控制回路。基于SRAM的现场可编程门阵列在市场上最为普及，并使用易失性存储器保存其配置。这些器件具有规则排列的可配置逻辑块和可编程开关矩阵，可用于实现逻辑函数。

现场可编程门阵列面临可靠性挑战，因为其基于晶体管的电路会受到老化机制的影响。偏置温度不稳定性和热载流子注入会增加信号传播延迟 [6]。随着信号延迟逐渐衰减，数字应用的关键路径可能发生变化，甚至超出规格范围。

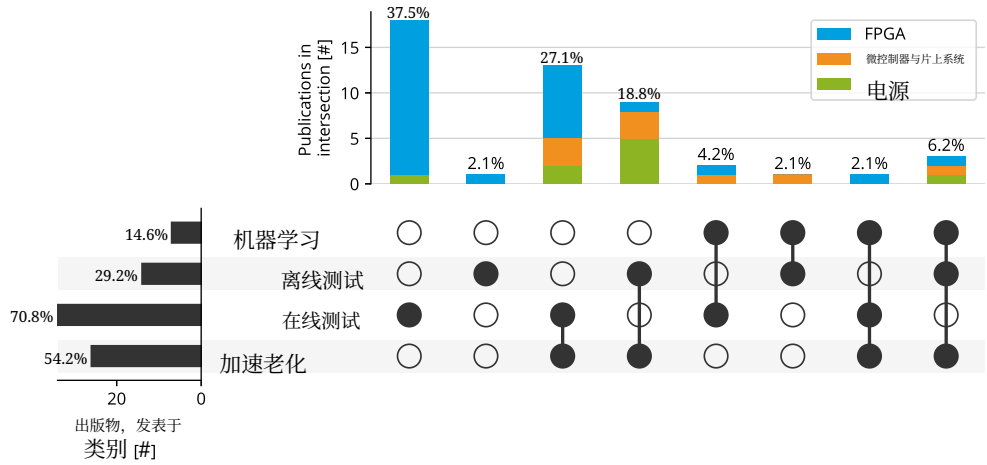

图 6. UpSet图展示了不同类别出版物之间的独占交集。左侧柱状图显示属于每个类别的参考文献总数及其占总数的百分比。上方柱状图展示了属于各个独占类别交集的出版物数量，交集由下方矩阵标示。每个交集（即 每根垂直柱）包含属于高亮类别（ ）的论文，并排除属于未高亮类别（ ）的论文。 ● ○

由于现场可编程门阵列具有通用性，与专用集成电路不同，制造商无法预先知道将在FPGA芯片 上综合出何种功能，这妨碍了采取预防措施来应对电路退化（例如，保护带）。因此，监测老化过程的责任落在了应用开发人员身上，他们需要了解特定使用场景下信号传播时间的容差。

4.1 环形振荡器

现场可编程门阵列的灵活性使得能够直接在可编程硬件上实现监测技术。环形振荡器（RO）由奇数个首尾相连的反相器组成，是测量数字信号传播时间最常用的方法之一。基于环形振荡器的传感器通常由一个环形振荡器和一个频率测量电路组成（见图7）。在给定温度和电压下，环形振荡器的输出频率取决于反相器的传播时间 t_p 和逻辑门的数量 n，如公式6所示。

$$f = \frac{1}{2 \cdot n \cdot t_p} \tag{6}$$

Zick等人 [129] 提出了一种在线并发感测方法，用于测量物理参数的变化。通过使用增强型环形振荡器、高效计数器和控制逻辑，作者开发了一种紧凑型传感器，仅需8个查找表。由于剩余数系统环形计数器所需资源少于二进制计数器，因此作者采用了该计数器。作者提高了环形振荡器的温度灵敏度，以检测芯片上的热点。环形振荡器传感器与一个软核、一个定时器和一个通用异步收发器一起，按规则间隔布置在整个现场可编程门阵列的六边形镶嵌网格上。作者测量了传播时间，并间接估算了晶体管电流泄漏分布、定位了动态功耗和温度。

Sedcole 等人 [107] 以矩阵配置布置环形振荡器，以测量芯片内延迟变化。这种结构能够将待测区域编码到列和行中。在如此密集的

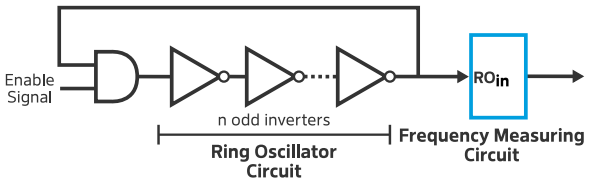

图 7. 基于带使能信号的环形振荡器的通用传感器，另见 [9]。

配置中，环形振荡器应仅在短时间内处于活动状态，以避免加热邻近传感器。测量工作由单个计数器、定时器和统一控制逻辑完成。Pfeifer等人在设计阶段表征了芯片延迟 [95] ，并分析了采用环形振荡器的28纳米FPGA[96] 的局限性。为测量振荡，他们实现了一种基于块RAM（BRAM）的方法，后来将其正式化为一种名为“芯片级可靠性”的方案 [93]。该方案要求芯片上配备真双端口BRAM，以对振荡器输出进行欠采样，并配备软核来读取信号流以计算延迟。Li 等人 [76] 不仅通过部署环形振荡器研究了28纳米FPGA在负偏置温度不稳定性（NBTI）作用下的工艺变异性，还利用从加速老化中提取的数据训练了多种机器学习模型。通过构建包含人工老化应力条件和环形振荡器传感器配置相关信息的数据集，他们发现XGBoost模型在所有条件下表现最佳。

Lanzieri 等 [69] 开发了一个环形振荡器测量模块，对 298 个 Xilinx Virtex-6 器件的传播延迟开展了大规模研究。这些器件在直线粒子加速器中运行，并已自然老化。通过比较已使用和未使用器件的延迟测量结果，作者发现了老化机制造成影响的证据。此外，对加速器内器件所受辐射暴露的分析表明，传播延迟较长与较高的辐射剂量相关。

环形振荡器作为变异性传感器的应用也延伸到了更先进的节点技术。Maragos 等 [79] 利用由嵌入式 Cortex-A53 CPU 控制的多种环形振荡器，研究了 16纳米FinFET FPGA 中芯片内及芯片间变异性的增大情况。经过 8000 小时的老化后，Sobas 等 [111] 通过实现基于环形振荡器的测试平台，测量了多种 16 纳米 FinFET FPGA 的退化情况。作者评估了静态应力和动态应力的影响，并针对两种模式分别推导出经验退化模型，其估算结果的相对误差低于 10%。将结果与 28 纳米 MOSFET 的类似评估结果进行比较后，他们发现，较小节点在静态应力下具有更好的可靠性，且偏置温度不稳定性是主要的老化机制（而非热载流子注入）。Bender 等 [12] 采用多温度工作寿命测试方法评估 16纳米 FinFET 赛灵思器件后，也得出了类似结论。通过评估不同温度、电压、频率和环形振荡器尺寸的影响，作者成功分离出各种退化机制的影响。此外，结果表明，自热效应会对偏置温度不稳定性产生影响，这是因为晶体管鳍片的散热能力较低。

Naouss 等人提出了 [85] 一种用于自表征查找表延迟的测试台。该设计允许将应力信号注入待测电路（CUT），以实现加速老化。之后，这一特性被用于通过采用不同的应力信号，分别研究偏置温度不稳定性 [87] 和热载流子注入 [86] 的影响。他们使用三个异步计数器（一个N位计数器和两个K位计数器）及一个时钟基准，实现了一个频率测量电路。该电路（见图8）能够统计给定时间段内的周期数以及信号的占空比。使能信号用于启动计数器并控制计数窗口。计数器A记录环形振荡器输出信号的周期数，并据此计算振荡频率。

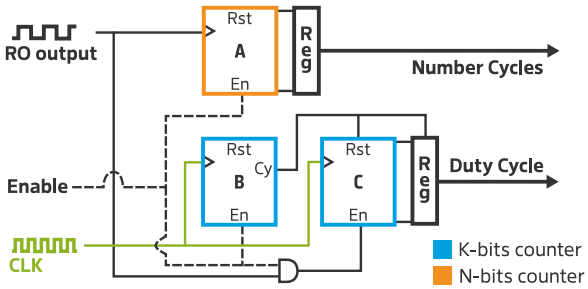

图 8. [85], 提出的测试台测量电路，用于统计环形振荡器信号的周期数及其占空比。

计数器B统计环形振荡器信号处于有效状态期间的时钟周期数，并据此计算占空比。测量信号占空比有助于研究老化对上升和下降时间的影响。

环形振荡器也被用于离线测试 [4, 6, 21, 103]。Ahmed等人 [4] 通过全面采集查找表延迟特征，利用性能退化检测再利用的现场可编程门阵列。他们综合生成了可通过静态随机存取存储器配置连线的环形振荡器。外部设备用于控制测试逻辑，并读出各振荡器的频率。Ruffoni 等人 [103] 专注于测量现场可编程门阵列内部连线的延迟。他们使用了两个环形振荡器，其中一个包含待测连线结构。通过比较振荡频率，推导出该连线的延迟。尽管作者使用了外部设备，但他们认为，该方法有望仅依靠被测设备运行。Bruguier等人 [21] 提出了一种非侵入式方法，通过分析环形振荡器产生的电磁辐射频谱来表征现场可编程门阵列的性能。Amouri等人 [6] 采用了类似的测量方法，研究高温和高电压对现场可编程门阵列性能退化的影响。

讨论。 环形振荡器传感器相对容易实现且用途广泛，因为结合多温度工作寿命测试等方法后，它们可以揭示偏置温度不稳定性和热载流子注入的影响 [12]。此外，通过调节它们，还可以间接测量传播延迟以外的更多量 [129]。尽管各种方法所采用的主要传感原理相似，但相关文献提出了多种放置传感器和计数频率的方法。环形振荡器传感器存在一个权衡：较长的环形链覆盖的区域更大，所需的测量电路更少，但会降低传感器分辨率。应注意避免因环中的级数过少而使芯片裸片过热或给电源轨造成压力，因为这会导致不切实际的测量结果 [95]。环形振荡器的一个缺点是，它们测量的是构成环的现场可编程门阵列资源的延迟，而不是综合电路的延迟；后者可能因位置和布线而有所不同。其他技术则测量现有组合逻辑的延迟，正如我们将在以下章节中介绍的那样。

4.2 影子寄存器

影子寄存器（SRs）的使用是一种经过充分研究的延迟表征和退化监测技术。传感器通常放置在关键组合路径的末端，与目标寄存器并联，以检测延迟转换。

Li 等人 [75], Valdés 等人 [120], 和 Leong 等人 [72] 提出在被测电路后放置一个影子寄存器，其时钟由一个相对于目标寄存器有所偏斜的信号驱动（见图 9）。通过比较两个寄存器中锁存的值，并控制时钟信号的相位差，他们可以确定

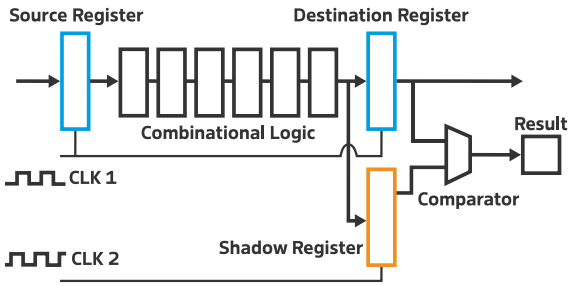

图 9. 基于影子寄存器的传感器通过负偏斜测量组合逻辑电路的延迟 [75]。

被测电路的延迟。Li 等人 在运行时改变相位差，以表征现场可编程门阵列的传播延迟，并绘制了直方图。Leong 等人 实现了一种在线并发老化监测传感器，可检测传播延迟何时超过预定义阈值。Valdés等人 在其并发传感器中加入了一个开关信号，用于中断时钟，使作者能够区分传感器自身主要遭受的老化类型：静态老化（连续监测）或动态老化（周期性监测）。最初通过在不同电源电压下运行电路来测试传感器的功能；这些电压变化会导致其信号传播延迟发生改变，但不会影响传感器。随后，Valdés 等人通过对现场可编程门阵列进行加速老化过程，对该传感器进行了验证 [119] 。

作者报告称，老炼过程后，传感器可靠性所依赖的时钟频率没有显著变化。Leong 等人通过提高现场可编程门阵列的频率并缩短间隔时间来测试传感器。

Ghaderi 等人 [37] 提出了一种由单个“传感器时钟”驱动的老化监测器，该时钟设定了关键路径组合信号的最大允许时序裕量。将被测电路信号及其移位版本注入异或门后，被测电路的每次转换都会产生一个正脉冲。异或门的输出由一个触发器（FF）锁存，并由传感器时钟触发，因此能够在脉冲出现过晚时检测到无效转换。

Pfeifer 等人 [94] 提出了一种用于组合电路的在线并发延迟故障检测技术。作者将片上块随机存取存储器输入端的 D 触发器用作影子寄存器，将信号映射到存储器行以供后续分析。互连线在目标端与影子寄存器之间引入固定延迟，以控制传感器灵敏度；板载中央处理器则执行信号比较。

Wong等人 [123] 提出了一种自表征方法，在一个组合逻辑被测电路两侧设置两个以反相时钟驱动的寄存器。被测电路输出与影子寄存器锁存值之间的异或门产生错误信号。在测试时钟周期的前半周期之后发生的转换均无效。作者利用片上时钟生成扫描测试时钟频率，直到找到最大值。此外，还提出并优化了一种用于启动测试的非并发电路， [125], 该电路将每个区域的测试结果存储在现场可编程门阵列随机存取存储器中。

Amouri 等人 [7] 在 Virtex-5 现场可编程门阵列上实现了一种老化传感器，用于检测组合路径中的延迟转换。如图 10 所示，该传感器由两个边沿触发D触发器组成，由组合输出进行时钟驱动，其输入连接到主时钟信号。每当组合信号发生无效变化（即 在时钟周期有效期间），传感器输出便会激活。使用两个触发器来检测上升沿和下降沿转换。通过在组合输出信号和时钟信号上分别添加可独立配置的延迟模块，作者能够控制传感器灵敏度（即在时钟信号上升后经过多久检测到组合输出发生变化）。当灵敏度配置为

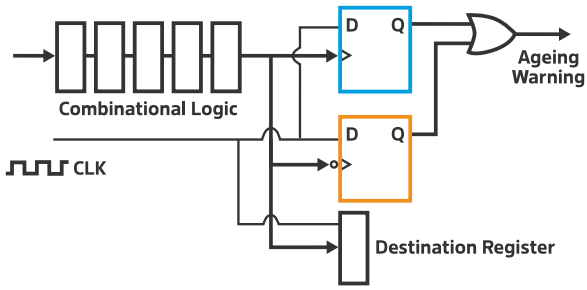

图10。采用 [7] 实现的传感器，用于检测组合逻辑中的延迟转换。

负值时，传感器便转变为早期预警监视器，用于检查信号是否至少在时钟上升前给定的一段时间内保持稳定。与前文所述的工作相比，该方法的一大优势是不需要为传感器额外提供时钟资源。其不足之处在于，该方法并不定量测量传播延迟，而只会在转换速度低于给定阈值时检测到转换。

Jiang 等人 [54]提出了类似的架构，但将两个影子寄存器的输入 Q 都连接到影子时钟信号，该信号相对于主时钟存在相移。由于主时钟的频率已知，作者通过改变时钟之间的相位角并观察传感器输出，得以推导出被测电路延迟。

讨论。与环形振荡器相比，影子寄存器的实现和布局似乎更复杂，但其通用性更强。这些传感器既可测量专用电路的传播延迟（例如，用于表征芯片），也可实现迟转换检测器。对于检测给定时间窗口内的转换，该方法能够在不同条件下验证电路功能，甚至可以持续监测关键组合路径，以检测由偏置温度不稳定性和热载流子注入引起的退化。环形振荡器要么作为探针部署在未使用的芯片裸片区域，要么临时替代正常工作的电路以测试底层硬件；而影子寄存器则能够与专用组合逻辑并行运行。影子寄存器支持全速测试，这是一个显著优势，因为它们可以无缝地并行添加到应用程序中，代价是增加资源使用量。

4.3 电路转换概率

通过观察电路的转换概率（TP），可以检测传播延迟的变化 [114, 115, 124]。考虑一个组合数字电路，其输出节点为 z。对于每个施加的输入组合，都会产生一个输出值 $z(k)$。z 的转换概率记为$D(z)$，表示在下一个时钟周期施加新的输入激励时，状态发生变化的概率 [38] 。由于 z 只能为零或一，因此 $D(z)$是 z 在这两个状态之间发生转换的概率：

$$D(z) = p_z^{10} + p_z^{01}, \tag{7}$$

其中， p_z^{01}和 p_z^{10}分别表示 z 发生 $0 \rightarrow 1$转换和 $1 \rightarrow 0$ 转换的概率。根据 [38], , 可以将该概率计算为在 $N \rightarrow \infty$条件下，长度为 N 个时钟周期的时间间隔内发生的转换次数的相对值。

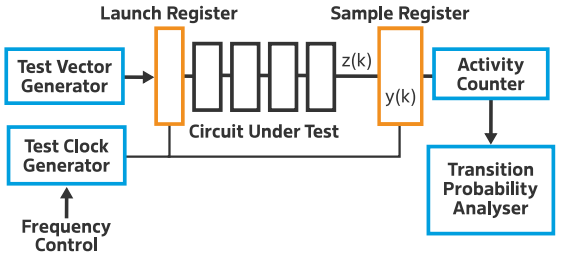

图 11. 基于 [124] 信号转移概率的延迟测量方法示意图。

例如， p_z^{10}可以定义为

$$p_z^{10} = \lim_{N\to\infty} \frac{1}{N} \sum_{k=1}^{N} z(k)\overline{z(k+1)}. \tag{8}$$

如果通过观察大量 N时钟周期内的转移来近似这些概率，我们可得

$$D\,(z) \approx \frac{1}{N} \sum_{k=1}^{N} \left\{ z(k)\overline{z(k+1)} + \overline{z(k)}z(k+1) \right\} \tag{9}$$

因此，可以通过在时间间隔 N内统计 z 的上升沿和下降沿的相对数量，来估算 $D(z)$。

Ghosh 等人提出了一个定理 [38]，该定理将组合电路的输出值概率与输入值概率联系起来。如果输入信号的概率分布与时间无关（即它们构成一个平稳过程），那么输出信号 z 也具有这一特性。这意味着，对于平稳输入信号，传播延迟 $D(z)$不会随时间变化。

Wong等人 [124] 通过测量任意电路的输出传播延迟，估算其最高工作频率。通过仔细选择输入信号，他们确保在正常工作频率下输出的传播延迟保持恒定。他们在不断提高频率的同时进行了多次测量，直至观察到传播延迟发生变化。该变化表明已达到最高频率，电路开始发生故障。如图 11 所示，所提出的装置在一块 65 nm Altera Cyclone III FPGA 上实现。被测电路和寄存器由测试时钟发生器提供时钟。每个时钟周期，测试向量发生器都会注入输入向量，这些向量经过被测电路传播后产生输出 $z(k)$。此外，采样寄存器以频率 f_{clk}从被测电路采集样本 $y(k)$。异步计数器记录 $y(k)$在 N个时钟周期内的转移，之后用于在转移概率分析电路中估算 $D(y)$。当 f_{clk} 处于工作范围内且电路未发生故障时， $y(k) = z(k)$，并且转移概率 $D(y) = D(z)$。如果 f_{clk}增大到超过被测电路的传播时间，那么 y将开始采样前一个周期的值（即 $y(k) = z(k-1)$），从而改变 $D(y)$。

Wong等人提出的方法后来被 Stott等人 [114, 115]应用于加速应力条件下电路退化的研究。作者在一对 Cyclone III FPGA 上实现了多个被测电路，这些电路可通过传播延迟方法进行测量，并可通过输入信号施加电应力。通过升高温度和核心电压，对芯片施加了老化加速因子为 180 的环境应力，从而加快了

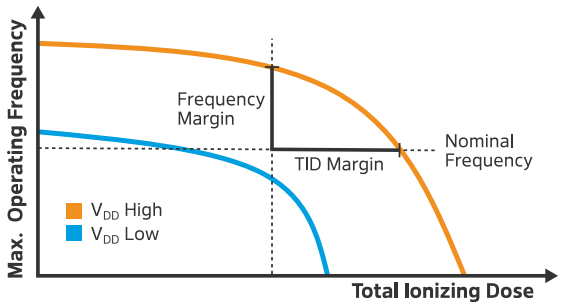

图12. Diggins 等人 [31], 提出的时序窗口违例假说示意图，其中最高工作频率会随着总电离剂量的增加而降低。

负偏置温度不稳定性过程。此外，通过控制输入信号以调节开关活动，对被测电路施加电应力，从而触发负偏置温度不稳定性、TDDB 和热载流子注入等退化机制。实验结果显示，测试计划结束时电路速度最多下降了 15%。这种应力条件对查找表的退化作用强于对互连线的影响。此外，该方法还通过基于环形振荡器的频率测量（见第4节 4.1）进行了验证。

讨论。 测量被测电路输出的传播延迟变化，可以检测其最高工作频率。与环形振荡器（第4.1节）不同，该方法利用现有电路测量现场可编程门阵列的传播延迟，因此能够更直接地评估偏置温度不稳定性和热载流子注入过程对应用的影响。一方面，这项技术的优势在于可以使用通用资源实现，且只需要可控时钟信号。另一方面，该方法需要注入精确的测试向量，而测试向量取决于被测电路，因此必须存储或持续生成。此外，由于需要定制输入，该技术会影响系统运行，只能在测试期间实现。

5 微控制器和片上系统的老化

微控制器和片上系统属于数字专用集成电路。它们会经历与现场可编程门阵列类似的退化过程，但其功能在设计过程中已明确。这些知识使设计人员能够研究预期的老化情况和容差。可以设置保护带来抵消芯片退化（例如，限制工作频率），并提高产品可靠性。

许多应用程序试图通过超出保证使用寿命继续使用商用现成组件来降低成本，这可能会给对可靠性要求极高的应用场景带来临界条件。尽管微控制器和片上系统在嵌入式应用中应用广泛，但目前缺乏关于硬件老化对其性能和使用寿命影响的研究，尤其是关于现场监测技术的研究。事实上，大多数退化测量工作都依赖外部设备。本节介绍相关研究，包括评估老化对微控制器和片上系统影响的技术。我们重点关注不配备专用片上老化传感器的商用现成器件。之所以关注这一点，是因为配备专用老化传感器的专用集成电路在嵌入式设备市场上并不常见。

5.1 时序窗口违例

芯片老化会导致信号传播时间变长，这也会影响微控制器。许多低端微控制器具有专用的中央时钟信号和较短的执行流水线。在这种情况下，若数据被锁存时违反时序窗口，就会导致错误的数据沿流水线传播。

Diggins 等人提出了时序窗口违例假说 [31]（见图 12），用于解释（*i*）总电离剂量退化、（*ii*）工作频率和（*iii*）供电电压之间的关系。对于每个电压，都存在一个最高工作频率，使软件能够成功运行。随着总电离剂量增加，该频率会降低 [105]。作者提出了一种离线测试，用于测量总电离剂量对 ATMEGA328P 微控制器传播延迟的影响：在器件暴露于不同总电离剂量值并执行功能测试期间，观察多种电压和频率条件下的时序窗口违例。由于工作核心频率决定时序窗口的长度，因此软件测试在不同频率下执行。对于每个总电离剂量值，记录测试通过时的最高频率。作者报告称，将微控制器超频至高于其标称工作频率后，能够在标称工作点发生失效之前观察到硬件退化。这一发现有望推动监测技术的发展，以便启动预测性维护或优雅降级策略，例如以较低频率运行。

讨论。 迄今为止，微控制器上的时序窗口违例假说仅在 TID 引起的退化情况下接受过测试。不过，我们认为有必要评估其他会影响信号传播延迟的老化机制。尽管基于时钟频率和工作电压的时序窗口违例分析大多只在实验室中进行过测试，但由于许多现代微控制器具有很高的时钟可重配置性，在线非并发测试具有巨大潜力 [102]。

5.2 SRAM 初始模式

许多微控制器和现场可编程门阵列都集成了静态随机存取存储器（SRAM）。SRAM 单元的一种常见实现是六晶体管电路（见图13），因为其静态功耗相对较低。每个单元由两个交叉耦合反相器（M1、M2 和 M3、M4）以及两个访问晶体管（M5 和 M6）组成。该单元具有两种稳定状态，根据 Q 处的电压分别表示逻辑 0 或 1。字选择线允许访问该单元并将其连接到位线，位线在读写操作期间传输数据。

单元通电时，初始值并非由位线强制设定，而是取决于反相器晶体管阈值电压之间的失配。SRAM 单元的偏斜是指其通电后倾向于某个值 [49]。未偏斜的单元阈值差较小，其初始值是随机的，并取决于噪声。这些单元通常用作随机数生成器系统的熵源。失配程度适中的单元倾向于某个特定值，但影响晶体管阈值电压的老化机制（例如 BTI）可能会改变这一倾向。最后，完全偏斜的单元以很高的概率产生相同的初始值，可用于实现 S RAM 物理不可克隆函数。

SRAM 单元的静态噪声容限（SNM）是使其逻辑状态翻转所需的最低电压噪声水平。由于 SNM 取决于晶体管阈值电压，老化会使其退化。SNM 退化会使单元对电噪声和热噪声更加敏感。据报告，受 BTI效应影响，使用十年后 SNM 退化了 15.02% [33] 。BTI 和热载流子注入也会影响单元的偏斜。以一个输出持续保持逻辑1、因而始终处于应力状态的单元为例，图13中的 P-MOS M2晶体管处于激活状态，并在此期间经历退化过程，导致其阈值电压发生变化。如果启动时 M2 的栅极阈值电压远高于 M4，那么该单元将偏向 0，因为 M4 会先于 M2 激活。

Guo 等人 [47] 利用静态随机存取存储器单元随时间发生的偏斜变化，通过两阶段方法检测翻新片上系统和FPGA芯片。随后，该方法被进一步完善为一个框架 [48]。作者提出了一个初始注册阶段，用于检测部分偏斜单元；这些单元在老化后很可能会改变其启动值

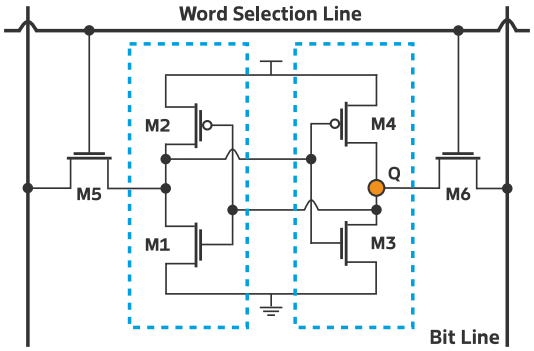

图 13. 六晶体管静态随机存取存储器单元电路示意图。背景信息请参见 [101] 。

。作者首先分别计算所有静态随机存取存储器位在给定启动周期数下于室温和高温条件下启动为 0 和 1 的概率。该方法基于这样的预期：较高的环境温度能够较好地预测这些位的老化状态。通过计算两种概率之差，并将其与预先选定的差值进行比较，他们选出了“老化敏感位”。在验证阶段，通过选定的阈值确定设备必须有多少位发生翻转，才会被判定为已使用（即已老化）。用于筛选老化敏感位的差值并非通用值，作者指出，应事先根据老化设备的测量结果通过经验确定该值。对人工老化的赛灵思 Spartan-3 FPGA进行的测试表明，在选取适当参数时，误接受率和误拒绝率分别为 0 和 0。03。

Guin 等人 [44] 还提出了一种检测翻新片上系统和现场可编程门阵列的方法，其依据的假设是静态随机存取存储器单元在设计上是均衡的。作者认为，制造过程中引入的任何偏差都是随机的，且 1 和 0 的数量通常呈正态分布，中心非常接近 50%（即 在 1% 以内）。因此，均值的任何显著偏移都将是电路老化所致。该技术无需初始测量阶段，也无需用于比较的黄金模型。该方法只要求多次给电路上电，以统计 1 的数量。作者指出，使用足够大的静态随机存取存储器阵列（例如 64 kbit）并进行足够次数的测量（例如 100 次），可以最大限度地降低评估过程中热噪声的影响。对商用现成外部 SRAM 芯片进行的测试显示，分布发生了显著变化（老化后最高达 14%），且移除应力后略有恢复。

Lanzieri 等人 [70] 收集并研究了部署在物联网测试平台上的 154 台自然老化嵌入式设备中微控制器的静态随机存取存储器启动模式。作者分析了原始模式并提取了细微特征，包括空间频率分量、逐位为 1 的概率和位不稳定性，以揭示这些特征与设备实际使用时长之间的相关性。对提取特征的观察不仅发现它们与使用时长呈线性相关，还揭示了固件与静态随机存取存储器交互方式中可辨识的模式，例如将变量初始化为 0，以及确定变量在内存映射中的位置。最后，作者训练并比较了机器学习回归与分类模型，并结合特征工程的结果，成功评估了将静态随机存取存储器启动模式用作普适且低成本的片上使用情况监测器的应用价值。

讨论。 鉴于静态随机存取存储器广泛应用于各种数字集成电路，利用其初始模式指示晶体管退化，是一种有趣且易于部署的方法，无需外部设备。目前的研究表明，在

经过数小时加速老化的静态随机存取存储器，以及长期自然老化的部署设备中，已经能够检测到偏置温度不稳定性效应。为了进一步利用静态随机存取存储器启动模式的变化，并将其集成到更高层级的健康评估系统中，需要研究观测到的变化与相关功能参数（如静态噪声容限）退化之间的相关性。

5.3 电磁（EM）特性

电子设备老化会影响电磁特性，例如传导发射和辐射发射 [15]以及敏感度 [74]。通过对设备进行电磁兼容性（EMC）测试，可以确定其老化程度。

Dawson 等人 [30] 提出了一种研究高温老化对商用现货微控制器电磁发射影响的方法。作者提出，将设备发射作为监测老化的一种可靠且直接的指标，因为无需与系统进行电气接触。研究人员搭建了一块发射测试板，其中装有一颗 Microchip PIC 微控制器，其引脚连接到经过射频耦合器的负载走线上。测试期间，设备上运行的软件会切换引脚状态，同时由频谱分析仪捕获电磁发射，并测量引脚处的输出电压。作者报告称，人工老化设备的发射频谱发生了变化。中心切换频率的某些谐波有所增强，尤其是高频谐波。目前尚不清楚切换频率的偏移是否是原因。此外，老化设备的输出电压有所升高，但作者未能解释这一现象的原因。尽管尚未明确揭示发射变化与设备老化之间的作用机制，但偏置温度不稳定性很可能是原因之一，因为这些变化是由温度触发的。

电磁鲁棒性（EMR）研究电路老化对 EMC [11] 的影响。Li、Wu 等 [74, 126]分析了微控制器在加速老化后对电快速瞬变（EFT）干扰的电磁抗扰度漂移情况。他们通过施加高电压（高于额定值 150%）和高温，以递增的步骤对器件进行老化。测试装置由一个探头组成，该探头将器件连接至电快速瞬变信号发生器，并在每个老化步骤之间注入干扰信号。为评估器件是否受到该信号的影响，研究人员监测了所执行软件中的错误。作者报告了多种故障，包括可自恢复错误、软错误（需要复位）以及完全损坏。失效率随着老化时间增加而持续上升，同时抗扰度也发生退化（表现为某些引脚所能容忍的最大干扰电压降低）。针对观测结果与内部老化机制之间的关系，作者未进行进一步分析。相反，作者推测：（*i*）微控制器功能组件的物理参数因老化而发生漂移；（*ii*）电磁干扰防护电路中的组件发生退化，从而导致敏感度增加。

讨论。 尽管相关研究表明，电路退化会对微控制器的电磁兼容性（EMC）和电磁抗扰度（EMR）产生明显影响，但这一现象的内部动态仍有待探索。微控制器是复杂器件，因此评估每个子系统的退化情况及其对电磁频谱特征的影响颇具挑战。电磁测量尚未得到广泛应用，成为老化监测技术。这可能是因为这类测量需要外部设备，而且人们对电路系统退化与电磁特性变化之间的相关性了解有限。这一研究空白为探索微控制器和片上系统（SoC）的其他老化指标（例如，SRAM 启动模式）与电磁兼容性之间的相关性开辟了一个有趣的研究方向，并有望借助更廉价的泛在传感器间接测量后者，且无需外部设备。

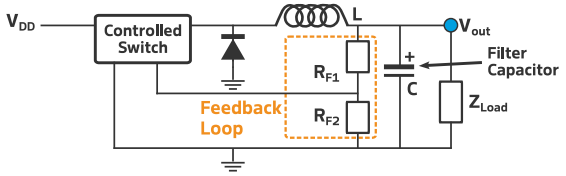

图 14. 降压（或 buck）配置下开关模式电源的示意图，另请参阅 [20]。

6 电源老化检测

所有嵌入式系统都需要电源，以便在整个应用寿命期间提供参数稳定的电力。开关模式电源（SMPS）效率很高（通常超过 90%），因此常用于提供稳定的直流电压。开关模式电源通常由一个开关晶体管、一个二极管、一个储能组件（通常为电感器）以及一个用于构成 LC 滤波器、以获得稳定直流输出的电容器组成。根据应用场景，它们可以采用升压（boost）配置——降低电流、提高电压——或降压（buck）配置（见图 14）——降低电压、提高输出电流。受控开关在导通和关断状态之间持续切换，理想情况下切换时不会产生功率耗散。通过控制开关信号的占空比来调节输出电压。

低压差（LDO）线性稳压器（见图 15）即使在输入电压（电源）接近输出电压时，也能调节其输出。它们通常以独立芯片的形式广泛应用于嵌入式系统的供电网络中，也集成在集成电路和片上系统中。LDO 由运算放大器、电压基准、调整管和用于闭合反馈回路的电阻分压器组成。放大器持续将反馈回路电压与参考电压的预期值进行比较。根据比较结果，放大器控制晶体管的栅极电压；该晶体管充当可变电阻，将反馈电压（从而也将输出电压）设定为所需值。尽管 LDO 比开关模式电源简单，但其效率较低。由于电压调节由处于欧姆区的调整管完成，它会主动耗散能量。

嵌入式设备中最常用的电源由会发生老化的组件构成，具体讨论见第 2 节。本节介绍几种用于检测和监测电源性能退化及其参数变化的技术。

6.1 电源抑制比

电源抑制比（PSRR）是低压差稳压器的一项重要特性；它表示在输入电压（或电源电压）存在噪声时，稳压器抑制输出电压波动的能力。PSRR 是输出电压纹波 v_o 与输入电压纹波 v_i 之间的关系。通常会在稳压器的整个工作频率范围内测量 PSRR。图 16 展示了典型的 PSRR 特性；数值越低，表示抑制电源噪声的效果越好。频域中的 PSRR 可用公式 10 [27] 建模。常数 K 取决于反馈电阻、负载，以及晶体管对小信号的漏源内阻。频率 ω_a 和 ω_o 是 PSRR 传递函数的极点，取决于晶体管、放大器和负载电路的电阻与电容。A_a 和 A_o 分别是放大器和调整管的环路增益。

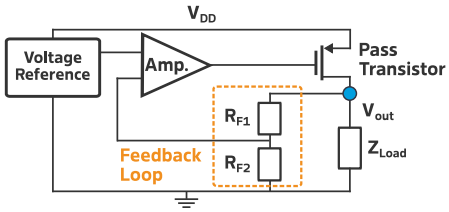

图15. 通用低压差电压稳压器示意图。背景信息请参阅 [19]

$$PSRR(s) = \frac{v_o(s)}{v_i(s)} = \frac{K}{\left(1 + \frac{s}{\omega_o}\right)(1 + LG(s))} \tag{10}$$

结合反馈环路传递函数，

$$LG(s) = \frac{A_a A_o}{\left(1 + \frac{s}{\omega_o}\right)\left(1 + \frac{s}{\omega_a}\right)} \tag{11}$$

电源抑制比曲线（图16）分为两个区域：低频和中频下的区域1，以及高频下的区域2。两个区域交汇于单位带宽频率 ω_{REG}，此时反馈环路增益为1。区域1由环路增益决定，而环路增益取决于调整管和放大器的跨导。由于晶体管老化机制（例如，偏置温度不稳定性和热载流子注入）会影响这一特性，因此电路老化会影响电源抑制比。区域2主要受晶体管输入端和负载的寄生电容影响，反馈环路增益几乎不起作用。热载流子注入会改变晶体管的栅极电容 [51], ，因此也会改变该区域的电源抑制比。

考虑到电路老化对电源抑制比的影响，Chowdhury等人 [28] 提出利用这一参数估算低压差稳压器以及集成电路的老化情况，其中包括供电网络中采用的此类组件，目的是判断器件是否经过回收利用。为表征老化对电源抑制比的影响，作者采用65纳米工艺设计了自己的低压差稳压器芯片。随后，在高温和高电源电压下对这些低压差稳压器进行人工老化。为了分析器件的电源抑制比并记录输出频谱，研究人员使用了频谱分析仪及其跟踪发生器。对低压差稳压器施加交流和直流应力后，观察到电源抑制比退化，传递极点也发生了偏移。这表明，通过测量电源抑制比的退化，可以检测出负偏置温度不稳定性（直流应力）和热载流子注入（交流应力）这两种机制。

基于电路老化对电源抑制比的显著影响，作者提出了一种基于机器学习方法的技术 [28], ，利用这一参数[26, 27] 分别检测回收再利用的模拟芯片、混合信号芯片及片上系统。首先，作者使用来自一家供应商的新器件和人工老化器件的电源抑制比数据，训练并测试了一个无监督 K近邻（KNN）模型。随后，作者采用半监督方法，将先前训练的模型应用于其他供应商的器件并进行测试，以尝试避免必须获取所有供应商黄金数据的需求。这两种方法在区分已使用和全新的低压差稳压器方面都展现出良好的前景，但都需要黄金数据和监督训练阶段。最后，作者测试了两种无监督学习情形。（*i*）将未知器件的电源抑制比数据与黄金数据一并输入模型，根据模型返回的簇数量，可以将该器件归类为全新或已老化。（*ii*）在人工老化过程前后，分别测量未知器件的电源抑制比。这最后一种方法明显的缺点是具有部分破坏性，而且效果不佳。

Acharya 等 [2] 提出并实现了一种基于改进型LDO电路的里程计，用于基于老化检测翻新集成电路。该电路为稳压器增加了一条并联反馈路径

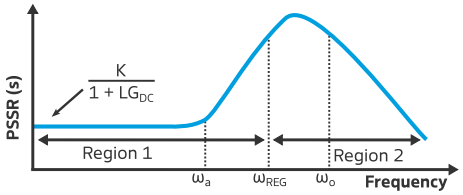

图 16. 低压差稳压器电源抑制比随频率变化的特性曲线 [27]。

（即一条参考路径），该路径在器件寿命期间始终未被使用。两个信号用于控制实际使用的路径。单标签分类器模型通过评估使用各条路径时LDO的电源抑制比，检测稳压器组件的退化。除需要进行外部测量外，该方法还存在以下缺点：需要定制稳压器设计（即无法应用于商用现成组件），并且需要使用冗余硬件。

讨论。 事实证明，测量电源抑制比的变化对于检测外部低压差稳压器的老化十分有效。尽管 Chowdhury 等人 声称所提出的方法 [26, 28] 适用于集成电路，但这些方法仅在独立式低压差稳压器上进行了测试。嵌入式低压差稳压器的测量结果仅在 [27], 中 प्रस्तुत，但所采用的模型无法检测翻新芯片。此外，由于缺乏使用过的芯片，报告结果均基于人工老化器件。鉴于电源抑制比与晶体管参数直接相关，因此它是揭示偏置温度不稳定性和热载流子注入对低压差稳压器造成老化影响的一个合理参数。迄今为止，相关文献仅关注较短的老化周期——在加速老化条件下经历数小时，相当于正常运行数天。要充分理解较长时间内电源抑制比与器件老化之间的相关性，还需要开展进一步研究。此外，迄今提出的方法严重依赖外部测试设备，而且尚未提出任何在现场部署测试的策略。

6.2 电磁特性

老化不仅会影响微控制器和片上系统的电磁特性（参见 第5节 5.3），也会影响低压差稳压器 [127] 和开关模式电源 [17]的电磁特性。事实上，随着稳压器参数因退化而偏离标称值，其电磁发射和敏感度也会随之变化。

Boyer 等人 [17] 研究了热触发老化机制如何影响降压或降压配置下开关模式电源的内部无源元件和开关元件，从而改变其传导和辐射电磁发射。为此，他们在高温下对四个 NCP3163 器件样品进行了人工老化。尽管所有样品在老化后仍能正常工作，但在较宽的频率范围内，观察到传导发射平均增加了 6 dB 至 20 dB，辐射发射频谱增加了 5 dB。研究人员用新的组件替换老化的电感器，以确定其对系统退化的影响；替换后，电磁发射降至其初始值。通过对电感器进行热应力前后的阻抗与 频率特性分析，作者发现其阻抗和品质因数均有所降低，并将此归因于磁芯损耗增加导致寄生并联电容增大，具体如第 2.3.2 节所述。

Boyer等人也基于 LT3800 控制器对同步降压转换器进行了相关实验 [16] 。传导电磁发射的测量是在半电波暗室内进行的。转换器电路板及各种附加组件在高温烘箱中老化了两周。功率铁芯电感器和铝电容器的退化最为严重，其次是板载输出电容器和功率晶体管。此外，在电路输出端测得的传导发射在 4 MHz 至 100 MHz 之间增加了最多 15 dB。

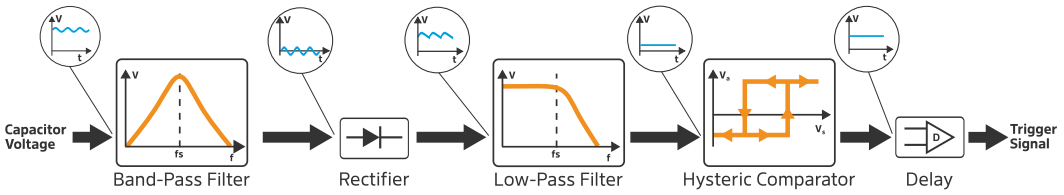

图 17. [23]提出的用于电解电容器故障预测的电压纹波测量框图。

正如 Wu等人 [127], 详细分析的那样，电磁干扰引起的失调是由耦合至低压差稳压器电源引脚的电磁噪声所导致的一种常见故障模式。由于比较器放大器输入端的差分晶体管对具有非线性（见图 15），经电源网络注入的噪声会通过整流效应引起输出电压失调。研究人员搭建了一个测试台，将信号发生器耦合至电压源，并用示波器监测输出电压和参考电压。研究人员通过电应力使各种器件老化一周，以评估老化机制与电磁敏感性之间的关系。器件仍能正常工作，但其电磁干扰鲁棒性有所下降。这表明应力过程确实触发了低压差稳压器运算放大器中的晶体管老化机制。

讨论。 组件退化会改变电磁发射，并影响电源的敏感度。主要原因是无源元件老化（电容器的等效串联电阻发生变化，或电感器的品质因数降低）以及开关元件老化（主要由偏置温度不稳定性和热载流子注入导致）。尽管电磁特性能够反映这些老化效应，但测量过程可能相当棘手。文献中提出的基于电磁特性的老化检测方法通常需要专门的配置、操作流程和外部设备，这阻碍了其作为在线监测技术的部署。此外，使用昂贵的专用仪器与基于商用现成产品的嵌入式应用的许多典型要求相悖，例如低成本、低功耗和小尺寸。

6.3 电容器的等效串联电阻（ESR）

电容器广泛用作低通滤波器，以滤除电源线中的噪声（例如， 如图 14 所示，用于抑制开关模式电源引入的开关噪声）。电容器退化会危及电路的可用性。事实上，电解电容器故障导致了超过 50% 的开关模式电源故障 [68]。由于数字组件需要稳定的电压，电容器很适合用于退化研究。

文献 [17] 研究了老化机制对开关模式电源输出电压纹波的影响。研究人员通过升高温度，对若干直流-直流开关降压电路进行了加速老化。作者报告称，老化后输出噪声增加了 100% 至 200%。研究发现，导致电压稳定性下降的主要原因是输出端的滤波电解电容器。事实上，高温加速了第 2.3.1 节所述的老化机制。因此，等效串联电阻增大，电容则衰减。

对于给定的老化程度，等效串联电阻通常比电容变化更大，因此更适合用于监测。为避免故障，通常建议更换等效串联电阻增大了 100% 或以上的组件 [36]。

Givi 等人 [39] 提出并实现了一种用于直流-直流转换器的在线并发监测系统。该技术通过间接测量电源输出电容器的等效串联电阻来检测其老化。所提出的方案需要在转换器上安装两个电压传感器：一个 Rogowski

线圈传感器，用于电感器；另一个用于测量输出电压。作者实现了一种监测系统，该系统利用 DS1104 控制器板，根据这两个电压的测量值通过软件计算电容器的等效串联电阻。通过将该电阻值与初始值进行比较，可估算组件的退化程度，并触发警告信号。

Lahyani 等人认为，[68] 电容器退化时，只有输出电压纹波的波形会发生变化。他们开发了一种基于软件的等效串联电阻监测方法，对该纹波进行采样，并对信号应用带通滤波器。他们发现，与使用平均整流值相比，在电源开关频率下测量纹波更为实际，也能降低负载相关性。

另一方面，Chen 等人 [23] 也通过观察输出电压来测量等效串联电阻，但提出滤除开关频率。经过理论分析，作者得出结论：输出电压纹波的幅值可以准确地建模为与等效串联电阻直接线性相关。此外，他们表明，由于电容器是 LC 滤波器的一部分，因此负载电流变化时，输出电压纹波几乎不会变化。基于此，作者提出了一种故障预测方法，如图 17 所示，该方法通过测量并处理电容器电压来实现。带通滤波器会从信号中滤除直流分量和电源开关频率。将信号输入整流器和低通滤波器后，即可获得与电容器等效串联电阻成正比的电压。将其与预设阈值电压进行比较后，即可生成早期预警触发信号。额外的延迟电路可在电路启动瞬态期间缓解虚假测量问题。

讨论。文献普遍认为，输出电容器等效串联电阻是评估电源整体健康状态的良好指标，这主要是因为该组件对系统正常运行具有很大影响。此外，其测量相对简单。鉴于大多数现代嵌入式应用微控制器都普遍配备模数转换器，因此有必要构建并发在线测试，在无需额外电路的情况下完全通过数字方式执行信号处理。另一方面，这种方法的缺点是等效串联电阻对运行条件高度敏感。尽管已有研究表明 [23, 39, 68] 负载变化不会影响测量结果，但等效串联电阻仍会随温度和频率发生显著变化。系统还需要测量环境，并记录不同条件下的初始值，以便对这些变化进行补偿。

7 讨论与未来研究方向

本研究所评述的文献表明，当前最先进的老化监测研究主要在组件级范围内研究退化效应。实际上，组件并非孤立运行于系统中。嵌入式系统十分复杂，包含各种相互连接且相互依赖的组件。作为复杂系统，它们会表现出复合效应，并且通常呈现涌现动态。要理解系统级健康状态，还需要开展进一步研究。例如，“一个组件的老化机制如何与其他组件的老化机制相互作用？”这类问题亟待解答。

遵循这一系统视角，同样重要的是认识到底层物理条件对整体系统性能的影响。为了实现更可靠的自主系统，有必要利用老化监测的洞见来增强上层逻辑。上层的退化缓解技术研究已于 [61] 启动。

文献中有大量研究致力于在现场可编程门阵列上实现和部署在线测试。实际上，其可重新编程的特性使其非常适合用于合成测试资源，这些资源之后可以在运行期间移除。环形振荡器常被用作传感器，以进行变异性分析和老化监测，甚至适用于更

先进的基于 FinFET 的器件。然而，针对微控制器、片上系统和电源的退化评估或监测技术，迄今仅侧重于离线测试，主要用于了解老化过程的影响。为弥补这一研究空白，针对这些组件物理退化效应的内建自测试和软件式自测试仍需进一步研究，尤其应聚焦于可在线部署的老化监测器。

我们认为，采用动态自适应策略（例如，动态电压 [66] 和频率调节 [102]），并结合退化信息，有助于推动具备老化感知能力的嵌入式设备发展，同时避免对整体系统性能造成不必要的影响。为使开发人员免受硬件退化影响，供应商会设置设计时保护带。这些限制可确保嵌入式组件在规格范围内运行，并考虑正常的老化情况。然而，在某些部署环境中，组件的退化程度可能超出预期（例如，增强辐射[31, 69]）。超出供应商规定的运行范围可能会降低系统可靠性（例如，提高时钟频率、降低核心电压，或部署时间超过保证使用寿命），但也可能提升应用性能 [57]。监测器件退化情况并测试实际硬件极限，或可实现此类运行方式。事实上，通过持续自我评估组件的限制，可以确定一个具备老化感知能力的动态保护带，使器件仍能安全运行。

我们预计，组件级和系统级的自适应硬件资源管理技术都能从退化监测系统中受益。这将有助于根据任务特征和底层硬件状况，做出更明智的资源分配决策。

我们观察到，越来越多的研究开始应用机器学习来增强性能变化感知技术生成的数据 [26, 70, 76], ，尤其是应用传统模型。与此同时，基于机器学习的预测性维护（PdM）日益成为研究焦点 [22]。然而，机器学习领域仍在不断发展，并不断涌现新方法，例如将概率时间序列预测应用于预测性维护 [5]。这些方法包括能够分析实时在线数据、无需历史数据即可进行零样本推理，以及在线再训练的模型。我们认为，将这些机器学习模型与内建在线老化监测系统相结合，有望进一步提升采用预测性维护的嵌入式系统部署的可靠性和自动化水平。

在此背景下，微型机器学习正作为基于云的机器学习解决方案的低功耗边缘计算替代方案而受到积极研究 [1]。这项技术已应用于异常检测和预测性维护领域，但大多用于处理传感器数据 [83]。我们设想，将微型机器学习与设备端退化监测相结合，可以实现完全具备老化感知能力的自主系统；设备无需第三方参与，也不需要上游连接，即可收集并自行评估内建测试的结果。

针对该领域已发现的不足制定研究计划，可以围绕以下问题展开。

(1) 能否复用针对片上系统、微控制器等的离线测试原理，进而推导出用于器件物理退化原位在线测试的方法？(2) 能否识别出轻量且易于测量的指标，并使其能够忠实反映系统的整体健康状况？(3) 能否依据这些早期指标，推导出可靠的系统健康监测和自评估功能？(4) 是否存在一种通用的寿命模型，能够根据自评估所提供的指标预测系统失效？(5) 如何高效设计预测性维护架构，以利用内置嵌入式传感和基于历史数据的机器学习推理所提供的底层洞察？

8 结论

在这项工作中，我们综述了影响嵌入式系统基本组件的主要退化机制，并特别探讨了晶体管微缩的发展趋势。我们系统梳理了用于检测商用现成嵌入式系统中基本构建模块硬件老化的方法，包括现场可编程门阵列、片上系统、微控制器和电源。开展这项综述的原因是，此类嵌入式系统正日益广泛地部署于关键性各异的场景以及严苛的运行环境中。许多部署点难以到达，原因可能是它们广泛分布于物联网中，也可能是环境条件阻碍了人员接近（例如，粒子加速器中辐射极强的隧道）。这些环境中的系统应能自主运行，也应能够监测和诊断自身。

退化检测技术也有助于确保元件质量并识别假冒硬件。近期的芯片短缺加剧了人们对质量的担忧，也凸显了开展验收测试的必要性。假冒品并不局限于由不同实体制造的零件；据估计，80% 的假冒品是回收利用的 [43] 且性能可能不达标的芯片[4, 28, 47]。

通过这篇综述，我们希望推动自感知嵌入式系统领域未来的研究与开发。这类系统不仅能够检测单个硬件组件的退化，还能够评估其整体健康状态并预测剩余寿命。

参考文献

[1] Youssef Abadade、Anas Temouden、Hatim Bamoumen、Nabil Benamar、Yousra Chtouki 和 Abdelhakim Senhaji Hafid。2023。《微型机器学习综合综述》。*IEEE Access* 11（2023年），96892–96922。https://doi.org/10.1109/ ACCESS.2023.3294111[2] Rabin Y. Acharya、Michael Valentin Levin 和 Domenic Forte。2021。用于对抗集成电路回收的基于低压差稳压器的里程计。载于*2021 IEEE*第*34*届国际片上系统会议（*SOCC*）。IEEE，美国新泽西州皮斯卡特维，206–211。https: //doi.org/ 10 1109 52499 2021 9739311 。/SOCC 。 。 Fikru Adamu-Lema、Vihar Georgiev 和 Asen Asenov。2019。在10纳米掺杂[3] 沟道伪鳍式场效应晶体管中对统计性负偏置温度不稳定性退化进行仿真。载于*2019*年国际半导体工艺与器件仿真会议（*SISPAD*）。IEEE，美国新泽西州皮斯卡特维， 1 4 10 1109 2019 8870552 – 。https://doi.org/ 。/ SISPAD。 。Foisal Ahmed、Michihiro Shintani 和 Michiko Inoue。 。借助晶圆[4] 2021 内工艺变化建模，通过穷举指纹识别技术实现精准的回收现场可编程门阵列检测。*IEEE*集成电路与系统计算机辅助设计汇刊 40, 8 2021 1626 1639 10 1109 2020 3023684 ( ), – 。https://doi.org/ 。/TCAD。 。[5] J.I. Aizpurua、B.G. Stewart、S.D.J. McArthur、M. Penalba、M. Barrenetxea、E. Muxika 和 J.V. Ringwood。2022。基于概率预测信息的故障预测框架，可在不确定性条件下改善剩余使用寿命预测：变压器案例研究。《可靠性工程与系统安全》 226 2022 108676 10 1016 2022 108676 ( ), 。https://doi.org/ 。/[6] j.ress. 。Abdulazim Amouri、Florent Bruguier、Saman Kiamehr、Pascal Benoit、Lionel Torres 和 Mehdi Tahoori。 。FPGA中的老化效应：实验分析。载于*2014*年第*24*届国际现场可编程逻辑与应用会议（*FPL*）。IEEE，美国新泽西州皮斯卡特维， 1 4 10 1109 2014 6927390 – 。https://doi.org/ 。/FPL。 。Abdulazim[7] Amouri 和 Mehdi Tahoori。 。一种用于现代现场可编程门阵列老化与迟滞转换检测的低成本传感器。载于*2011*年第*21*届国际现场可编程逻辑与应用会议。IEEE，美国新泽西州皮斯卡特维，329–335。https://doi.org/10.1109/FPL.2011.66[8] Emmanuel Baccelli、Cenk Gündogan、Oliver Hahm、Peter Kietzmann、Martine Lenders、Hauke Petersen、Kaspar Schleiser、Thomas C. Schmidt 和 Matthias Wählisch。2018。RIOT：面向物联网低端嵌入式设备的开源操作系统。*IEEE*物联网期刊 5, 6（2018年12月），4428–4440。[9] Mario Barbareschi、Giorgio Di Natale 和 Lionel Torres。2017。赛灵思现场可编程门阵列上的环形振荡器电路实现与分析。载于硬件安全与可信：受威胁环境下集成电路的设计与部署，Nicolas Sklavos、Ricardo Chaves、Giorgio Di Natale 和 Francesco Regazzoni（编）。施普林格国际出版，查姆， 237 251 10 1007 978 3 319 44318 8_12 – 。https://doi.org/ 。/ - - - - Hugh J. Barnaby。 。现代互补金属氧化物半[10] 2006 导体技术中的总电离剂量效应。*IEEE* 核科学汇刊 53, 6 2006 3103 3121 10 1109 2006 885952 ( ), – 。https://doi.org/ 。/TNS。 。Sonia Ben Dhia、[11] 2010 Alexandre Boyer、Li Binhong 和 A. Ndoye。 。加速寿命试验后纳米级集成电路电磁兼容性漂移的表征。《电子快报》46（03 2010），278–280。

[12] Emmanuel Bender、Joseph B. Bernstein 和 Alain Bensoussan。2020。基于MTOL的鳍式场效应晶体管现场可编程门阵列可靠性预测。《微电子可靠性》 114 2020 113809 10 1016 2020 113809 ( ), 。https://doi.org/ 。/j.microrel.[13] 。James R. Black。1969。电迁移 —— 简要综述及近期的一些成果。《*IEEE* 电子器件汇刊》 16, 4（1969年），338–347。[14] Stefano Bonaldo、Teng Ma、Serena Mattiazzo、Andrea Baschirotto、Christian Enz、Daniel M. Fleetwood、Alessandro Paccagnella 和 Simone Gerardin。2022。用于高能物理实验的16纳米FinFET中的直流响应、低频噪声和总电离剂量诱发机制。《核仪器与方法物理研究*A*辑：加速器、谱仪、探测器及相关设备》1033（2022年），166727。https://doi.org/10.1016/j.nima. 2022.166727[15] Alexandre Boyer、Sonia Ben Dhia、Binhong Li、Néstor Berbel 和 Raul Fernandez-Garcia。2014。电应力对集成电路电磁辐射影响的实验研究。《*IEEE*电磁兼容汇刊》56, 1（2014年），44–50。[16] Alexandre Boyer、M.A. Gonzalez Sentis、C. Ghfiri 和 A. Durier。2017。热老化对同步降压转换器传导发射的影响研究。载于*2017*年第*11*届集成电路电磁兼容国际研讨会（*EMCCompo*）。IEEE，美国新泽西州皮斯卡塔韦，79–84。https://doi.org/10.1109/EMCCompo. 2017.7998086[17] Alexandre Boyer、H. Huang 和 Sonia Ben Dhia。2014。热老化对降压直流-直流转换器辐射的影响。载于*2014*年东京国际电磁兼容研讨会。IEICE，日本东京，77–80。https://doi.org/10.34385/proc.18.13A2-A4[18] Julien Branlard、Gohar Ayvazyan、Valeri Ayvazyan、Mariusz Grecki、Matthias Hoffmann、Tomasz Jeżyński、Frank Ludwig、Uros Mavrič、Sven Pfeiffer、Holger Schlarb、Christian Schmidt、Henning Weddig、Bin Yang、Paweł Barmuta、Samer Bou Habib、Łukasz Butkowski、Krzysztof Czuba、Maciej Grzegrzółka、Ewa Janas、Jan Piekarski、Igor Rutkowski、Dominik Sikora、Łukasz Zembala、Mateusz Żukociński、Wojciech Cichalewski、Wojciech Jałmużna、Dariusz Makowski、Aleksander Mielczarek、Andrzej Napieralski、Piotr Perek、Adam Piotrowski、Tomasz Poźniak、Konrad Przygoda、Grzegorz Bołtruczyk、Stefan Korolczuk、Maciej Kudła、Jarosław Szewiński、Krzysztof Oliwa 和 Wojciech Wierba。2013。欧洲 XFEL的MTCA.4低电平射频系统。载于第*20*届集成电路与系统混合设计国际会议论文集——*MIXDES 2013*。IEEE，美国新泽西州皮斯卡塔韦，109–112。[19] Marty Brown。2008。线性稳压器简介。载于《电源与供电装置》。Newnes，伯灵顿，1 12 10 1016 978 0 7506 8626 6 00001 6 – 。https://doi.org/ 。/B - - - - 。- Martin C Brown。 。实用开关电源设计。Elsevier，纽约。2012。[20] [21] Florent Bruguier、Pascal Benoit、Philippe Maurine 和 Lionel Torres。2011。一种基于电磁分析的FPGA工艺表征方法。载于*2011*年第*21*届国际现场可编程逻辑与应用会议。IEEE，美国新泽西州皮斯卡塔韦，20 23 10 1109 2011 15 – 。https://doi.org/ 。/FPL。 。Thyago P. Carvalho、Fabrízzio A. A. M. N. Soares、Roberto Vita、Roberto da P. Francisco、João P. Basto 和 Symone G. S. Alcalá。2019。应用于预测性维护的机器学习方法系统性文献综述。《计算机与工业工程》 137 2019 106024 10 1016 2019 106024 ( ), 。https://doi.org/ 。/j.cie. 。[22] [23] Yaow-Ming Chen、Ming-Wei Chou 和 Hsu-Chin Wu。2005。开关模式电源转换器LC滤波器的电解电容器故障预测。载于第四十届*IAS*年会。*2005*年工业应用会议记录，*2005* 2 1464 1469 2 10 1109 2005 1518552 。，第 . 卷。IEEE，美国新泽西州皮斯卡塔韦，– 第 . 卷。https://doi.org/ 。/IAS。 。Vidya A. Chhabria 和 Sachin S. Sapatnekar。2019。自热对FinFET和环绕栅极场效应晶体管设计的性能与可靠性的影响。载于第*20*届电子设计质量国际研讨会（*ISQED*）。IEEE，美国新泽西州皮斯卡塔韦，235 240 10 1109 2019 8697786 – 。https://doi.org/ 。/ISQED。 。Kihyun Choi、Hyun C. Sagong、Minjung Jin、Jiang Hai、Miji Lee、Taeyoung Jeong、Myung Soo Yeo、Hyewon Shim、Da Ahn、Wooyeon Kim、Yongjeung Kim、JuneKyun Park、Hwasung Rhee 和 Euncheol Lee。2020。演进型鳍式场效应晶体管CMOS技术及后续技术的可靠性。载于*2020*年*IEEE*国际电子器件会议（*IEDM*）。IEEE，美国新泽西州皮斯卡塔韦，9 3 1 9 3 4 10 1109 13553 2020 9371930 。 。– 。 。 。https://doi.org/ 。/IEDM 。 。[24] [25] [26] Sreeja Chowdhury、Fatemeh Ganji、Troy Bryant、Nima Maghari 和 Domenic Forte。2019。利用低压差稳压器退化实现零成本回收模拟与混合信号芯片检测。载于*2019*年*IEEE*国际测试会议（*ITC*）。IEEE，美国新泽西州皮斯卡塔韦，1 10 10 1109 44170 2019 9000118 – 。https://doi.org/ 。/ITC 。 。Sreeja Chowdhury、Fatemeh Ganji 和 Domenic Forte。2020。利用低压差稳压器退化检测回收片上系统。《*SN*计算机科学》 1, 6 26 2020 312 10 1007 42979 020 00329 2 (九月), 。https://doi.org/ 。/s - - - Sreeja Chowdhury、Haoting Shen、Beomsoo Park、Nima Maghari 和 Domenic Forte。2019。用于通用回收集成电路检测的低压差稳压器老化分析。载于*2019*年*IEEE*计算机学会超大规模集成电路年度研讨会（*ISVLSI*）。IEEE，美国新泽西州皮斯卡塔韦，604 609 10 1109 2019 00113 – 。https://doi.org/ 。/ISVLSI。 。[27] [28] [29] Fong-Min Ciou、Jia-Hong Lin、Po-Hsun Chen、Ting-Chang Chang、Kai-Chun Chang、Jui-Tse Hsu、Yu-Shan Lin、Fu-Yuan Jin、Wei-Chun Hung、Chien-Hung Yeh、Ting-Tzu Kuo、Osbert Cheng、Cheng-Tung Huang 和 Yi-Han Ye。2021。14纳米技术中N型与P型鳍式场效应晶体管热载流子退化的比较

节点 . *IEEE*电子器件快报 42, 10 (2021年), 1420–1423 . https://doi .org/10 .1109/LED .2021.
3106540[30] J. F. Dawson、I. D. Flintoft、A. P. Duffy、A. C. Marvin 和 M. P. Robinson。2014年。高温老化对 PIC 微控制器电磁辐射的影响。载于*2014*年国际电磁兼容研讨会。IEEE，美国新泽西州皮斯卡特维，
1139 1143 10 1109 2014 6931074 – 。https://doi.org/ 。/
[31] EMCEurope. 。Zachary J. Diggins、Nagabhushan Mahadevan、Daniel Herbison、Gabor Karsai、Brian D. Sierawski、Eric Barth、E. Bryn Pitt、Robert A. Reed、Ronald D. Schrimpf、Robert. A. Weller、Michael L. Alles 和 Arthur Witulski。2014年。总电离剂量引起的 CMOS 微控制器时序窗口违例。*IEEE*核科学汇刊
61, 6 2014 2979 2984 10 1109 2014 2368125 ( ), – 。https://doi.org/ 。/TNS. 。Maxim Ershov、
[32] Supriya Saxena、Hossein Karbasi、S. Winters 和 S. Minehane。2003年。P型金属氧化物半导体场效应晶体管中负偏压温度不稳定性的动态恢复。*Applied Physics Letters* 83, 8（2003），1647–1649。[33] Rasoul Faraji 和 Hamid Reza Naji。2014年。克服老化导致的性能退化的自适应技术：应用于 6T SRAM单元。*IEEE*器件与材料可靠性汇刊14, 4（2014），1031–1040。[34] Tomas Fried、Antonio Di Buono、David Cheneler、Neil Cockbain、Jonathan M. Dodds、Peter R. Green、Lennox. Barry、C. James Taylor 和 Stephen D. Monk。2021年。低成本商用现成微控制器板的辐射测试。《核工程与技术》 53, 10 2021 3335 3343 10 1016 2021 05 005 ( ), –
。https://doi.org/ 。/j.net. .。Michael L. Gasperi。 。铝电解电容器寿命预测模型。载于 *IAS ' . 1996* 年 *IEEE* 工业应用会议第三十一届*IAS*年会会议记录，第3卷。IEEE，美国新泽西州皮斯卡特维，1347–1351 vol.3。[36] Michael L. Gasperi。1997年。母线电容器预期寿命预测方法。载于*IAS '97. 1997*年*IEEE*工业应用会议第三十二届*IAS*年会会议记录，第2卷。IEEE，美国新泽西州皮斯卡特维，1042–1047 vol.2。[37] Zana Ghaderi、Mohammad Ebrahimi、Zainalabedin Navabi、Eli Bozorgzadeh 和 Nader Bagherzadeh。2017年。SENSIBle：用于现场可编程门阵列中基于路径的老化监测的高可扩展性传感器设计。*IEEE*计算机汇刊66, 5（2017），919–926。https://doi.org/
10 1109 2016 2622688 。/TC. 。A. Ghosh、S. Devadas、K. Keutzer 和 J. White。1992年。组合电路和
[38] 时序电路平均开关活动的估算。载于 *[1992]* 第*29*届 *ACM/IEEE*设计自动化会议论文集。IEEE，美国新泽西州皮斯卡特维，253–259。[39] Hadi Givi、Ebrahim Farjah 和 Teymoor Ghanbari。2019年。用于非隔离直流-直流转换器组件在线故障诊断和老化检测的综合监测系统。*IEEE*电力电子学汇刊
34, 7 2019 6858 6875 10 1109 2018 2875830 ( ), – 。https://doi.org/ 。/TPEL. 。
[40] Douglas Goodman、James Hofmeister 和 Justin Judkins。。开关模式电源的电子预测维护。《微电子可靠性》47, 12（2007），1902–1906。[41] Mariia Gorchichko、En Xia Zhang、Pan Wang、Stefano Bonaldo、Ronald D. Schrimpf、Robert A. Reed、Dimitri Linten、Jerome Mitard 和 Daniel M. Fleetwood。2021年。高度微缩全栅极环绕硅纳米线 CMOS 晶体管的总电离剂量响应。*IEEE*核科学汇刊68, 5（2021），687–696。https://doi.org/10.1109/TNS.2021.3066612[42] Tibor Grasser、Ben Kaczer、Wolfgang Goes、Hans Reisinger、Thomas Aichinger、Philipp Hehenberger、Paul-Jürgen Wagner、Franz Schanovsky、Jacopo Franco、María Toledano Luque 和 Michael Nelhiebel。2011年。偏置温度不稳定性认知范式的转变：从反应-扩散到开关型氧化物陷阱。《*IEEE*电子器件汇刊》58, 11（2011），3652–3666。[43] Ujjwal Guin、Daniel DiMase 和 Mohammad Tehranipoor。2014年。假冒集成电路：检测、避免及未来面临的挑战。电子测试杂志30, 1（2014年2月1日），9–23。https://doi.org/10.1007/ s10836-013-5430-8[44] Ujjwal Guin、Wendong Wang、Charles Harper 和 Adit D. Singh。2019年。利用存储单元中的老化偏差检测翻新片上系统。载于*2019*年*IEEE*国际硬件安全与信任研讨会（*HOST*）。IEEE，美国新泽西州皮斯卡特维，
72 80 10 1109 2019 8741032 – 。https://doi.org/ 。/HST. 。Xinfei
[45] Guo 和 Mircea R. Stan。 。自修复的未来方向。施普林格国际出版，查姆，2020
193 197 10 1007 978 3 030 20051 0_7 – 。https://doi.org/ 。/ - - - - Xinfei Guo、Vaibhav Verma、
[46] Patricia Gonzalez-Guerrero 和 Mircea R. Stan。2018年。当“事物”逐渐老化：探索物联网应用中的电路老化。载于*2018*年第*19*届国际电子设计质量研讨会（*ISQED*）。IEEE，美国新泽西州皮斯卡特维，
296 301 10 1109 2018 8357304 – 。https://doi.org/ 。/ISQED. 。Zimu Guo、
[47] Md. Tauhidur Rahman、Mark M. Tehranipoor 和 Domenic Forte。2016年。利用嵌入式静态随机存取存储器检测翻新片上系统芯片的零成本方法。载于*2016*年*IEEE*国际硬件安全与信任研讨会（*HOST*）。IEEE，美国新泽西州皮斯卡特维，
191 196 10 1109 2016 7495581 – 。https://doi.org/ 。/HST. 。
[48] Zimu Guo、Xiaolin Xu、Md. Tauhidur Rahman、Mark M. Tehranipoor 和 Domenic Forte。2018年。SCARe：一种防止集成电路回收的 SRAM 反制措施。*IEEE*超大规模集成电路系统汇刊26, 4

(2018 744 755 10 1109 2017 2777262), – 。https://doi.org/ 。/TVLSI. 。Daniel E. [49] 2009 Holcomb、Wayne P. Burleson 和 Kevin Fu。 。上电 SRAM 状态作为识别指纹和真随机数源。IEEE计算机汇刊58, 9（2009），1198–1210。[50] Chenming Hu、Simon C. Tam、Fu-Chieh Hsu、Ping-Keung Ko、Tung-Yi Chan 和 K.W. Terrill。1985年。热电子诱导的 MOSFET 退化——模型、监测与改进。IEEE固态电路期刊20, 1（1985），295–305。[51] Yoonjong Huh、Yungkwon Sung 和 S.M. Kang。1998年。热载流子诱导的失配漂移研究：超大规模集成电路的可靠性问题。IEEE固态电路期刊33, 6（1998），921–927。[52] IEEE。2017年。电子系统预测与健康管理标准框架。IEEE标准 *1856 2017* 1 2017 1 31 10 1109 2017 8227036 - （ ），– 。https://doi.org/ 。/IEEESTD. 。Kjell [53] 1977 O. Jeppson 和 Christer M. Svensson。 。高电场下 MOS 器件的负偏压应力及 MNOS 器件的退化。Journal of Applied Physics 48, 5（1977），2004–2014。[54] Weixiong Jiang、Rui Li、Heng Yu 和 Yajun Ha。2020年。支持所有时序路径的高精度现场可编程门阵列在线延迟监测器。载于2020年IEEE国际电路与系统研讨会（ISCAS）。IEEE，美国新泽西州皮斯卡特维，1–5。https://doi.org/ 10 1109 45731 2020 9181070 。/ISCAS . 。Minjung Jin、Changze Liu、 [55] Jinju Kim、Jungin Kim、Seungjin Choo、Yoohwan Kim、Hyewon Shim、Lijie Zhang、Kab-jin Nam、Jongwoo Park、Sangwoo Pae 和 Haebum Lee。2016年。考虑自热效应的 FinFET 技术热载流子可靠性表征。载于2016年IEEE国际可靠性物理研讨会（IRPS）。IEEE，美国新泽西州皮斯卡特维， 2 2 1 2 2 5 10 1109 2016 7574505 A– – – A– – 。https://doi.org/ 。/IRPS. 。Leonardo [56] Rezende Juracy、Matheus Trevisan Moreira、Alexandre de Morais Amory 和 Fernando Gehm Moraes。2020年。老化监测器和重构技术综述。arXiv:2007.07829 [cs.AR] https://arxiv.org/abs/ 2007.07829[57] Anmol Kaushik、Shivaprasad Chumbalakar、Surya Musunuri 和 Anju Pillai。2022年。汽车微控制器上的动态频率控制评估。施普林格国际出版，查姆，313–327。https://doi.org/10.1007/ 978-981-16-8862-1 21_[58] Usman Khalid、Antonio Mastrandrea 和 Mauro Olivieri。2015年。NBTI/PBTI 老化和工艺变化对 MOSFET 与 FinFET 触发器写入失效的影响。《微电子可靠性》55, 12, B辑（2015），2614–2626。https://doi.org/ 10 1016 2015 07 050 。/ [59] j.microrel. 。Seyab Khan、Said Hamdioui、Halil Kukner、Praveen Raghavan 和 Francky Catthoor。2012年。偏置温度不稳定性对纳米级 CMOS 技术中逻辑门的影响。载于2012年IEEE第15届电子电路与系统设计及诊断国际研讨会（DDECS）。IEEE，美国新泽西州皮斯卡特维，348–353。[60] Navid Khoshavi、Rizwan A. Ashraf、Ronald F. DeMara、Saman Kiamehr、Fabian Oboril 和 Mehdi B. Tahoori。2017年。当代 CMOS 老化缓解技术：综述、分类体系与方法。Integration 59（2017），10–22。https://doi.org/ 10 1016 2017 03 013 。/j.vlsi. 。Navid Khoshavi、 [61] Rizwan A. Ashraf、Ronald F. DeMara、Saman Kiamehr、Fabian Oboril 和 Mehdi B. Tahoori。2017年。当代 CMOS 老化缓解技术：综述、分类体系与方法。Integration 59（2017），10–22。https://doi.org/10.1016/j.vlsi.2017.03.013[62] Hyunjin Kim、Minjung Jin、Hyunchul Sagong、Jinju Kim、Ukjin Jung、Minhyuck Choi、Junekyun Park、Sangchul Shin 和 Sangwoo Pae。2018年。FinFET 技术中栅介质 TDDB 的系统研究。载于2018年IEEE国际可靠性物理研讨会（IRPS）。IEEE，美国新泽西州皮斯卡特维，4A.4–1–4A.4–4。https://doi.org/10.1109/IRPS.2018. 8353577[63] Jongsu Kim、Kyushik Hong、Hyewon Shim、HwaSung Rhee 和 Hyungcheol Shin。2020年。10 纳米节点 nMOS/pMOS FinFET 器件热载流子退化（HCD）的比较分析。IEEE电子器件汇刊 67, 12 2020 5396 5402 10 1109 2020 3031246 ( ), – 。https://doi.org/ 。/TED. 。R. Kingsbury、 [64] F. Schmidt、W. Blackwell、I. Osarentin、R. Legge、K. Cahoy 和 D. Sklair。2013年。热门 CubeSat 组件的总剂量电离辐射耐受性。载于2013年IEEE辐射效应数据研讨会（REDW）。IEEE，美国新泽西州皮斯卡特维，1–4。https://doi.org/ 10 1109 2013 6658220 。/REDW. 。Michael A. Kochte 和 Hans-Joachim Wunderlich。2018年。 [65] 自感知系统的自测试与诊断。IEEE Design & Test 35, 5（2018），7–18。[66] Ulf Kulau、Felix Büsching 和 Lars Wolf。2016年。理想电压：无线传感器节点的可靠降压。ACM Transactions on Sensor Networks (TOSN) 12, 2（2016），1–38。[67] Chetan S. Kulkarni、José R. Celaya、Gautam Biswas 和 Kai Goebel。2012年。用于电容器健康监测和预测的加速老化实验。载于2012年IEEE AUTOTESTCON会议论文集。IEEE，美国新泽西州皮斯卡特维，356–361。https://doi.org/ 10 1109 2012 6334580 。/AUTEST. 。A. Lahyani、P. Venet、G. Grellet 和 P.-J. Viverge。1998年。 [68] 开关模式电源运行期间电解电容器的故障预测。IEEE电力电子学汇刊13, 6（1998），1199–1207。https://doi.org/10. 1109/63.728347

[69] Leandro Lanzieri、Lukasz Butkowski、Jiri Kral、Goerschwin Fey、Holger Schlarb 和 Thomas C. Schmidt。2024年。在欧洲XFEL研究现场可编程门阵列上的传播延迟退化。载于第27届欧洲微电子数字系统设计会议（DSD）（法国巴黎）会议录。IEEE，美国新泽西州皮斯卡特维。[70] Leandro Lanzieri、Peter Kietzmann、Goerschwin Fey、Holger Schlarb 和 Thomas C. Schmidt。2023年。使用机器学习在大规模测试平台上进行嵌入式静态随机存取存储器老化分析。载于第26届欧洲微电子数字系统设计会议（DSD）（阿尔巴尼亚都拉斯）会议录。IEEE，美国新泽西州皮斯卡特维，

335 342 10 1109 60849 2023 00054 – 。https://doi.org/ 。 /

[71] DSD 。 。Kyong T. Lee、Wonchang Kang、Eun-Ae Chung、Gunrae Kim、Hyewon Shim、Hyunwoo Lee、Hyejin Kim、Minhyeok Choe、Nae-In Lee、Anuj Patel、Junekyun Park 和 Jongwoo Park。2013年。高介电常数金属栅鳍式场效应晶体管偏置温度不稳定性的技术缩放。载于2013年 IEEE国际可靠性物理研讨会（IRPS）。IEEE，美国新泽西州皮斯卡特维，

2 1 1 2 1 4 10 1109 2013 6531956 D. 。 – D. 。 。https://doi.org/ 。 /IRPS。 。Carlos Leong、Jorge Semião、

[72] Isabel M. C. Teixeira、Marcelino B. Santos、João P. C. Teixeira、María Valdes、Judit Freijedo、Juan J. Rodríguez-Andina 和 Fabian Vargas。2013年。基于现场可编程门阵列的设计中使用本地传感器进行老化监测。载于2013年第23届现场可编程逻辑与应用国际会议。IEEE，美国新泽西州皮斯卡特维，1–4。https://doi.org/ 10 1109 2013 6645596 。 /FPL。 。Alexander Lex、

[73] Nils Gehlenborg、Hendrik Strobelt、Romain Vuillemot 和 Hanspeter Pfister。2014年。UpSet：相交集合可视化。《IEEE可视化与计算机图形学汇刊》（信息可视化）20，12（2014），1983–1992。https://doi.org/ 10 1109 2014 2346248 。 /TVCG。

[74] 。Chuangwei Li 、 Jianfei Wu 、 Yan Huang 和 Wei Zhu。2016 年。加速老化期间微控制器敏感度变化的表征。载于 2016 年亚太国际电磁兼容研讨会（APEMC），第 01 751 754 10 1109 2016 7522856 卷。IEEE，美国

[75] 新泽西州皮斯卡特维，– 。https://doi.org/ 。 /APEMC。 。Jie Li 和 John Lach。 。用于工作速度下延迟变化表征的负偏斜影子寄存器。载于2007年第25届国际计算机设计会议。IEEE，美国新泽西州皮斯卡特维，– 。https://doi.org/ 。 /ICCD。2007.4601924[76] Zeyu Li、Zhao Huang、Quan Wang、Junjie Wang 和 Nan Luo。2022年。采用28纳米工艺的 XILINX 7系列现场可编程门阵列老化机制分析与预测的实现。《传感器》22，12（2022），4439。https://doi.org/10.3390/ s22124439[77] Teng Ma、Stefano Bonaldo、Serena Mattiazzo、Andrea Baschirotto、Christian Enz、Alessandro Paccagnella 和 Simone Gerardin。2022年。鳍数与指数量对经超高剂量辐照的16纳米体硅鳍式场效应晶体管总电离剂量退化的影响。《IEEE核科学汇刊》

69, 3 2022 307 313 10 1109 2021 3125769 （ ） , – 。https://doi.org/ 。 /

[78] TNS。 。Souvik Mahapatra 和 Narendra Parihar。 。负偏压温度不稳定性机制与模型综述。《微电子可靠性》

81 2018 127 135 10 1016 2017 12 027 （ ） , – 。https://doi.org/ 。 /j.microrel。 。Konstantinos Maragos、

[79] Endri Taka、George Lentaris、Ioannis Stratakos 和 Dimitrios Soudris。2019年。16纳米鳍式场效应晶体管现场可编程门阵列器件性能变化分析。载于2019年第29届国际现场可编程逻辑与应用会议（FPL）。IEEE，美国新泽西州皮斯卡特维，

38 44 10 1109 2019 00016 – 。https://doi.org/ 。 /FPL。 。

[80] Gianluca Martino、Arne Gruenhagen、Julien Branlard、Annika Eichler、Goerschwin Fey 和 Holger Schlarb。2021年。高完整性数字系统中半监督异常检测算法的比较评估。载于2021年第24届欧洲微电子数字系统设计会议（DSD）。IEEE，美国新泽西州皮斯卡特维，123–130。[81] Peter Marwedel。2021年。嵌入式系统设计：信息物理系统与物联网的嵌入式系统基础。施普林格·自然，瑞士查姆。[82] Gordon E. Moore。1998年。将更多组件塞入集成电路。《IEEE会议录》86，1（1998），82–85。[83] Alireza Mostafavi 和 Ali Sa dighi。2021年。一种用于旋转机械实时状态监测的新型在线机器学习方法。载于第9届 RSI国际机器人与机电一体化会议（ICRoM）。IEEE，美国新泽西州皮斯卡特维，267 273 10 1109 54204 2021 9663495 – 。https://doi.org/ 。 /

[84] ICRoM 。 。Matthew Nancekievill、Simon Watson、Peter R. Green 和 Barry Lennox。 。部署于地下核设施退役嵌入式系统中的商用现成组件的辐射耐受性。载于2016年 IEEE辐射效应数据研讨会（REDW）。IEEE，美国新泽西州皮斯卡特维，

1 5 10 1109 2016 7891730 – 。https://doi.org/ 。 /

[85] NSREC。 。Mohammad Naouss 和 François Marc。 。用于评估现场可编程门阵列可靠性的低成本测试台的设计与实现。《微电子可靠性》

55, 9 2015 1341 1345 10 1016 2015 06 087 （ ） , – 。

[86] https://doi.org/ 。 /j.microrel。 。Mohammad Naouss 和 François Marc。 。HCI导致的现场可编程门阵列查找表延迟退化：实验与仿真结果。《微电子可靠性》

64 2016 31 35 10 1016 2016 07 048 （ ） , – 。

[87] https://doi.org/ 。 /j.microrel。 。Mohammad Naouss 和 François Marc。 。现场可编程门阵列查找表中由负偏压温度不稳定性导致的延迟退化建模。载于2016年第26届国际现场可编程逻辑与应用会议（FPL）。IEEE，美国新泽西州皮斯卡特维，

1 4 10 1109 2016 7577328 – 。https://doi.org/ 。 /FPL。 。Tanya Nigam、K. Y. Yiang 和 Amit Marathe。2017年。

[88] 摩尔定律：技术缩放与可靠性挑战。载于《从微电子到纳电子》。CRC出版社，美国佛罗里达州博卡拉顿。[89] T. H. Ning、P. W. Cook、R. H. Dennard、C. M. Osburn、S. E. Schuster 和 H. N. Yu。1979年。1微米 MOSFET超大规模集成电路技术。IV——热电子设计约束。《IEEE固态电路期刊》14（1979年4月），268–275。

[90] Shigeo Ogawa 和 Noboru Shiono。1995年。Si-SiO_2 界面低场电荷积累不稳定性的广义扩散-反应模型。《物理评论B》51（1995年2月），4218–4230。第7期。[91] Timothy R. Oldham。1984年。多种辐射环境下 MOS器件损伤分析。《IEEE核科学汇刊》 31, 6 1984 1236 1241 10 1109 1984 4333489 （），–。https://doi.org/ 。/TNS。 。[92] Narendra Parihar、R Anandkrishnan、Ankush Chaudhary 和 Souvik Mahapatra。2019年。GF高介电常数金属栅平面型p-MOSFET与 RMG高介电常数金属栅p-FinFET的 NBTI变异性与 TDDS比较分析。《IEEE电子器件汇刊》 66, 8 2019 3273 3278 10 1109 2019 2920666 （），–。https://doi.org/ 。/TED。 。[93] Petr Pfeifer 、 Ben Kaczer 和 Zdenek Pliva。2014。使用可编程阵列的片上可靠性实验室。载于 2014 年 IEEE 国际可靠性物理研讨会。IEEE，美国新泽西州皮斯卡特维，CA.6.1–CA.6.8。https://doi.org/10.1109/IRPS。2014.6861123[94] Petr Pfeifer 和 Zdenek Pliva。2012年。现代现场可编程门阵列中使用 BRAM的无异或运行时延迟故障老化检测单元。载于2012年第13届两年一度波罗的海电子会议。IEEE，美国新泽西州皮斯卡特维，81–84。https://doi.org/10.1109/BEC.2012.6376820[95] Petr Pfeifer 和 Zdenek Pliva。2012年。金属化与现场可编程门阵列设计对切片参数变化及延迟故障生成影响的测量。载于第22届现场可编程逻辑与应用国际会议（FPL）。IEEE，美国新泽西州皮斯卡特维， 743 746 10 1109 2012 6339167 – 。https://doi.org/ 。 /FPL。 。[96] Petr Pfeifer 和 Zdenek Pliva。2013。加速极端条件下可编程微电子纳米结构参数的测量（赛灵思 28 纳米 XC7Z020 Zynq FPGA）。载于2013年第23届现场可编程逻辑与应用国际会议。IEEE，美国新泽西州皮斯卡特维， 1 4 10 1109 2013 6645584 – 。https://doi.org/ 。 /FPL。 。[97] Karl H Pflueger。 。电源可靠性：实用改进指南。《EDN》 1997 （），–。 42, 5 1997 151 154。[98] S. Rahimipour、W.N. Flayyih、I. El-Azhary、S. Shafie 和 F.Z. Rokhani。2012年。片上监测器综述。载于2012年 IEEE国际电路与系统会议（ICCAS）。IEEE，美国新泽西州皮斯卡特维，243–248。https: //doi.org/ 10 1109 2012 6408286 。 /ICCircuitsAndSystems。 。S. Rangan、Neal R. Mielke 和 E.C.C. Yeh。 。[99] 2003。负偏压温度不稳定性[PMOSFET]的普适恢复行为。载于2003年 IEEE国际电子器件会议。IEEE，美国新泽西州皮斯卡特维，14.3.1–14.3.4。[100] R. Ranjan、Y. Liu、T. Nigam、A. Kerber 和 B. Parameshwaran。2017年。交流电压应力对 FinFET和平面技术中核心NMOSFET的 TDDB影响。载于2017年 IEEE国际可靠性物理研讨会（IRPS）。IEEE，美国新泽西州皮斯卡特维，DG– 10 1 10 5 10 1109 2017 7936367 。–DG– 。https://doi.org/ 。 /IRPS。[101] 。Neetu Rathi、Anil Kumar、Neeraj Gupta 和 Sanjay Kumar Singh。 。2023。低功耗静态随机存取存储器（SRAM）设计综述。载于2023年 IEEE集成电路器件会议（DevIC）。IEEE，美国新泽西州皮斯卡特维， 455 459 10 1109 57758 2023 10134887 – 。https://doi.org/ 。 /DevIC 。 。Michel Rottleuthner、Thomas C. Schmidt 和 Matthias Wählisch。2022年。面向受限物联网的动态时钟重配置及其在节能网络中的应用。载于国际嵌入式无线系统与网络会议（EWSN'22）（奥地利林茨）。ACM，美国纽约。[103] Mattia Ruffoni 和 Alessandro Bogliolo。2002年。商用现场可编程门阵列芯片路径延迟的直接测量。载于第6届 IEEE互连线信号传播研讨会会议录。IEEE，美国新泽西州皮斯卡特维，157–159。https: //doi.org/ 10 1109 2002 258304 。 /SPI。 。[104] Nobuyuki Sano、Kazuya Matsuzawa、Mikio Mukai 和 Noriaki Nakayama。2002年。漂移-扩散模拟中的离散随机掺杂建模：原子级掺杂剂的物理意义。《微电子可靠性》42，2（2002），189–199。https://doi.org/10.1016/S0026-2714(01)00138-X [105] Garrett J. Schlenvogt、Hugh J. Barnaby、Jeff Wilkinson、Scott Morrison 和 Larry Tyler。2013年。高压环形振荡器中总电离剂量效应的仿真。《IEEE核科学汇刊》60，6（2013），4547–4554。https: //doi.org/ 10 1109 2013 2284636 。 /TNS。 。Dieter K. Schroder。 。[106] 2007。负偏压温度不稳定性：我们了解什么？《微电子可靠性》47，6（2007），841–852。[107] Pete Sedcole 和 Peter Y. K. K. Cheung。2006年。90纳米FPGA及后续技术中的芯片内延迟变化。载于2006年 IEEE国际现场可编程技术会议。IEEE，美国新泽西州皮斯卡特维，97–104。https://doi.org/10。1109/FPT.2006.270300[108] Marty R. Shaneyfelt、James R. Schwank、Daniel M. Fleetwood、Peter S. Winokur、K.L. Hughes 和 Fred W. Sexton。1990年。多晶硅栅与金属栅 MOS器件中界面陷阱积累的场依赖性。《IEEE核科学汇刊》 37, 6 1990 1632 1640 10 1109 23 101171 （），–。https://doi.org/ 。/ 。Charu Sharma 、[109] Puspalata Rajesh 、 R.P. Behera 和 S. Amirthapandian。2022 年。伽马辐射对 8051 微控制器性能的影响。《核工程与技术》54，12（2022），4422–4430。https://doi.org/10.1016/j. net.2022.08.021[110] David J Smith。2005年。2——理解术语和行话。载于《可靠性、可维护性与风险》（第七版）（第七版），David J Smith（编）。Butterworth-Heinemann，牛津，11–23。

[111] Justin Sobas 和 François Marc。2024。16 nm FinFET现场可编程门阵列老化退化测量与建模。《微型机械》 15, 1 2024 19 10 3390 15010019 ( ), 。https://doi.org/ 。/mi James H. Stathis、[112] Miaomiao Wang 和 Kai Zhao。 。先进高介电常数/金属栅 n-FET 器件的可靠性。《微电子可靠性》50，9 (2010)，1199–1202。[113] James H. Stathis 和 Sufi Zafar。2006。MOS器件中的负偏压温度不稳定性：综述。《微电子可靠性》46，2 (2006)，270–286。[114] Edward Stott、Justin S. J. Wong 和 Peter Y. K. Cheung。2010。现场可编程门阵列中的退化分析与缓解。载于《2010年国际现场可编程逻辑与应用会议》。IEEE，美国新泽西州皮斯卡塔韦，428–433。https://doi.org/ 10 1109 2010 88 。/FPL。。Edward A. Stott、Justin S. J. Wong、Pete Sedcole 和 Peter Y. K. [115] Cheung。2010。现场可编程门阵列中的退化：测量与建模。载于《第18届ACM/SIGDA国际现场可编程门阵列研讨会论文集》（美国加利福尼亚州蒙特雷）（FPGA ' *10* 229 238 10 1145 1723112 1723152 ）。ACM，[116] 美国纽约州纽约，– 。https://doi.org/ 。/ 。Alvin W. Strong、Ernest Y. Wu、Rolf-Peter Vollertsen、Jordi Suñe、Giuseppe La Rosa、Stewart E. Rauch 和 Timothy D. Sullivan。2009。热载流子。载于《先进CMOS技术中的可靠性失效机制》。John Wiley & Sons, Ltd，美国新泽西州霍博肯，第5章，441–516。[117] Eiji Takeda 和 Norio Suzuki。1983。热载流子注入导致器件退化的经验模型。《IEEE电子器件快报》4，4 (1983)，111–113。[118] Carl V. Thompson 和 James R. Lloyd。1993。电迁移与集成电路互连线。《MRS通报》18，12（1993年12月1日），19–25。[119] María D. Valdes、Judit Freijedo、María J. Moure Rodríguez、Juan J. Rodríguez-Andina、Jorge Semião、Isabel M. C. Teixeira、João P. C. Teixeira 和 Fabian Vargas。2013。纳米级现场可编程门阵列中可配置在线老化传感器的设计与验证。《IEEE纳米技术汇刊》 12, 4 2013 508 517 10 1109 2013 2253795 ( ), – 。[120] https://doi.org/ 。/TNANO。。María D. Valdes、Judit Freijedo、María J. Moure Rodríguez、Juan J. Rodríguez-Andina、Jorge Semião、Fabian Vargas、Isabel M. C. Teixeira 和 João P. C. Teixeira。2011。用于在线检查受老化效应影响的基于现场可编程门阵列系统信号完整性的可编程传感器。载于《2011年第12届拉丁美洲测试研讨会（LATW）》。IEEE，美国新泽西州皮斯卡塔韦， 1 7 10 1109 2011 5985926 – 。https://doi.org/ 。/LATW。。Anabela Veloso、[121] Trong Huynh-Bao、Philippe Matagne、Doyoung Jang、Naoto Horiguchi、Julien Ryckaert 和 Dan Mocuta。2019。用于超微缩、高密度逻辑与存储器应用的纳米线与纳米片场效应晶体管。载于《2019年联合国际 EUROSOI 研讨会暨硅终极集成国际会议（EUROSOI-ULIS）》。IEEE，美国新泽西州皮斯卡塔韦， 1 4 10 1109 45800 2019 9041857 – 。https://doi.org/ 。/ [122] EUROSOI-ULIS 。。Kevin Weiss、Michel Rottleuthner、Thomas C. Schmidt 和 Matthias Wählisch。 。硬件在环上的 PHiLIP：使用外部参考设备进行自动化多平台操作系统测试。《ACM嵌入式计算系统汇刊》（TECS） 20, 5 2021 91 1 91 26 10 1145 3477040 s（九月），：–：。https://doi.org/ 。/ Justin S. J. Wong、Pete Sedcole 和 Peter Y. K. Cheung。 。现场可编程门阵列中组合电路延迟的自表征。载于《2007年国际现场可编程技术会议》。IEEE，美国新泽西州皮斯卡塔韦，17–23。https://doi.org/ 10 1109 2007 4439227 。/ [123] FPT。。Justin S. J. Wong、Pete Sedcole 和 Peter Y. K. Cheung。2008。现场可编程门阵列上任意电路的基于转移概率的延迟测量方法。载于《2008年国际现场可编程技术会议》。IEEE，美国新泽西州皮斯卡塔韦， 105 112 10 1109 2008 4762372 – 。https://doi.org/ 。/FPT。。Justin S. J. Wong、Pete Sedcole 和 Peter Y. K. Cheung。 。现场可编程门阵列中组合电路延迟的自测量。《ACM可重构技术与系统汇刊》2，2，文章10（2009年6月），22页。https://doi.org/10.1145/1534916. 1534920[126] Jianjei Wu、Chuangwei Li、Binhong Li、Wei Zhu 和 Hong Y. Wang。2016。加速老化期间微控制器对电快速瞬变脉冲群的敏感度变化。《微电子可靠性》64 (2016)，210–214。https://doi.org/10.1016/j.microrel. 2016.07.099[127] J. Wu、J. Li、Rongjun Shen、Alexandre Boyer 和 Sonia Ben Dhia。2013。电应力对电压调节器敏感度的影响。载于《2013年国际电磁兼容研讨会》。IEEE，美国新泽西州皮斯卡塔韦，759–764。[128] Ying Zeng、Yan-Feng Li、Xiang-Yu Li 和 Hong-Zhong Huang。2019。开关模式电源基于容差的可靠性与优化设计。《质量与可靠性工程国际期刊》35，8 (2019)，2774–2784。[129] Kenneth M. Zick 和 John P. Hayes。2010。用于更健康的现场可编程门阵列系统的在线传感。载于《第18届ACM/SIGDA国际现场可编程门阵列研讨会论文集》（美国加利福尼亚州蒙特雷）（FPGA '10）。ACM，美国纽约州纽约，239–248。https://doi.org/10.1145/1723112.1723153