arXiv:2301.12101v1 [cs.ET] 28 Jan 2023

受非厄米物理启发的电阻调谐压控振荡器

Weidong Cao[a]、Hua Wang[b]和Xuan Zhang[aa]圣路易斯华盛顿大学，美国密苏里州圣路易斯；[b]苏黎世联邦理工学院¨，瑞士苏黎世¨

摘要—**本文提出一种受非厄米物理启发的压控振荡器（VCO）拓扑结构，称为宇称-时间对称拓扑结构。该压控振荡器由两个耦合的电感-电容（LC）核心组成，具有平衡增益与损耗特性。由于增益/损耗与其耦合之间的相互作用，电阻调谐得以提供额外的自由度，从而可使频率调谐范围（FTR）超越传统电容调谐或电感调谐的限制。我们采用标准130 nm体硅CMOS工艺实现了硅原型，核心面积为0.15mm^2。实验结果表明，在电容调谐能力相同的情况下，与基准压控振荡器相比，该设计的频率调谐范围有所提升 3.1×，相位噪声降低30%。**

索引词—**非厄米物理、压控振荡器、PT对称性、电阻调谐、频率调谐范围。**

I. 引言

电感-电容（LC）压控振荡器（VCO）是许多通信系统中的关键构建模块 [1]–[3]。此类本地振荡器需要覆盖宽频率调谐范围（FTR），同时保持良好的相位噪声（PN）性能。现有方法主要依赖大幅电感调谐（例如负电感/开关电感）[4], [5] 或电容调谐（例如变容二极管/开关电容）[6]来实现宽频率调谐范围。然而，由于调谐机制引入了过多噪声源，这些方法往往会导致相位噪声性能退化。为应对频率调谐范围与相位噪声之间严苛的设计权衡，人们提出了一些技术。例如，采用两个或更多耦合LC核心的多核和多模压控振荡器可以降低相位噪声并扩大频率调谐范围，但代价是压控振荡器核心的设计复杂度显著增加 [7], [8]。另一方面，采用多个分立式LC压控振荡器能够扩大频率调谐范围，但会带来较大的面积开销和较高的多路复用复杂度 [9]。因此，亟需开发更有效的方法，在不损害相位噪声性能的前提下提升频率调谐范围。

为实现这一目标，本文提出了一种基于非厄米物理的增益-损耗耦合双核压控振荡器拓扑结构，该拓扑结构
最初在我们之前的工作中提出 [10]。从非厄米物理的角度来看，由两个耦合单元构成且具有平衡增益损耗分布的物理系统，其本征频率可通过调节增益/损耗对比度在很大范围内变化 [10], [11]。受这一物理原理启发，我们构建了这种增益-损耗耦合双核压控振荡器。它不仅继承了多核压控振荡器耦合结构优异的相位噪声性能，还通过额外的电阻调谐，实现了超出传统容性/感性调谐范围的更大频率调谐范围。所提出的拓扑结构可与现有优化方法相结合，进一步提升压控振荡器的性能。第II 节介绍非厄米量子物理系统的理论模型



图 1。（a）开放非厄米量子系统的示意图，该系统可建模为增益（G）单元或损失（L）单元。（b）具有耦合增益和损失分布的非厄米量子系统示意图。$\omega_{1,\ 2}$ 是该单元的共振频率。 $-g$ 和 l 分别表示增益量和损失量。

由两个具有平衡增益与损耗分布的耦合单元构成。第III节介绍电路设计与分析。第IV节展示全面的测量结果，随后在第V节作出结论。

II. 背景

A. 非厄米量子力学

在量子力学中，开放系统通常可建模为具有共振频率的增益（或损失）单元，如图 1（a）所示。这类系统由非厄米哈密顿量描述，该哈密顿量具有复特征值，即 ω_1-ig 或 ω_2+il。然而，由两个耦合单元构成的非厄米量子系统，如图 1（b）所示，其中一个单元具有增益，另一个单元具有损失，在某些状态下具有纯实特征频率，如下文所推导。需要注意的是，这类系统也被专门称为宇称-时间对称（PT 对称）系统 [10]。图 1（b）中的系统动力学表示为

$$\frac{d}{dt}\begin{bmatrix} a_{\mathrm{G}} \\ a_{\mathrm{L}} \end{bmatrix} = \begin{bmatrix} i\omega_1+g & \kappa \\ \kappa & i\omega_2-l \end{bmatrix} \cdot \begin{bmatrix} a_{\mathrm{G}} \\ a_{\mathrm{L}} \end{bmatrix}, \tag{1}$$

其中，下标 G（或 L）表示增益（或损失）单元，$a_{\mathrm{G,\ L}}$ 表示场振幅，其定义满足 $|a_{\mathrm{G,\ L}}|^2$ 表示储存在每个单元中的能量。g（或 l）表示该单元的增益（或损失）。 κ 表示两个单元之间的耦合强度，而 $\omega_{1,\ 2}$ 表示每个单元的共振频率。为求得特征频率，我们令 $a_{\mathrm{G,\ L}} \propto \exp^{i\omega t}$，从而得到特征方程

$$\big(i(\omega_1-\omega)+g\big)\cdot\big(i(\omega_2-\omega)-l\big)+\kappa^2=0. \tag{2}$$

对于增益等于损失的平衡系统，即 $g=l$，其解可由以下表达式给出：

$$\omega=\omega_0\pm\sqrt{\kappa^2-g^2},\ \omega_0=(\omega_1+\omega_2)/2. \tag{3}$$

式（3）表明，当耦合强度 κ 大于由增益-损耗对比决定的阈值 g，即 $\kappa>g=l$时，

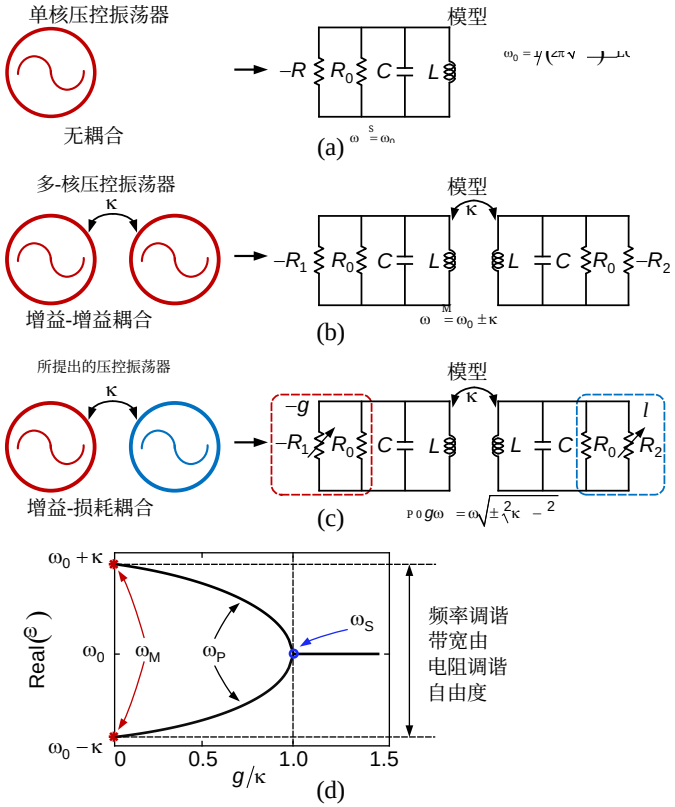

图2. (a)传统单核压控振荡器、(b)多核压控振荡器和(c)所提出的压控振荡器的结构对比。(d)三种压控振荡器的频率调谐数值对比。

该系统具有一对实特征频率。特别是，只要 $g = l \in (0,\ \kappa)$，这些特征频率就能在很大范围内随增益-损耗对比变化。这一简单分析表明，增益/损耗及其耦合之间的相互作用为调节系统行为提供了一种新的调谐自由度，即增益/损耗调谐自由度。在下一节中，我们将讨论如何应用这一物理原理（即 PT对称拓扑）来设计压控振荡器。

B. 用于压控振荡器设计的非厄米量子力学

在介绍所提出的压控振荡器拓扑结构之前，图 2 先重新考察传统的单核和多核压控振荡器。单核压控振荡器可简化为图 2(a) 所示的有源LC谐振器。它由增益（$-R$）和带有固有损耗（R_0）的LC核心组成。多核压控振荡器（例如双核）由两个相互耦合的单核压控振荡器构成，耦合强度 κ固定；每个单核压控振荡器均可简化为有源LC谐振器。对于这两类压控振荡器，在启动阶段，增益设定得略高于固有损耗，从而产生振荡幅度呈指数增长的振荡。随着幅度增大，受非线性影响，增益会饱和，并在大信号域与损耗相等。随后振荡趋于稳定，频率（即图 ω_S/ω_M 中的 2(a)/(b)）只能通过 ω_0 调节核心的电容或电感来改变。具体而言，多核压控振荡器具有两个频率模式，如图 ω_M 中的 2(b) 所示。

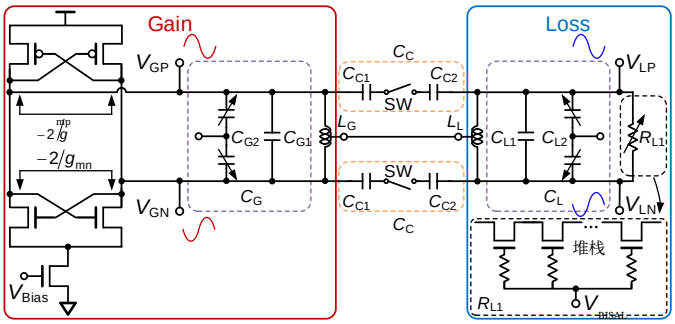

图3. 所提出的压控振荡器的电路原理图。

重新考察结果表明，在传统压控振荡器中，增益-损耗分布对振荡器瞬态行为的影响微不足道；也就是说，增益用于补偿不必要的损耗，以建立振荡幅度指数增长所需的启动条件。幸运的是，根据前文介绍的非厄米量子力学，若能恰当调控系统中的增益-损耗分布，损耗也能发挥作用。受这一物理原理启发，我们的方法探索增益/损耗分布及其耦合之间的相互作用，以提升压控振荡器的频率调谐带宽。图 2(c) 展示了所提出压控振荡器的简化拓扑结构。它由两个耦合的LC核心构成，其中一个为带负电阻的有源核心 $-g$，另一个则具有等量损耗，为耗散核心 l；两个核心的电容和电感相同。所提出的压控振荡器具有两个频率模式，如图 ω_P 中的 2(c) 所示；此外，它还具备额外的电阻调谐自由度（即 g），该自由度与 ω_0典型的电容/电感调谐自由度正交。图 2(d) 对这三类压控振荡器的频率调谐进行了数值比较。单核压控振荡器和多核压控振荡器都只有离散的频率点（即蓝色圆圈和红色星号），且不受 g影响。然而，所提出的压控振荡器在 g 的作用下实现了很宽的频率调谐范围。对比结果表明，在由 ω_0保留相同电容/电感调谐能力的前提下，具备电阻调谐自由度的所提出压控振荡器能够实现比传统压控振荡器更宽的频率调谐范围。

III. 增益-损耗耦合双核心VCO拓扑

A. 电路设计

图3展示了所提出的压控振荡器电路。增益侧具有由交叉耦合差分对（XDP）产生的可调增益率以及固有损耗率 R_{G0}，从而使总增益为 $-R_G = (-1/G_m)\ ||R_{G0}$；$G_m = (g_{mn}+g_{mp})/2$，其中 g_{mn} 和 g_{mp} 分别为 NMOS 和 PMOS XDP 的小信号跨导。损耗侧具有固有损耗率 R_{L0} 和可变损耗率 R_{L1}，因此总损耗为 $R_L = R_{L0}||R_{L1}$。为了使损耗可调，将基于堆叠晶体管的可变电阻并联连接到损耗侧。图3中的插图展示了可变电阻的原理图 R_{L1}。所有 MOSFET 的栅极都连接在一起。通过调节栅极电压V_{BIASL}，电阻可在较宽范围内连续调节。每个 LC 核心中的电容 C_G （C_L）由寄生电容 C_{G0} （C_{L0}）、固定的金属-绝缘体-金属

（MIM）电容器 C_{G1}（C_{L1}）和可调变容器 C_{G2}（C_{L2}）构成，其中MIM电容器具有高品质因数（高Q）。变容器在总电容中所占比例很小，主要用于补偿两侧固定MIM电容器的制造失配。耦合电容（C_C）由两个相同的MIM电容器（C_{C1} 和 C_{C2}）构成，它们通过片上开关（SW）串联连接。两个核心中的电感（L_G/L_L）均来自该工艺技术的高Q对称并联电感（symindp）。通过连接电感的中心抽头，两个核心共用相同的共模电压，从而实现中心抽头连接。通过设置 $R_G \approx R_L = R$、$L_G \approx L_L = L$ 和 $C_G \approx C_L = C$，满足平衡条件。

B. 相位噪声分析

我们对所提出的压控振荡器的相位噪声（PN）进行定性分析。经典压控振荡器理论已充分证实，基于耦合结构构建的多核压控振荡器相较于单核压控振荡器能够降低相位噪声。以双核压控振荡器为例，可以直观地理解其相位噪声改善：每个 LC 核心的等效电流噪声所对应的电容加倍，因此其相位噪声贡献降低 6 dB。两个核心产生的噪声贡献彼此不相关，可以相加，理想情况下使总相位噪声降低 3 dB。一般而言，基于耦合结构构建的 N核压控振荡器，其相位噪声比单核压控振荡器低 $10\log_{10}N$ dB。得益于耦合结构，所提出的压控振荡器拓扑也继承了传统多核压控振荡器在相位噪声方面的优势。另一方面，尽管由有源器件在物理上实现的增益损耗调谐不会产生更多固有损耗，但会给系统带来额外噪声。不过，这并不是大问题，因为独特的增益损耗调谐也会提高载波幅度，从而抑制噪声的影响。具体推导如下。对于所提出的压控振荡器，增益不仅补偿有源核心中的固有损耗，还抵消耦合有损核心中的可调损耗。假设 XDP 产生的可调增益 $-G_m$ 与固有损耗 R_0 之比为 β ($\beta > 1$)，则可基于广为人知的单核压控振荡器相位噪声模型，得到所提出的压控振荡器中有源核心的相位噪声，如下所示：

$$
\begin{aligned}
&\mathcal{L}_{\mathrm{P}}(\triangle\omega) = \\
&10\log_{10}\left((1+\beta m)\cdot\frac{4kTR_0}{(\beta^2 V_{\mathrm{osc}})^2}\cdot\left(\frac{\omega}{2Q_S\triangle\omega}\right)^2\right) \\
&= \underbrace{10\log_{10}\left((1+m)\cdot\frac{4kTR_0}{(V_{\mathrm{osc}})^2}\cdot\left(\frac{\omega}{2Q_S\triangle\omega}\right)^2\right)}_{\mathcal{L}_{\mathrm{S}}(\triangle\omega)} \\
&\underbrace{-10\log_{10}\left(\frac{\beta^4(1+m)}{(1+\beta m)}\right)}_{>0} < \mathcal{L}_{\mathrm{S}}(\triangle\omega),
\end{aligned}
\tag{4}
$$

其中，k 为玻尔兹曼常数；T 为绝对温度；R_0 为谐振器的固有损耗；m（$m > 1$）为有源元件的恒定噪声因子；V_{osc} 为载波幅度；Q_S 为LC核心的品质因数；$\mathcal{L}_{\mathrm{S}}$（$\triangle\omega$）为传统单核心压控振荡器的相位噪声。与传统单核压控振荡器的相位噪声相比，所提出的压控振荡器有源核心的相位噪声公式中，有源器件的噪声因子 m 和载波幅度

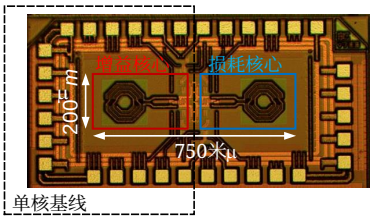

图4. 所提出的压控振荡器的芯片显微照片。

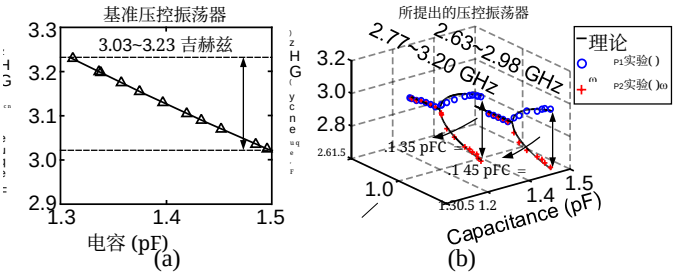

图5. 两个压控振荡器的频率调谐。(a) 基准压控振荡器。(b) 所提出的压控振荡器。理论：理论预测；实验：实验结果。

V_{osc} 均有所增加。不过，由于XDP在饱和区工作时，流入核心的电流与增益的平方成正比，因此载波幅度增至传统压控振荡器的 $\beta^2\times$。所以，与传统单核压控振荡器相比，所提出的压控振荡器拓扑结构具有更好的相位噪声性能。

IV. 实验评估

为了通过实验验证所提出的压控振荡器的优势，我们在标准130 nm体硅CMOS工艺中实现了一个原型设计，其核心面积为0.15 mm²，如图4所示。通过导通（关断）开关SW，可以将两个LC核心耦合（解耦）。单核压控振荡器，即我们设计中的有源LC核心，被用作基准，以便在同一块单片芯片上与我们的设计进行直接比较。该基准仅具有电容调谐自由度。此外，由于它本质上源自所提出的压控振荡器，并具有相同的非理想寄生效应，因此可作为公平的比较对象，用于展示仅由额外电阻调谐自由度所带来的性能提升。

图5展示了两种压控振荡器的频率调谐曲线。如图5(a)所示，通过调节变容二极管的控制电压，基准设计实现了0.20吉赫兹（$3.03 \sim 3.23$ 吉赫兹，6.4%频率调谐范围）的带宽调谐。该调谐范围对应的电容调谐能力为 $[1.30, 1.50]$ pF。随后，我们分别将核心电容设为1.35 pF和1.45 pF。图5(b)展示了对应于各电容值的调谐曲线。在 $C = 1.35$ pF（$C = 1.45$ pF）时，借助额外的电阻调谐自由度，所提出的压控振荡器实现了 $[2.77, 3.20]$ 吉赫兹（$[2.63, 2.98]$ 吉赫兹）的调谐带宽。结果表明，即使电容调谐能力略有降低，所提出的压控振荡器仍可通过引入电阻调谐自由度，实现更宽的0.57吉赫兹（$2.63 \sim 3.20$吉赫兹，20.2%频率调谐范围）带宽调谐，使其频率调谐范围达到基准设计的 $3.1\times$ 倍。请注意，该原型仅包含较小范围的电容调谐能力（即 $[1.30, 1.50]$ pF），

表 I 所提出的压控振荡器与最先进压控振荡器的比较。

参考文献	JSSC '13 [6]	TCAS-I '12 [4]	ISSCC '19 [12]	ISSCC '19 [7]	JSSC '17 [8]	本工作
压控振荡器类型	单核	单核	单核	双核	四核	双核
优化技术	抑制闪烁噪声	开关耦合电感，激进电容调谐	窄带谐振于 $2f_{osc}$	激进的电容调谐	多核	No 优化
工艺技术	65纳米CMOS	90纳米CMOS	22纳米FDSOI	65纳米CMOS	55纳米BiCMOS	130纳米CMOS
电源电压 (V)	1.2	1.2	0.15	0.65	1.2	1.2
功耗 (mW)	0.72	1.06	0.91～1.22	17.5～21.6	50	2～4.31
面积 (mm^2)	0.0806	0.5	0.272	0.08	0.6	0.15
调谐带宽 (吉赫兹)	3.0～3.6	1.13～1.9	4.15～4.97	25～38	17.4～20.3	2.63～3.20
频率调谐范围 (%)	18.2%	50.8%	18%	41.2%	15.3%	20.2%
电阻调谐	✗	✗	✗	✗	✗	✓
PN（dBC/赫兹）（平均值）	−112@1兆赫兹	−117.2@1兆赫兹	−141@10兆赫兹	−116@3兆赫兹	−106.5@1兆赫兹	−120.3@1兆赫兹
品质因数 (dB)[a](平均值)	183@1兆赫兹	177.3@1兆赫兹	193@10兆赫兹	183@3兆赫兹	187.5@1兆赫兹	184@1兆赫兹
品质因数$_T$ (dB)[b](平均值)	188.2@1兆赫兹	191@1兆赫兹	198@10兆赫兹	195@3兆赫兹	191@1兆赫兹	190.1@1兆赫兹

a 品质因数 $= |$相位噪声$| + 20\log_{10}(f_{osc}/\triangle f) - 10\log_{10}(P_{DC}/1$ mW). b 品质因数$_T$ =品质因数$+20\log_{10}$(频率调谐范围/10%).

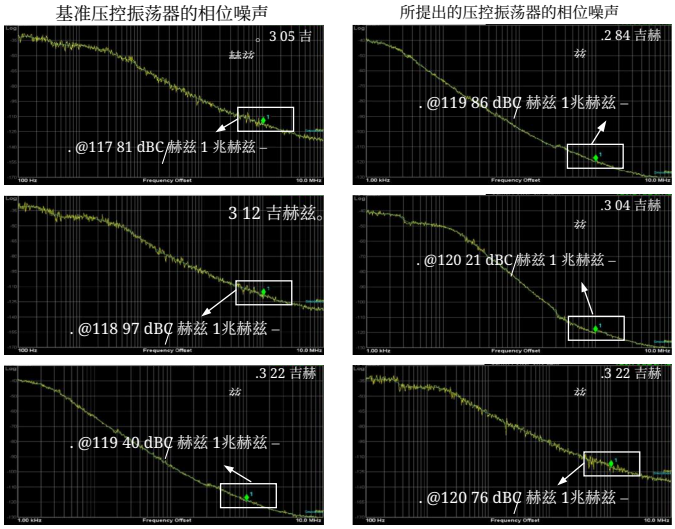

图6。相位噪声对比：两个压控振荡器在不同振荡频率。

因此实现了20%的频率调谐范围。只需略微提高电容调谐能力，所提出的压控振荡器即可轻松实现更大的频率调谐范围。

接下来，我们展示两种压控振荡器的相位噪声。具体而言，我们测量每种压控振荡器在其调谐带宽内三个频点处的相位噪声。对于所提出的压控振荡器，我们选择的频点为 2。84 吉赫兹（低）3。04 吉赫兹（中），以及 3。22 吉赫兹（高）。对于基准压控振荡器，我们选择的频点为 3。05 吉赫兹（低），3。12 吉赫兹（中），以及 3。22 吉赫兹（高）。图 6展示了两种压控振荡器在 1 兆赫兹偏移频率处测得的相位噪声。我们观察到，在不同振荡频率下，所提出的压控振荡器的相位噪声通常比基准压控振荡器好 1。5 分贝。由于连接两个 LC 核心的开关存在寄生效应，相位噪声的改善幅度不及第 III-B节中讨论的理想情况。不过，这些观察结果总体上与此前的定性分析相符。我们的结果表明，通过调控增益-损耗分布及其耦合，可在不损害压控振荡器设计中相位噪声性能的前提下，提供一种超越传统容性/感性调谐、扩展频率调谐维度的新方法。

此外，我们将所提出的压控振荡器与其他采用不同调谐方式或耦合结构的传统压控振荡器，即单核压控振荡器、双核心压控振荡器和四核心压控振荡器进行了比较，如表 I所总结。这些传统压控振荡器采用了不同的优化技术，例如通过激进电容调谐实现较宽的频率调谐范围（TCAS-I '12 [4]）、在 $2f_{osc}$ 处采用窄带谐振以提升相位噪声性能（ISSCC '19 [12]）），以及采用多核心来增强相位噪声性能（JSSC '17 [8]）。然而，我们所提出的压控振荡器仅在设计中引入了电阻调谐，并未采用其他优化技术。比较结果仍表明，其频率调谐范围、相位噪声和品质因数（FoM）均可与这些已有设计相媲美。总之，我们所提出的压控振荡器拓扑中的电阻调谐与其他容性/感性调谐维度相互正交，能够结合多种传统压控振荡器拓扑结构和优化技术来提升压控振荡器的性能。

五、结论

本文提出了一种受非厄米物理启发的压控振荡器拓扑结构。该新拓扑结构通过增加电阻调谐自由度，扩展了现有压控振荡器的频率调谐范围。为展示其优势，我们采用标准130纳米CMOS工艺实现了一个原型。对比结果表明，与其他容性/感性调谐维度正交的电阻调谐，可提升采用多种传统拓扑结构和优化技术的压控振荡器性能。未来可将多个此类压控振荡器级联成一维链，类似于先前工作 [13],中所示的结构，从而有望实现拓扑振荡器。

参考文献

[1] F. Lv、X. Zheng、F. Zhao、J. Wang、S. Yue、Z. Wang、W. Cao、Y. He、C. Zhang、H. Jiang 和 Z. Wang，“面向多通道应用的功耗可扩展型2-10FIX ME!!!! Gb/s基于 PI 的时钟数据恢复电路”，《微电子学杂志》，第82卷，第36–45页，2018年。[2] N. Zhou、L. Wu、Z. Wang、X. Zheng、W. Cao、C. Zhang、F. Li 和 Z. Wang，“ 采用三抽头前馈均衡器和 T-coil 增强型终端的 28-Gb/s 发射机，基于65纳米 CMOS 工艺”，载于*2016*年第*14*届*IEEE*国际新电路与系统会议（*NEWCAS*），2016年，第1–4页。[3] W. Cao、Z. Wang、D. Li、X. Zheng、K. Huang、S. Yuan、F. Li 和 Z. Wang，“采用65纳米 CMOS 工艺的40 Gb/s、27 mW三抽头闭环判决反馈均衡器”，载于*2015*年第*13*届*IEEE*国际新电路与系统会议（*NEWCAS*）。IEEE，2015年，第1–4页。[4] A. I. 等，“采用并联连接的开关耦合电感器的1 mW、1.13–1.9 GHz CMOS LC 压控振荡器”，*IEEE*《电路与系统汇刊 *I*: 常规论文》，第59卷，第6期，第1145–1155页，2012年。

[5] Tanabe、Akira 等，“采用可变桥式电感的5–20 GHz可调谐LC压控振荡器”，载于*2010*年超大规模集成电路研讨会，2010年，第47–48页。[6] F. Pepe、A. Bonfanti、S. Levantino、C. Samori 和 A. L. Lacaita，“3.0至3.6 GHz频段65纳米 CMOS 压控振荡器中闪烁噪声上变频的抑制”，*IEEE*固态电路学报，第48卷，2389，2013年10月，2375，无页码信息。[7] A. Bhat 和 N. Krishnapura，“26.3 采用四端口双模谐振器的25至38 GHz、195 dB品质因数LC QVCO，基于65纳米低功耗 CMOS，面向5G无线电”，载于*2019*年*IEEE*国际固态电路会议（*ISSCC*），2019年，第412–414页。[8] L. Iotti、A. Mazzanti 和 F. Svelto，“面向E波段自适应调制链路的开关耦合多核LC压控振荡器中的相位噪声缩放：深入分析”，*IEEE*固态电路学报，第52卷，第7期，第1703–1718页，2017年。[9] W. Deng、H. Jia、R. Wu、S. Sun、C. Li、Z. Wang 和 B. Chi，“采用并联8字形谐振器、具有同时双输出功能的8.2至21.5 GHz双核四模正交耦合压控振荡器”，载于*2021*年*IEEE*定制集成电路会议（*CICC*），2021年，第1–2页。[10] W. Cao、C. Wang、W. Chen、S. Hu、H. Wang、L. Yang 和 X. Zhang，“全集成宇称–时间对称电子学”，《自然·纳米技术》，第17卷，第3期，第262–268页，2022年。[11] S.。K. ¨Ozdemir、S. Rotter、F. Nori 和 L. Yang，“光子学中的宇称–时间对称性与例外点”，《自然·材料》，第18卷，第8期，第783–798页，2019年8月。[12] O. El-Aassar 和 G. M. Rebeiz，“26.5 采用有源降压阻抗、峰值品质因数达197 dBc/Hz且频率推移为40 MHz/V的0.1至0.2 V变压器式开关模式折叠数字控制振荡器，基于22纳米FDSOI”，载于*2019*年*IEEE*国际固态电路会议（*ISSCC*），2019年，第416–418页。[13] Y. Liu、W. Cao、W. Chen、H. Wang、L. Yang 和 X. Zhang，“全集成拓扑电子学”，《科学报告》，第12卷，第1期，文章编号13410，2022年。