具有 2 分贝元件损耗的可扩展光子晶体波导

Yahui Xiao[1†]、Feifan Wang[1†]、Dun Mao[1†]、Thomas Kananen[1], Tiantian Li[1], Hwaseob Lee[1],Zi Wang[1], 和 Tingyi Gu[1*]

[1] 特拉华大学电气与计算机工程系，美国特拉华州纽瓦克，邮编 19716

关键词：光子晶体、硅光子学、纳米制造、光学滤波器

摘要。周期性或梯度亚波长结构是光子晶体和超材料的基本构型。这些纳米光子器件测得的线性损耗远高于理论预测。纳米加工相关的几何不均匀性被认为是造成性能严重劣化的主要原因。CMOS代工厂中的深紫外光刻采用大规模并行加工，可显著抑制随机偏移，从而降低光学线性损耗。本文展示了通过 AIM Photonics 多项目晶圆制造批次及后处理制备的超低损耗光子晶体波导。对于长度不足一毫米的光子晶体波导，在不同芯片上观测到 2 分贝总损耗和 40 分贝消光比。

1. 引言

悬空式集成光子结构在光机械学 [ma],微机电系统电光开关 [se] 和高速光电收发器 [lm] 的研究中发挥着关键作用。具有较低折射率的空气隙可减少导模向

衬底的倏逝耦合，从而提高谐振器品质因数并降低传播损耗。在超快马赫-曾德尔调制器中，去除衬底可降低电极中的传输损耗 [lm]。二维光子晶体（光子晶体）同样采用悬空式光子结构。线缺陷波导（波导）是慢光光子延迟线 [2,3]，定向耦合器 [4,5]，以及具有增

最初在 IMAC [10] 和 IME [19]的代工厂中开展研究。亚波长周期结构在拓扑上不同于沟道波导。邻近效应要求调整光子晶体器件的剂量 [10,19]。制造引起的几何偏差会使光子

会在光子晶体带隙结构中引入光学“缺陷态”。如果这些“缺陷态”在光谱上与光子晶体波导模式重

穿态，并降低消光比（ER）。ER 是波导波长范围内与范围外光之间的透射对比度。据报道，光子晶体波导的传播损耗约为 10 分贝/厘米 [19,21,5]。虽然传播损耗校准需要比较一

耗的器件中也是如此。采用电子束光刻制造的光子晶体波导的 ER 约为 20–25 分贝 [13,22,20,5]。研究发现，采用探索外制造的光子晶体波导具有更高的 ER ~40 分贝

硅光子学技术成熟度的不断提高，使研究重点从器件层面转向电路层面 [1]。从电路设计的角度来看，单个器件的“元件损耗”（包括输入/输出沟道波导耦合损耗和总传播损耗）

在器件性能矩阵中至关重要 [se]。据报道，在大多数研究中，亚毫米长的光子晶体波导的元件损耗约为 10 分贝 [19,13,21]，并且可进一步降低至 4–5 分贝 [5, 23]。本文展示了由 AIM photonics [aim] 制造的低损耗无于硅体波导。对个间心片上的器件进行测量后发

带与阻带之间的消光比约为 40 (±4) 分贝。阻带中的隧穿光子极少，表明其几何均匀性优异。这些器件通过 300毫米晶圆上的多项目晶圆制造批次制成，并在本地洁净室中进行后

膜之间的两级三维耦合器，其插入损耗低于 1 分贝。在波导长度相近（0.2–1 毫米）的情况下，探索并光刻制造器件具有更高的消光比和更低的线性损耗。降低线性损耗对于光子量的大规模光子集成电路中的光信号处理和互连应用至关重要。

2. 结果与讨论

光子晶体空气孔的晶格常数固定为 440 纳米，半径从 135 纳米到 170 纳米变化，几何偏移的增量为 5 纳米。版图通过针对代工厂兼容性的设计规则检查（DRC）后，采用深紫外光刻定义的光子晶体器件作为 AIM Photonics 多项目晶圆（MPW）无源工艺批次进行制造。光子晶体器件阵列制造于一片 300 毫米的绝缘体上硅（SOI）晶圆上，其器件层厚度为 220 纳米。光子晶体的晶格常数和半径均大于代工厂的关键尺寸。一层厚的 PECVD氧化硅薄膜用于保护硅层。后续加工选择性地刻蚀光子晶体区域的衬底和上覆层。首先，以约 160 纳米/分钟的速率，使用 1:6 缓冲氧化物刻蚀（BOE）通过湿法刻蚀去除这层顶部氧化物。

随后，将光刻胶（AZ1512）旋涂于样品表面，再通过激光直写在光子晶体（PhC）区域上方开出一个窗口。该窗口向内收缩，以确保液体不会接触光子晶体的边缘。锯齿形结构有助于保持光子晶体的稳定性，即使在其处于悬空状态时也是如此。激光直写完成后，将样品浸入 BOE 1:6 溶液中进行底切。样品在 BOE 蚀刻液中保持浸泡 30 分钟。最后，去除残余光刻胶。图 1(b) 展示了器件中光子晶体波导（PhC WG）与通道波导（channel WG）界面附近各步骤的光学图像。湿法刻蚀后，移除了多边形区域下方的氧化物。剥离光刻胶后，悬空区域的结构颜色由粉色变为绿色。绿色表明光子晶体下方的热氧化物已被去除。测量结果表明，实际蚀刻区域比定义区域更大，在平面内约超出 1 微米。由于蚀刻具有各向同性，我们估计光子晶体平面下方厚度为 1 微米的热氧化物已被去除。

图1(a)表示两级通道波导–光子晶体波导耦合器的侧视设计，其中输入光从低损耗通道波导传输至支撑式光子晶体波导，再进入悬空式光子晶体波导区域。通过底切后处理提高垂直折射率反差，从而增强全内反射对光的限制。测得总损耗小于1分贝。图1(b)展示了耦合区域的光学图像俯视图，其中虚线曲线表示支撑式区域与悬空式区域之间的界面。锯齿形窗口内的绿色区域表示底切后的悬空区域。图1(c)展示了光子晶体波导附近及窗口边缘区域的透视图。扫描电子显微镜图像显示，周期性光子晶体结构中的氧化物残留（或光刻胶聚合物残留）较少，且存在不均匀性。图1(d)展示了后处理后支撑式与悬空式光子晶体波导界面处阴影框区域的近景图。在光刻胶上定义的窗口内部，光子晶体层下方的热

氧化物被去除，以减少光与衬底的耦合。相比之下，窗口外保留了一些残留物，以提高光子晶体结构的机械稳定性。图2(a)展示了底切后的光子晶体波导阵列的光学显微镜图像。我们设计的W1光子晶体波导目标波长约为1550纳米。光子晶体空气孔的晶格常数固定为440纳米，半径则以5纳米为增量，在135至170纳米之间变化，以实现几何偏移。不同半径根据光学反射呈现不同颜色。通过湿法刻蚀底切对特定光子晶体波导区域进行后处理，以提高垂直折射率反差。图2(b)展示了耦合区域中光子晶体波导的扫描电子显微镜图像。设计的通道波导宽度为500纳米，而扫描电子显微镜测量得到的通道波导宽度为455纳米，这可能与扫描电子显微镜自畸变和制造曝光剂量有关。我们测量了两个芯粒上的光子晶体波导阵列的晶格常数a和半径r。图2(c)和(d)展示了扫描电子显微镜测量结果与设计值的对比。由于在扫描电子显微镜下短时曝光（橙色圆点）和长时曝光（橙色方块）导致空气孔形状不同，芯粒I进行了两次测量。蓝色圆点中的芯粒II（开放窗口）表示仅去除了顶部氧化物的光子晶体波导区域。芯粒I和芯粒II中同一器件的空气孔尺寸不同，可能反映了其在晶圆上的位置差异。在光刻工艺过程中，位于中心的芯粒所接受的曝光量将高于位于边缘的芯粒。

为表征光子晶体器件的损耗，我们测量了宽带透射光谱，并比较了不同芯粒上的结果。通过单模光纤，将波长可在 1480 至 1580 纳米范围内调谐的连续波激光器的光引导至输入光栅耦合器。输出光栅耦合器的信号连接至光电探测器。我们测试了底切前后的光子晶体波导透射光谱。芯粒 I 中设计孔半径为 135 纳米和 140 纳米的光子晶体波导透射光谱分别如图 3(a) 和 (b) 所示。底切前（灰色曲线），

光子晶体器件的总损耗大于 10 分贝，且在 1480–1580 纳米范围内没有明显的带边。底切后（橙色曲线）出现了清晰陡峭的带边，消光比超过 40 分贝。带边之前的平坦曲线表明，这段长 0.2 毫米的光子晶体波导插入损耗约为 2 分贝。图 3(c) 和 (d) 所示的设计半径为 r=135 纳米（测得为 a=430 纳米和 r=122 纳米）及 r=140 纳米（测得为 a=430 纳米和 r=122 纳米）的光子晶体器件对应的光子带图表明，在归一化频率约为 0.296 处，光子晶体波导中的导模与垂直虚线（可调谐激光器范围）重叠，这与图 3(a) 和 (b) 中完全底切后高透射率部分相符。而图 3(c) 和 (d) 中灰色虚线（n_{sub}）所示的底切前光子晶体器件，在可调谐激光器的频率范围内没有导模，这与透射光谱中的高损耗曲线（灰色）相符。

由于总损耗包括插入损耗和传播损耗，我们测量了来自两个不同芯粒的光子晶体波导的光纤到光纤透射光谱，并结合光栅耦合器损耗（灰色曲线），以区分图 4(a) 和 (b) 所示的元件损耗。插图示意图显示了光栅耦合器和光子晶体波导。耦合效率（灰色曲线）的波纹主要源于法布里-珀罗振荡。来自芯粒 I 的工作器件半径分别为 r=135 纳米（蓝色曲线）和 140 纳米（蓝色曲线）。类似地，来自芯粒 II 的工作器件半径分别为 r=150 纳米（蓝色曲线）和 155 纳米（橙色曲线）。芯粒 I 与芯粒 II 之间工作半径的差异源于湿法刻蚀过程中后处理时间的微小差异。在这种情况下，芯粒 I 浸入缓冲氧化物刻蚀液中的时间略长于芯粒 II，导致工作半径向更小的尺寸偏移。

图 4(c) 对比了采用深紫外和电子束光刻制造的光子晶体波导的已报道性能。在波导长度相近（0.2–1 mm）的情况下，本研究展示的光子晶体器件表现出

更高的消光比和更低的线性损耗。降低线性损耗对于光子晶体在用于光信号处理和互连的大规模光子集成电路中的应用至关重要。

讨论

总之，我们通过 AIM MPW 流片首次展示了适用于大规模集成的光子晶体器件，其元件损耗极低（~2 分贝）。光子晶体波导通带边缘附近的高消光比表明其几何均匀性极佳，且光子晶体带隙中的缺陷态几乎没有隧穿光子。

方法

版图准备：采用时域有限差分法[24], 设计 W1 光子晶体（PhC）波导，工作波长位于电信 C 波段。晶格常数固定为 440 纳米，并在空气孔半径中引入几何偏移（从 135 纳米到 170 纳米，增量为 5 纳米）。通道波导的宽度固定为 500 纳米。

制造工艺： 这些通过深紫外光刻技术定义的光子晶体器件，采用多项目晶圆（MPW）无源工艺批次在 AIM Photonics 制造。图 1b 中的光子晶体器件则在大学洁净室内制造。首先，使用加速电压为 100 kV 的 Vistec EBPG5200 电子束光刻系统，在 CSAR 6200.09 正性光刻胶层中定义光子晶体版图，随后进行光刻胶显影和单步干法刻蚀工艺。

测量：我们通过光纤耦合系统测量了器件中光子晶体波导的透射光谱和插入损耗。波长可在 1480 纳米至 1580 纳米范围内调谐的连续波激光器（光谱分辨率为 10 皮米）通过单模光纤射向输入光栅耦合器。输出光栅耦合器的信号连接至光电探测器。

相关内容

通讯作者

Tingyi Gu – 特拉华州特拉华大学电气与计算机工程；*电子邮件：tingyigu @udel.edu

作者贡献

F. W.、Y. X. 和 D. M. 完成了后处理和测量。T. K. 和 T. L. 准备了流片。F. W.、Y. X.、D. M. 和 T. G. 分析了器件结果。Y. X.、F. W. 和 T. G. 撰写了手稿，所有作者均讨论了研究结果并对手稿提出了意见。

†Y. X.、F. W. 和 D. M. 对本研究贡献相同。

备注

根据作者所在机构与 AIM Photonics 签订的保密协议，制造工艺信息无法提供。

致谢

这些器件由 AIM Photonics 制造，并在特拉华大学纳米制造设施进行后处理。本研究由空军科学研究办公室青年研究者奖（项目编号：FA9550-18-1-0300）和美国国家航空航天局早期职业教师奖（80NSSC17K0526）资助。

参考文献

[1] Miller, D. A. 面向硅芯片光互连的器件要求。《IEEE会刊》**2009**, 97(7), 1166-1185.[2] [illegible]慢光。《自然·光子学》 **2008**, 2(8), 465-473.[3] Sancho, J.; [illegible] S.; Colman, P.; Lehoucq, G.; Dolfi, D.; Capmany, J. 基于光子晶体延迟线的可集成微波滤波器。自然·通讯. 2012年, 3(1), 1-9.[4] Thorhauge, M.; Frandsen, L.H.; Borel, P.I. 高效光子晶体定向耦合器。《光学快报》 2003年, 28(17), 1525-1527.

[5] Notomi, M.; Shinya, A.; Mitsugi, S.; Kuramochi, E.; Ryu, H.Y. 光子晶体板中的波导、谐振器及其耦合元件。《光学快报》2004年, 12(8), 1551-1561.[6] Soljačić, M.; McMillan, J.F.; Yu, M.; Lo, G.; Kwong, D.L.; Feng, G.; Zhou, S.; Wong, C.W. 石墨烯-硅慢光光子晶体波导中光响应度的增强。《应用物理快报》2016年, 108(11), 111106.[8] Zhou, H.; Gu, T.; McMillan, J.F.; Petrone, N.; Van Der Zande, A.; Hone, J.C.; Yu, M.; Lo, G.; Kwong, D.L.; Feng, G.; Zhou, S. 石墨烯-硅慢光光子晶体波导中四波混频的增强。《应用物理快报》2014年, 105(9), 091111.[9] Li, T.; Mao, D.; Petrone, N.W.; Grassi, R.; Hu, H.; Ding, Y.; Huang, Z.; Lo, G.Q.; Hone, J.C.; Low, T.; Wong, C.W. 石墨烯 PIN 结中的空间可控静电掺杂及其在混合硅光电二极管中的应用。《NPJ二维材料与应用》2018年, 2(1), 1-8.[tan] Sahin, Ezgi, Doris KT Ng, and Dawn TH Tan. “与CMOS兼容的亚-100 μ m光子晶体波导中的光学参量增益。”《APL光子学》5, 第6期 (2020): 066108.[10] Bogaerts, W.; Baets, R.; Dumon, P.; Wiaux, V.; Beckx, S.; Taillaert, D.; Luyssaert, B.; Van Campenhout, J.; Bienstman, P.; Van Thourhout, D. 采用CMOS技术制造的绝缘体上硅纳米光子波导。《光波技术杂志》2005年, 23(1), 401-412.[11] Piggott, A.Y.; Ma, E.Y.; Su, L.; Ahn, G.H.; Sapra, N.V.; Vercruysse, D.; Netherton, A.M.; Khope, A.S.; Bowers, J.E.; Vuckovic, J. 面向半导体代工厂的逆向设计光子学。《ACS光子学》2020年, 7(3), 569-575.[12] Kuramochi, E.; Notomi, M.; Hughes, S.; Shinya, A.; Watanabe, T.; Ramunno, L. 光子晶体板中线缺陷波导的无序散射损耗。《物理评论B》2005年, 72(16), 161318.[13] Tran, Q.V.; Combrié, S.; Colman, P.; De Rossi, A. 低插入损耗的光子晶体薄膜波导。《应用物理快报》2009年, 95(6), 061105.[14] Park, J.S.; Zhang, S.; She, A.; Chen, W.T.; Lin, P.; Yousef, K.M.; Cheng, J.X.; Capasso. 利用深紫外投影光刻在可见光波长下制备的全玻璃大尺寸超构透镜。《纳米快报》2019年, 19(12), 8673-8682.[15] Dodane, D.; Bourderionnet, J.; Combrié, S.; de Rossi, A. 在全流程CMOS多项目晶圆上制造的全嵌入式光子晶体腔，Q值为=0.6百万。《光学快报》2018年, 26(16), [illegible]效增强管理。arXiv预印本 arXiv 2020, 2009.01351。

[17] Ishikura, N.; Hosoi, R.; Hayakawa, R.; Tamanuki, T.; Shinkawa, M.; Baba, T. 集成多加热器的可调谐光子晶体慢光器件。《应用物理快报》2012年，100(22)，221110。

[18] Ashida, K.; Okano, M.; Ohtsuka, M.; Seki, M.; Yokoyama, N.; Koshino, K.; Mori, M.; Asano, T.; Noda, S.; Takahashi, Y. 采用CMOS工艺技术制造的超高Q光子晶体纳米腔。《光学快报》2017年，25(15)，18165-18174。

[19] McMillan, J.F.; Yu, M.; Kwong, D.L.; Wong, C.W. 慢光硅光子晶体波导中的四波混频观测。《光学快报》2010年，18(15)，15484-15497。

[20] Monat, C.; Ebnali-Heidari, M.; Grillet, C.; Corcoran, B.; Eggleton, B.J.; White, T.P.; O'

[21] Settle, M.; Salib, M.; Michaeli, A.; Krauss, T.F. 低损耗绝缘体上硅光子晶体波导：采用193纳米

[22] Lavrinenko, A.V.; Têtu, A.; Yang, L.; Borel, P.I.; Fage-Pedersen, J.; Frandsen, L.H. 利用光子晶体波导中的慢光实现无源集成电路。国际光学与光子学学会。载于《第六届通信有源与无源光学器件会议》，2006年，6389，63890G。

[23] McNab, S.J.; Moll, N.; Vlasov, Y.A. 采用膜型光子晶体波导的超低损耗光子集成电路。

[24] Lumerical公司 时域有限差分法：三维电磁仿真器。
https://www.lumerical.com/products/。

[lm] Li, Miaofeng, Lei Wang, Xiang Li, Xi Xiao 和 Shaohua Yu。"面向单通道100 Gb/s 应用的硅基强度马赫–曾德尔调制器。"《光子学研究》6，第2期（2018年）：109–116。

[se1] Seok, Tae Joon、Niels Quack、Sangyoon Han、Richard S. Muller 和 Ming C. Wu。"采用垂直绝热耦合器的大规模宽带数字硅光子开关。"Optica 3，第 1 期（2016年）：64–70。

[se2] Seok, Tae Joon、Kyungmok Kwon、Johannes Henriksson、Jianheng Luo 和 Ming C. Wu。"超越芯片尺寸限制的晶圆级硅光子开关。"Optica 6，第4期（2019年）：490-494。

[ma] Aspelmeyer，Markus、Tobias J. Kippenberg 和 Florian Marquardt。《现代物理评论》86卷，第4期（2014年）：1391

[美国创新光子制造（AIM）]
https://www.aimphotonics.com/

图:

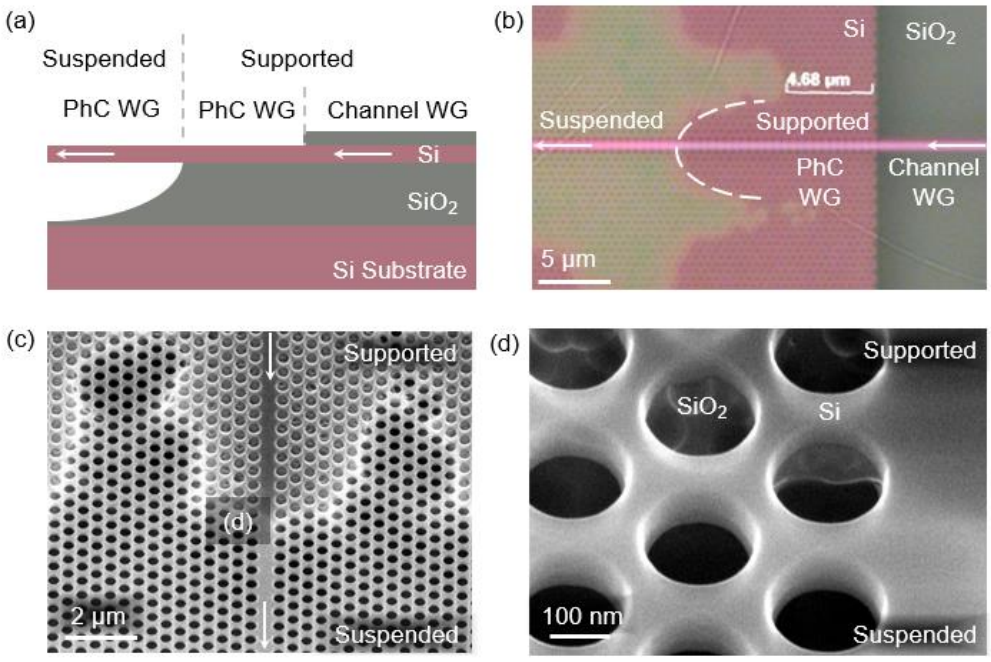

图 1. 通道波导与光子晶体波导之间的低损耗三维耦合器。(a) 通道波导—光子晶体波导耦合器的侧视图。(b) 耦合区域的光学显微镜图像俯视图。(c) 扫描电子显微镜图像的透视图。(d) 后处理后支撑式与悬空式光子晶体波导之间界面的特写图。

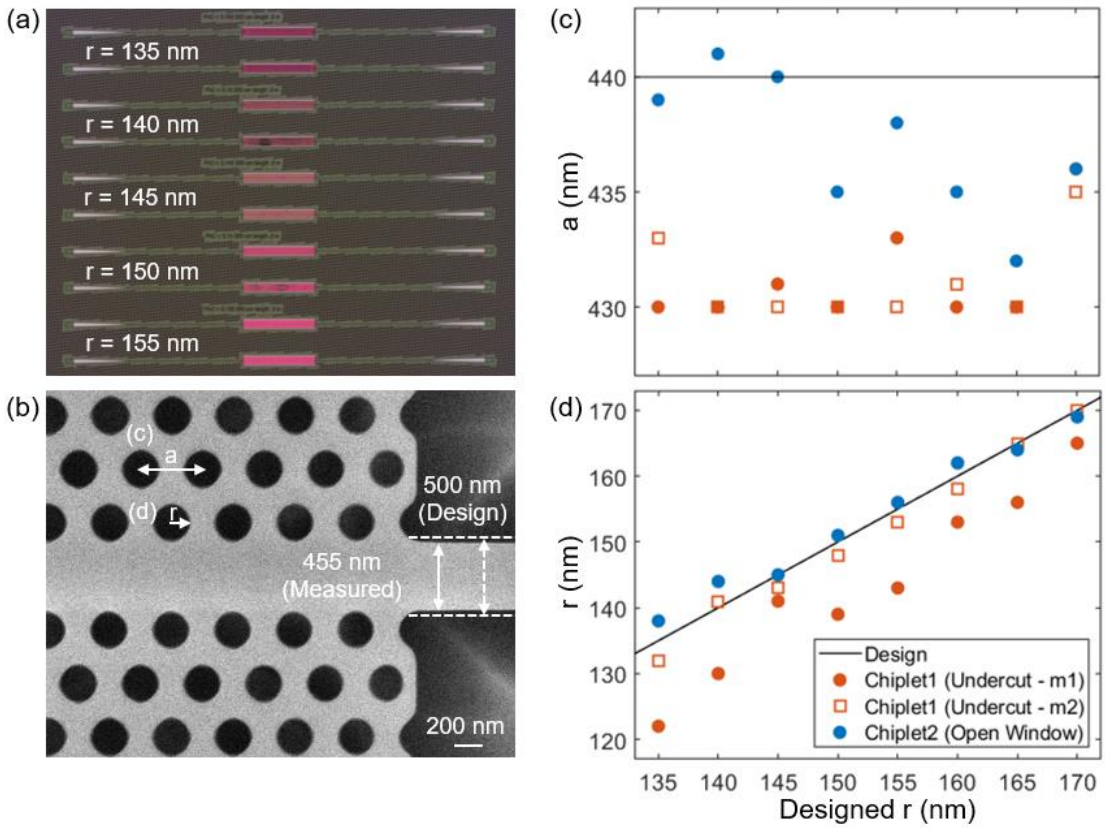

图 2. 不同芯粒器件的光子晶体参数测量。(a) 光子晶体波导（底切后）的光学显微镜图像，其半径以 5 纳米为增量，从 r=135 nm 增至 r=155 nm。(b) 耦合区域内光子晶体波导的扫描电子显微镜图像。晶格常数 a 和半径 r 的测量方式如箭头所示。(c) 和 (d) 分别为图 2(b) 的扫描电子显微镜图像中测得的 a 和 r 与设计半径 r 的关系。黑线表示设计参数。

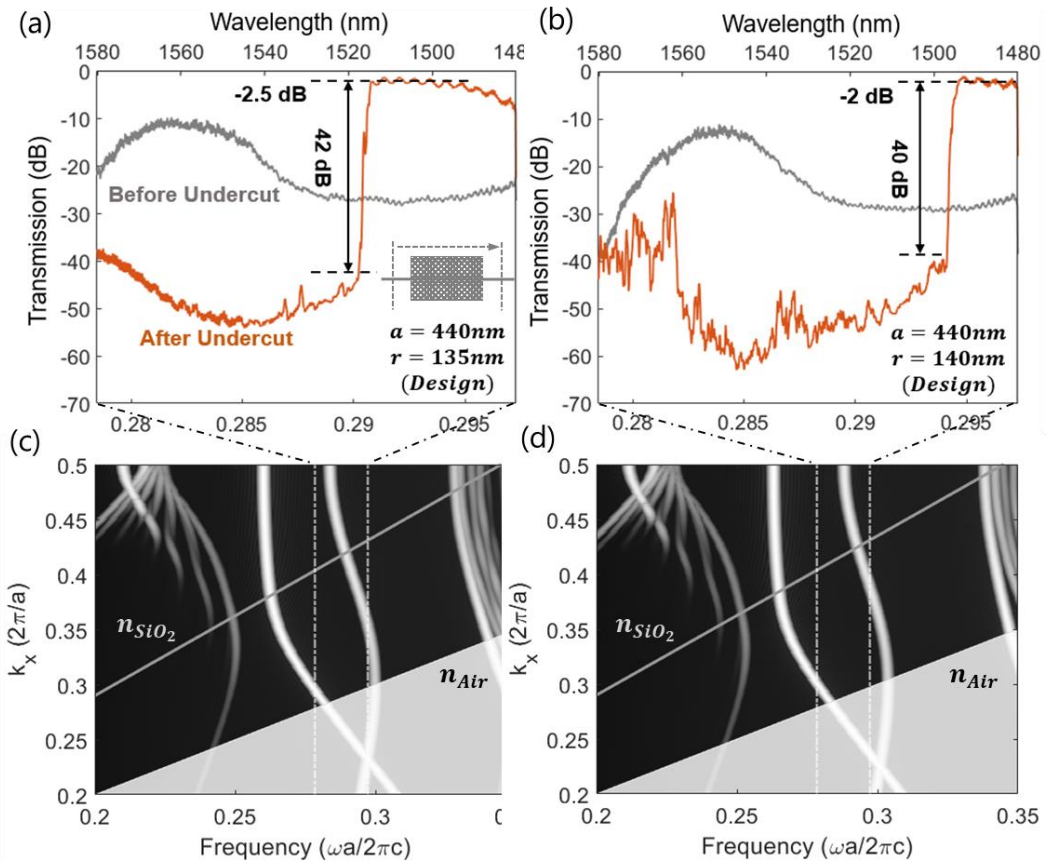

图3. 横跨各芯粒测得的制造光子晶体波导总损耗（不包括光栅耦合器损耗）。光子晶体晶格常数为440纳米。(a)和(b)分别为半径为135纳米和140纳米的光子晶体器件在底切前（灰色）和底切后（橙色）的情况；(c)和(d)为光子晶体波导类TE模式对应的光子带图。垂直点线表示(a)和(b)中的可调谐激光器范围。灰色虚线表示衬底的光线（底切前）。[与PTL发表的内容相比，带图计算结果已更新2022]

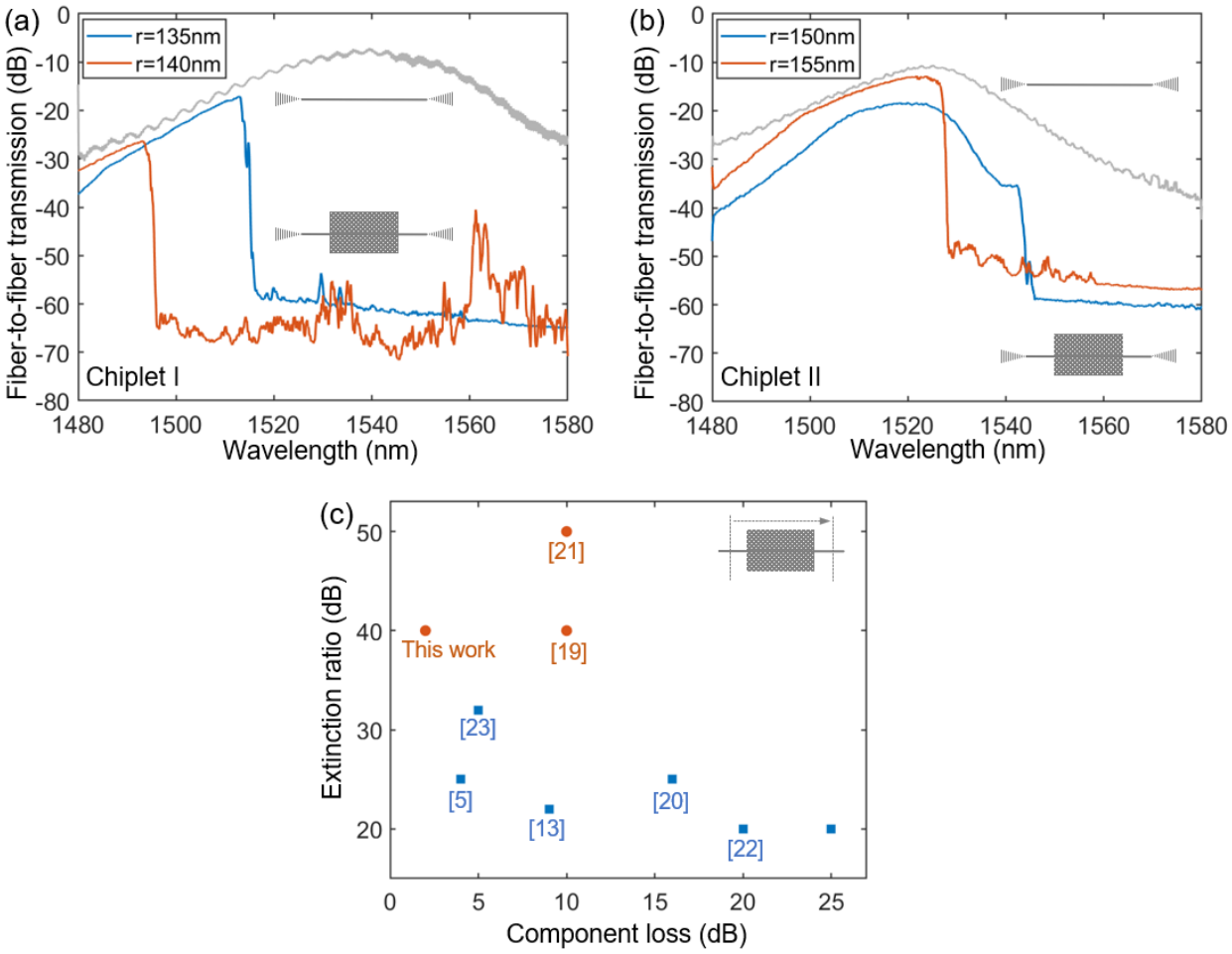

图 4：制造的光子晶体波导的实测光纤到光纤传输光谱（包含光栅耦合器损耗）及相应的耦合损耗（灰色）。光子晶体晶格常数 a=440纳米。(a) 芯粒 I：底切后，半径为 r =135 纳米（蓝色）和 r=140 纳米（橙色）的光子晶体器件的透射光谱；(b) 芯粒 II：底切后，半径为 r=150 纳米（蓝色）和 r=155纳米（橙色）的光子晶体器件的透射光谱；(c) 毫米级光子晶体波导[5,13,19-23]的线性响应比较。红色圆点表示采用深紫外光刻制作的光子晶体波导，蓝色方块表示采用电子束光刻制作的光子晶体波导。