一种利用布洛赫球方法构建经济高效且考虑布局的 n 位量子门的几何设计工具

AliAl-Bayaty[1] 和 Marek Perkowski[1]美国波特兰州立大学电气与计算机工程系。

（*电子邮箱：albayaty@pdx.edu）

（日期：2025年12月30日）

任何n位量子门的传统设计技术主要通过酉矩阵乘法实现，其中$n \geq 2$和 $1 \leq m \leq n-1$分别表示m个目标量子比特和$n-m$个控制量子比特。这些矩阵表示n位量子门所执行的量子旋转。对于量子设计人员而言，这种传统技术需要耗费大量计算时间和精力，可能会设计出量子成本过高的n位量子门。布洛赫球仅被用作可视化工具，以验证量子门执行量子旋转时传统设计的正确性。相比之下，本文提出一种新理念：将布洛赫球用作“几何设计工具”，以构建量子成本更低、更加经济高效的n位量子门。这一理念称为“布洛赫球方法（BSA）”。在 BSA 中，构建经济高效的n位量子门无需进行任何酉矩阵乘法。相反，通过布洛赫球的几何平面交点，以可视化方式选择此类量子门的量子旋转。BSA 能够高效地为n位量子门，在$n-m$ 个控制量子比特中映射m 个目标量子比特，从而满足量子计算机中物理相邻量子比特有限的布局连通性。实验表明，使用 BSA 构建的n位量子门，其量子成本始终低于采用传统量子设计技术构建的同类量子门。

arXiv:2601.00484v1 [quant-ph] 1 Jan 2026

I. 引言

在量子计算中，具有m个目标量子比特和$n-m$ 个控制量子比特的n比特量子门，通常可通过其完整酉矩阵集合[1–4]的乘法方法进行设计，其中$n \geq 2$ 以及 $1 \leq m \leq n-1$。每个酉矩阵都表示此类n比特量子门的一次量子旋转。通常，一些n比特量子门被用作构造其他n比特量子门的基础。例如，n比特托福利门[1–4] 主要用于构造n比特 Fredkin门[5–8]、n比特米勒门[7–10]、n比特佩雷斯门和n比特逆佩雷斯门[7,8,10,11] 。随后，可利用相位多项式方法[12,13]对n比特量子门进行完整的重新设计。此外，还可以使用酉矩阵乘法对这种基于相位的方法的正确性进行代数验证。

从理论上讲，一方面，Barenco 等人[1] 讨论了使用酉矩阵乘法构造3比特托福利门的方法。另一方面，Shende 和 Markov[12] 也使用相位多项式方法构造了3比特托福利门。这两种方法旨在设计经典布尔与门的量子对应门，该与门具有两个输入，即两个控制量子比特，以及一个输出，即一个目标量子比特。此外，还可以利用布洛赫球上的几何量子旋转，对这两种传统方法的正确性进行直观验证。因此，在量子计算中，布洛赫球主要被用作“几何可视化工具”，仅用于验证任意n比特量子门的最终传统设计。

实际上，我们注意到，在某些已定义的较高量子成本条件下，这两种传统方法无法生成高效的n位量子门。本文中，量子成本是指将量子电路转译（映射）到真实量子计算机（即量子处理单元（QPU））的布局（架构）后，所生成的原生（基）门的总数。以下三点观察促使我们开展这项研究，以尽量降低量子成本：

1. 每个量子处理器都具有有限连接布局，其中包含一定数量的物理相邻量子比特。例如，拥有133个量子比特的 ibm_torino 量子处理器采用重六边形布局，最多可连接四个物理相邻量子比特[14,15]。需要注意的是，设计阶段并未考虑这种有限连接布局，也就是说，传统的n位量子门设计并非布局感知方法。

2. 每个量子处理器都定义了一组受支持的原生门，这些门会出现在最终转译后的量子电路中。例如，ibm_torino 量子处理器支持恒等门（I）、泡利-X（X）、旋转X门（RX）、半旋转X门（√X）、旋转泡利-Z门（RZ）、旋转ZZ门（RZZ）和受控-Z门（CZ），其中量子旋转以 π_k 弧度和$k \in \mathbb{R}$定义。需要注意的是，对于当前的 IBM 量子处理器，I、X、RX、 √X 和 RZ 是单量子比特原生门，而 RZZ 和 CZ 是双量子比特原生门。

3. 由于非原生门需要进行分解，n比特量子门通常会被转译到包含大量原生门的量子处理器上。这意味着最终的转译后量子电路总是具有更高的量子成本。

请注意，量子处理器的有限连接布局可能会为转译后的量子电路添加额外的 SWAP门[16,17] ，以连接物理非相邻量子比特，这也会增加其量子成本。量子成本较高可能会降低转译后量子电路的保真度，因为这会加剧物理量子比特退相干，进而可能导致最终测量结果出现错误[18–20]。

基于上述三项观察，本文旨在提出一种新的几何设计方法

用于构建经济高效的n比特量子门，以降低量子成本，并实现面向布局的高效映射，将其映射到特定的量子处理器。该新型几何设计方法无需进行酉矩阵乘法，也无需采用相位多项式生成技术。相反，我们的方法主要将布洛赫球本身用作“几何设计工具”，通过可视化方式构建经济高效的n比特量子门。这种新方法称为“布洛赫球方法（BSA）”。在BSA中，通过布洛赫球上的几何平面交点，以可视化方式选择待构建n比特量子门所需的量子旋转。这些几何平面交点是布洛赫球XY平面（赤道）上的功能点。在我们的研究中，我们将这些功能点划分为“卦限”“象限”和“半圆”，因为对于原生门集合和布局几何结构已确定的特定量子处理器，所支持原生门的所有量子旋转都在该XY平面上进行。例如，IBM_torino量子处理器的以下原生门：(i) RZ($+\frac{\pi}{4}$)（即“T”门）和RZ($-\frac{\pi}{4}$)（即“T†”门）在卦限上进行量子旋转；(ii) RZ($+\frac{\pi}{2}$)（即“S”门）和RZ($-\frac{\pi}{2}$)（即“S†”门）在象限上进行量子旋转；(iii) RZ($+\pi$)（即“Z”门）在XY平面的半圆上进行量子旋转。

在布局几何结构方面，BSA 有效地强化了上述三项观察，具体如下。

1. 将m个目标量子比特映射到$n-m$个控制量子比特的中间位置，在连接物理非相邻量子比特时不添加交换门，从而克服特定量子处理器的有限连接布局限制。

2. 生成的n位量子门最初由特定量子处理器支持的原生门构建而成。

3. 生成的n位量子门被转译到特定量子处理器时，所支持的原生门数量与初始数量相同，因为无需进一步进行门分解。这意味着其最终转译后的量子电路始终具有较低的量子成本。

随后，利用 BSA，采用对称电路结构[1,7,8,21,22]，Clifford+T 门[3,8,22,23]，和 IBM 原生门，为 IBM 量子计算机设计了多种经济高效的n位量子门和量子库。我们设计的两种经济高效n位量子库分别是布局感知n位（GALA-n）算子[7] 和基于 Clifford+T 的布局感知n位（CALA-n）算子架构[8]，，二者均包含：(i) n位托福利门；(ii) n位布尔（与、与非、或、或非、蕴含和抑制）门[7,8,24]，；(iii) n位受控-$\sqrt{\text{X}}$ (CV) 和n位受控-$\sqrt{\text{X}}^\dagger$ (CV†) 门[1,7,8]，；(iv) n位弗雷德金门；(v) n位米勒门；以及 (vi) 布尔相位 SWAP“p-SWAP”门[22]，，其中 $2 \leq n \leq 5$ 为量子比特数，$-\pi \leq p \leq +\pi$ 为弧度。值得注意的是，GALA-n 和 CALA-n 量子库现已成为 IBM Qiskit 生态系统[25]的一部分。

在本研究中，我们还引入了一种新的通用指标，可高效计算最终转译到特定量子处理器后的量子电路的量子成本。这是对过去提出的若干成本指标的补充[9,26]。我们将这一指标称为“加权转译量子成本（WTQC）”，它是我们此前在[7,27]中提出的 TQC 的改进版本。WTQC 是以下四个组成部分的加权和：(i) 单量子比特原生门，(ii) 双量子比特原生门，(iii) 交换门，以及 (iv) 最终转译量子电路的深度；每个组成部分都有各自的重要性权重“W_i”（$W_i \geq 0$）。值得注意的是，WTQC 是一种技术相关成本指标，而马斯洛夫成本[26]是一种与技术无关的成本指标，不会计算转译后分解得到的非原生门，例如分解后的 3比特托福利门。请注意，马斯洛夫成本适用于快速近似评估成本，而 WTQC 则更适合评估针对特定量子处理器转译后的电路。通过实验，我们证明，经 IBM 量子处理器转译后，使用 BSA 构建的不同n比特量子门和运算符，其 WTQC 始终低于采用传统设计方法构建的对应门和运算符。

II. 预备知识

A. 布洛赫球

布洛赫球是一个位于三维空间中的几何球体，该空间包含 X、Y 和 Z 三条空间轴，用于表示量子比特的量子态。当一系列量子门作用于量子比特时，布洛赫球会将希尔伯特空间中的这类量子操作可视化[3,4]。因此，布洛赫球常用于量子计算，作为几何可视化（及验证）工具。图 1 描绘了量子比特的六种不同基态，每种状态都表示三条空间轴之一与布洛赫球的交点。

符号中含有 X（表示泡利-X）、Y（表示泡利-Y）或 Z （表示泡利 -Z ）的 n 位量子门，分别会使量子比特的状态在布洛赫球内绕 X、Y 或 Z 轴旋转，其中$n \geq 1$。此类绕空间轴的量子旋转依赖于一个以弧度表示的指定旋转角（$\pm\theta$），如图 1 所示；其中，$+\theta$ 表示逆时针旋转，$-\theta$ 表示顺时针旋转，适用于 $-\pi \leq \theta \leq +\pi$。例如，以下 Z门会使量子比特的状态绕 Z轴旋转指定的 θ 角度：

- Z 门执行 $+\pi$ 弧度的量子旋转。
- Z 门执行 $+\frac{\pi}{2}$ 弧度的量子旋转。$\sqrt{\text{Z}}$ 门即所谓的“S”门[1,3,4]。
- Z 门执行 $+\frac{\pi}{4}$ 弧度的量子旋转。$\sqrt[4]{\text{Z}}$ 门即所谓的“T”门[3,4,13]。

请注意，所有n位量子门都是酉门[1,3,4]，其中少数是非厄米门[1,3,4]，，也就是说，它们的量子操作不等于自身的逆操作，如前述的 S 门和 T门。此外，某些旋转门会改变量子比特在特定状态下的全局相位。

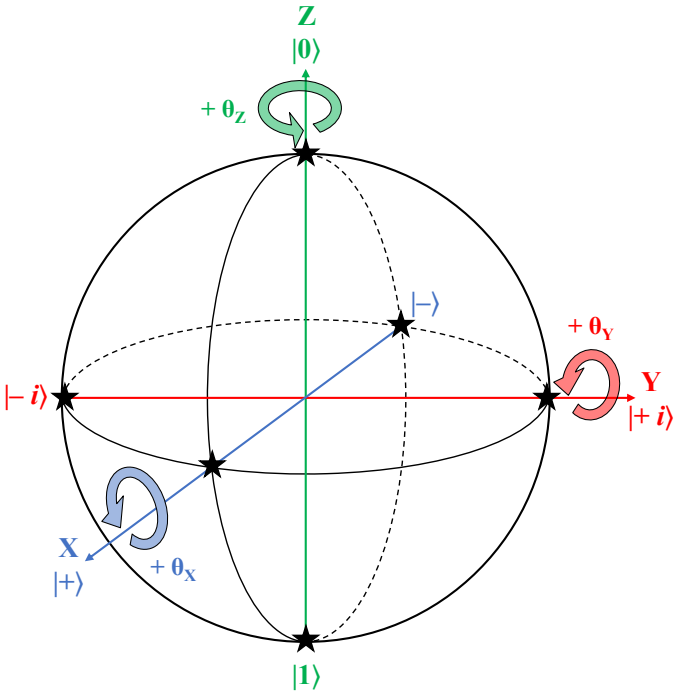

图 1. 布洛赫球是一个三维空间，具有三个空间轴（X、Y 和 Z），用于表示量子比特的六种不同基态（星号）：(i) 与布洛赫球相交于 Z 轴上的 $|0\rangle$和 $|1\rangle$ 态，(ii) 与布洛赫球相交于 X 轴上的 $|+\rangle$和 $|-\rangle$态，以及 (iii) 与布洛赫球相交于 Y 轴上的 $|+i\rangle$ 和 $|-i\rangle$ 态。

因此，旋转门的选择可能是电路设计中的关键因素。例如，由于两种门之间存在 $-i$的全局相位差，Z 门与 IBM 原生的 RZ(+π) 门并不相同。因此，RZ(+π) = $e^{-i\frac{\pi}{2}Z} = \begin{bmatrix} e^{-i\frac{\pi}{2}} & 0 \\ 0 & e^{+i\frac{\pi}{2}} \end{bmatrix} = -i\,\mathrm{Z}$

B. Clifford+T 门与对称电路结构

Clifford+T 门[3,8,22,23] 包括一组 (i) 单量子比特门，即 I、X、Y、Z、阿达马门 (H)、 $\sqrt{\mathrm{X}}$、 $\sqrt{\mathrm{X}}^\dagger$、S、$\mathrm{S}^\dagger$、T 和 $\mathrm{T}^\dagger$；以及 (ii) 双量子比特门，即受控 X 门（CX、受控非门或费曼门）、受控 Y 门（CY）、CZ门和 SWAP。Clifford+T 门在量子计算中发挥着重要作用，因为它们：(i) 反转泡利门的相位；(ii) 由其他泡利门构造出一个泡利门，如下文式 (1) 所示，并在表 I 中列出。其中，C 是 Clifford+T 门，P_σ 是泡利门，P_Σ 是结果泡利门，符号 (†) 表示共轭转置（伴随）算子，符号 (·) 表示矩阵乘法算子[1,3,4,8,22,23]。

$$\mathrm{C}\cdot\mathrm{P}_\sigma\cdot\mathrm{C}^\dagger = \mathrm{P}_\Sigma \tag{1}$$

对于不同的量子计算机，克利福德+T门（CTG）大多作为原生门受到支持。例如，

表 I. 用于反转泡利门相位并构造其他泡利门的 Clifford+T 门变换示例。

C	·	P_σ	·	$\mathrm{C}^\dagger$	=	P_Σ
H	·	Z	·	H	=	X
S	·	X	·	$\mathrm{S}^\dagger$	=	Y
H	·	X	·	H	=	Z
Z	·	X	·	Z	=	−X
Z	·	Y	·	Z	=	−Y
X	·	Z	·	X	=	−Z

基于 ibm_torino 量子处理器的原生门，克利福德+T门仅限于集合 {X, Z, 阿达马门，$\sqrt{\mathrm{X}}$, S门, $\mathrm{S}^\dagger$, T门, $\mathrm{T}^\dagger$, CZ门}，本文将其记为 CTG_0。一方面，CTG_0 中绕布洛赫球 X轴旋转的门是 X 门和 $\sqrt{\mathrm{X}}$ 门。另一方面，CTG_0 中绕布洛赫球 Z轴旋转的门是 Z 门、S门、$\mathrm{S}^\dagger$、T门、$\mathrm{T}^\dagger$和 CZ门。CTG_0 中的阿达马门主要用于量子计算，通过将量子比特的状态分别从 Z轴（$|0\rangle$或 $|1\rangle$）变换到 XY平面（$|+\rangle$或 $|-\rangle$），反之亦然，从而创建叠加态。通常，阿达马门、$\sqrt{\mathrm{X}}$ 门和 $\sqrt{\mathrm{X}}^\dagger$ 可用作叠加门。不过，在使用 $\sqrt{\mathrm{X}}$ 和 $\sqrt{\mathrm{X}}^\dagger$ 作为叠加门，为各种量子计算机构建经济高效的n比特门时，需要考虑不同的分析方法[28]。

值得注意的是，对于当前的 IBM量子处理单元，CNOT门是双量子比特非原生门，可以将其分解为 Clifford门集合 {阿达马门, CZ门, 阿达马门}，其中阿达马门作用于目标量子比特。阿达马门也是单量子比特非原生门，可以将其分解为 Clifford门集合 {S门，$\sqrt{\mathrm{X}}$, S门}。所有这些分解后的 Clifford门都是 IBM原生门。

对于$n \geq 2$ 个量子比特，n 位量子门有$n-1$ 个控制（输入）量子比特和一个目标（输出）量子比特，但 SWAP、Fredkin（CSWAP）以及开发者的特定用途门除外。所有 $n-1$ 个控制位都连接到一个目标。对于对称电路结构，通过在$n-1$ 个控制位之间路由（重新映射）目标，n 位量子门便能以较低成本适配任何量子计算机的物理相邻量子比特的有限连接布局。因此，对于此类 n 位量子门，绝不会使用交换门来连接量子计算机中的物理非相邻量子比特，其转译后量子电路的最终量子成本也会显著降低。

图 2 展示了针对 $2 \leq n$ 位量子比特的任意$n \leq 4$ 位对称量子门，其中 SP_1 和 SP_2 是由 H、$\sqrt{\mathrm{X}}$ 和 $\sqrt{\mathrm{X}}^\dagger$构成的叠加门； θ表示克利福德+T 门 {Z, S, $\mathrm{S}^\dagger$, T, $\mathrm{T}^\dagger$} 以及 IBM 原生 RZ($\pm\theta$) 门的旋转角，且所有 θ都可以取相同或不同的值。

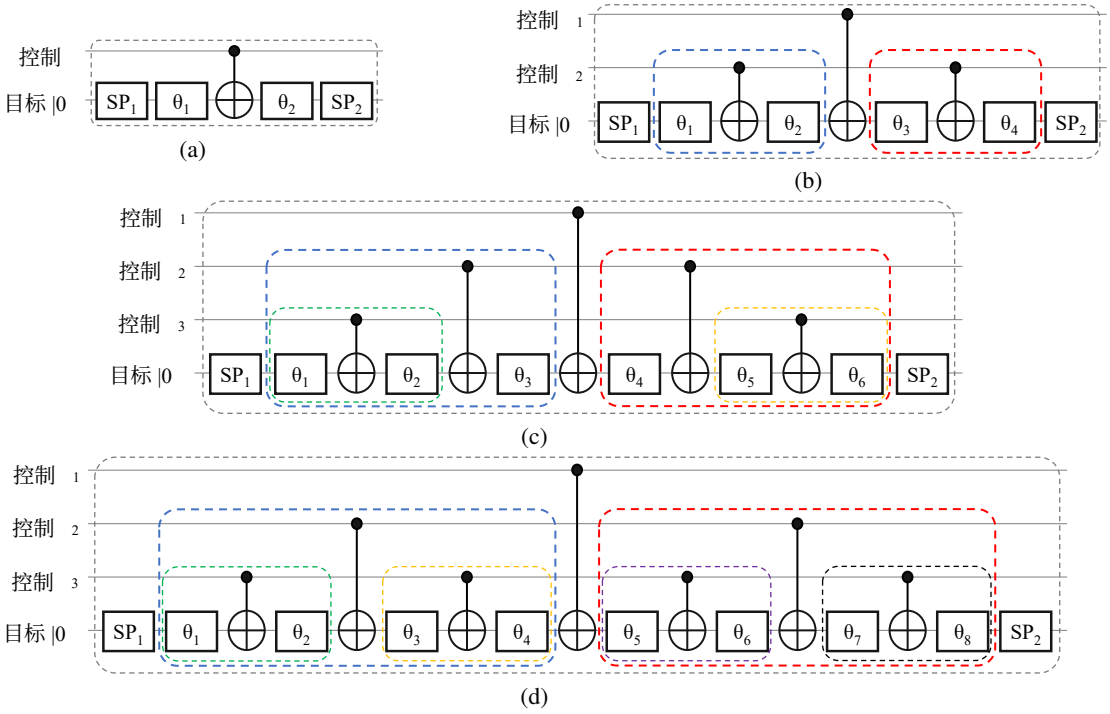

图 2. 任意n位对称量子门：(a) 2 位对称门，(b) 3 位对称门，(c) 4 位对称门，以及 (d) 4 位对称门，其中 $2 \leq n \leq 4$，彩色矩形表示对称性[27,29]。

III. 方法

A. 布洛赫球方法（BSA）

从几何角度看，坐标平面和平行平面是布洛赫球内垂直于各个三维坐标空间轴的二维平面。图 3 展示了不同的坐标平面和平行平面，例如 XY 平面、XZ平面、YZ平面，以及垂直于布洛赫球内三个坐标轴的m 个平行平面（P）；其中，$m \geq 1$，黑点表示与布洛赫球相交形成的圆所产生的“半圆”“象限”和“卦限”分段。

本文提出了一种新方法，利用不同坐标平面与平行平面的交点，以几何方式设计各种经济高效的 n 位量子门。因此，我们的方法将布洛赫球用作“几何设计工具”，以直观地构造n位量子门。我们将这一方法称为“布洛赫球方法（BSA）”。BSA 的经济高效性主要依赖于引言部分所讨论的前述三点观察、Clifford+T 门的使用，以及对称电路结构。

在[7,8,21,22,27,29], 中，我们讨论了如何使用 BSA 为 IBM 量子计算机直观地设计任意n位量子门。由于所有 IBM 原生门的量子操作主要使量子比特的状态绕布洛赫球的 X轴和 Z轴旋转，因此我们利用布洛赫球的 XY平面（如图 3(a) 所示）直观地设计不同的n位量子门。XY平面与布洛赫球的交线被划分为若干分段，用于表示作用于量子比特的 IBM原生RZ门所产生的量子旋转（$\pm\theta$），如下文所述的三组，其中$-\pi \leq \theta \leq +\pi$ 弧度。我们在每条交线上选取一个量子基态，并利用该状态在各种量子旋转下的映像，以不同方式细分交线。

1. “半圆”分段是布洛赫球与 XY平面的交线的一半，表示 Z门的量子旋转；也就是说，我们使用基态经过 RZ($\pm\pi$) 门作用后得到的映像，将交圆细分。这里，我们将交圆视为由两个半圆组成。

2. “象限”分段的获取方法是：将上述第 (1) 组中的 RZ($\pm\pi$) 门替换为 S 门或 $S^\dagger$门，也就是分别替换为 RZ($+\frac{\pi}{2}$) 和 RZ($-\frac{\pi}{2}$)，以及它们的重复门。这里，交圆由四个象限组成。3. “卦限”分段的获取方法是：将上述第 (1) 组中的 RZ($\pm\pi$) 门替换为 T 门或 $T^\dagger$门，也就是分别替换为 RZ($+\frac{\pi}{4}$) 和 RZ($-\frac{\pi}{4}$)，以及它们的重复门。这里，交圆由八个卦限组成。

值得注意的是，在 XY 平面中，IBM 原生 $\overline{\text{X}}$、$\sqrt{\text{X}}$ 和 RX 门分别使量子比特的状态绕 X轴旋转 $+\pi$、$+\frac{\pi}{2}$ 和 $\pm\theta$ 弧度。然而，当控制量子比特处于状态 $|1\rangle$ 时，IBM 原生受控非门会使其目标量子比特的状态绕 X轴旋转 $+\pi$ 弧度。否则，不会发生旋转。

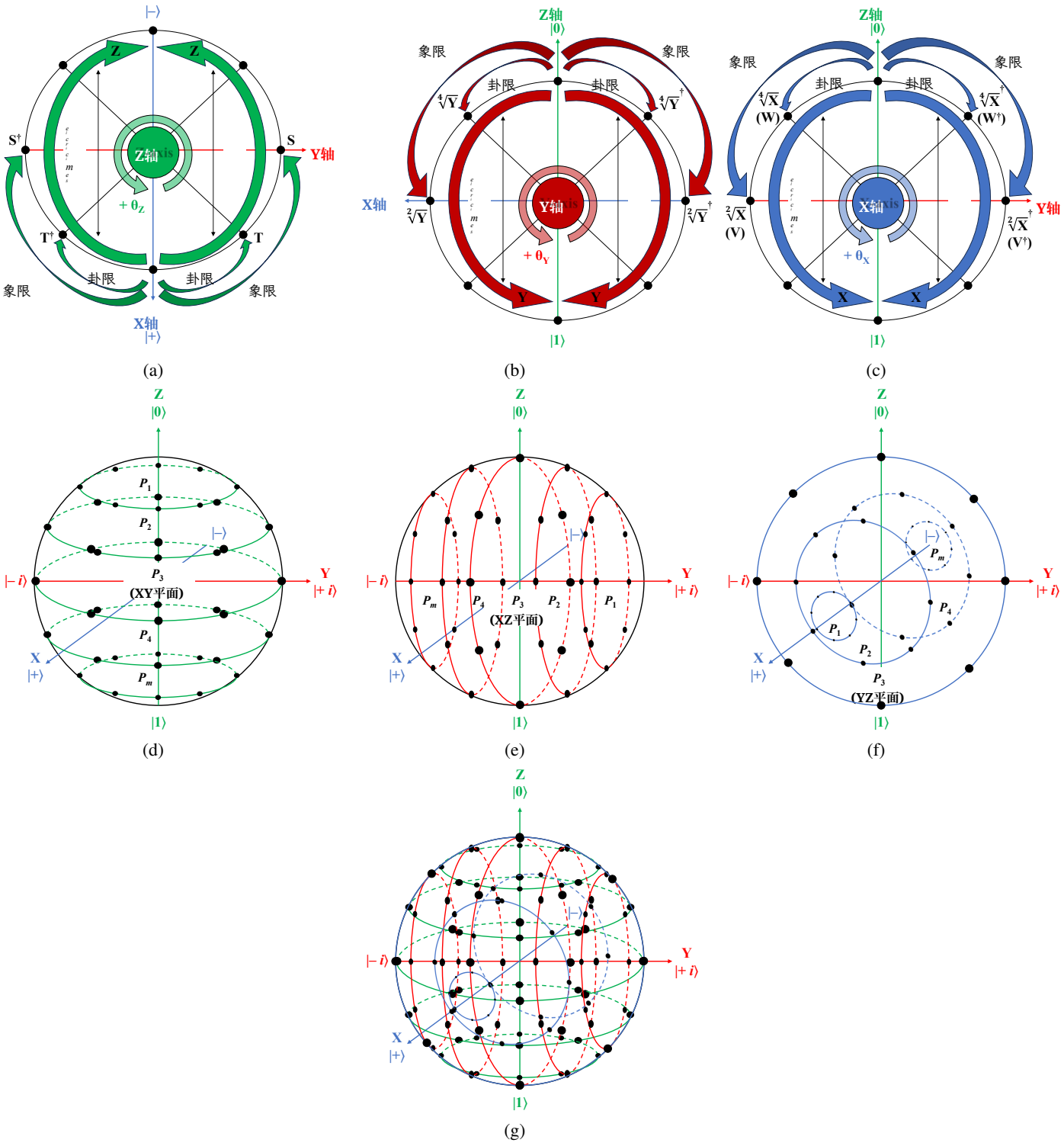

图 3. 与布洛赫球相交且垂直于各坐标轴的坐标平面和平行平面（P）示意图：(a) 垂直于 Z轴的 XY平面与布洛赫球相交，如 (d) 中的 P_3；(b) 垂直于 Y轴的 XZ平面与布洛赫球相交，如 (e) 中的 P_3；(c) 垂直于 X轴的 YZ平面与布洛赫球相交，如 (f) 中的 P_3；(d) m 个垂直于 Z轴的平行平面；(e) m 个垂直于 Y轴的平行平面；(f) m 个垂直于 X轴的平面；(g) 三组m 个平行平面，每组都垂直于布洛赫球的三个坐标轴之一，其中 $m \geq 1$，黑点将它们与布洛赫球的轴向交线划分为半圆、象限和卦限[22,27,29]。

通常，基于量子计算机所支持的 Clifford+T 门作为原生门，BSA 还可以利用布洛赫球上的其他坐标平面和平行平面（例如 XZ平面和 YZ平面，如图 3(b) 和图 3(c) 所示）为其他量子计算机（例如 Intel、Google 和 Rigetti）构建通用且经济高效的n位量子门。因此，我们提出 BSA，将其作为通用且开放的几何框架，供未来量子计算研究用于构建复杂、有趣且创新的n位量子门、电路和库。

B. BSA设计步骤

在 BSA 中，以下步骤说明如何利用 XY 平面、Clifford+T 门（CTG）和对称电路结构（见图 2），为 $n-1$ 个控制位和一个目标设计经济高效的n位量子门，其中$n \geq 2$表示量子比特数。

步骤 1： 使用真值表[24], 卡诺图[24], 二叉决策图（BDD）[30,31], 等方法，描述待构建n位门所需实现的操作（布尔逻辑和量子行为）。

步骤 2： 使用一个 H 门，将目标量子比特的量子态从布洛赫球的 Z轴变换到 XY平面。请注意，根据门的操作目的，目标量子比特最初被设定为 $|0\rangle$ 或 $|1\rangle$ 态。H 门可以分解为由三个 Clifford 门组成的序列 $\{S, \sqrt{X}, S\}$。

步骤 3： 对于目标量子比特，将所有 Clifford+T 门定义为初始集合 $CTG_0 = \{H, X, \sqrt{X}, Z, S, S^\dagger, T, T^\dagger, CNOT\}$。CNOT 门可以通过序列 {H, CZ, H} 生成。

步骤 4： 如果目标量子比特不控制其他量子比特，则 CTG_0 限制为集合 $CTG_1 = \{H, X, \sqrt{X}, Z, S, S^\dagger, T, T^\dagger\}$。否则，$CTG_1 = CTG_0$。

步骤 5： 对于目标，将 XY平面的所有分段（$_0$ =半圆、象限、卦限）定义为初始集合 SEG。

步骤 6： 由于 SEG_0 仅标识绕布洛赫球 Z轴旋转的量子门，因此 CTG_1 仅限于 $CTG_2 = \{Z、S门、S^\dagger、T门、T^\dagger门\}$。假设目标不需要绕布洛赫球 X轴进行量子旋转。否则，此步骤可以忽略，且 $CTG_2 = CTG_1$，但这会影响后续步骤中针对不同量子计算机选择量子旋转。

步骤 7： 令n_{CNOT} 表示从控制位到目标的 CNOT门总数，并将新的集合 CTG_3 和 SEG_1 定义如下。

- 如果$n_{CNOT} = 1$，则 $CTG_3 = \{S门、S†门、T门、T†门\}$，$SEG_1 = \{象限、卦限\}$。
- 如果 $n_{CNOT} = 2$，那么一组 IBM原生RZ门可为任意 SEG1 定义 $CTG_3 = \{RZ(\theta) \mid \theta \leq \pm\frac{\pi}{3}\}$。
- 如果 $n_{CNOT} = 3$，那么 $CTG_3 = \{T, T†\}$ 和 $SEG_1 = \{八分之一\}$。
- 如果$n_{受控非门} > 3$，那么一组 IBM原生RZ门可为任意 SEG1 定义 $CTG_3 = \{RZ(\theta) \mid \theta \leq \pm \frac{\pi}{n_{受控非门}+1}\}$。

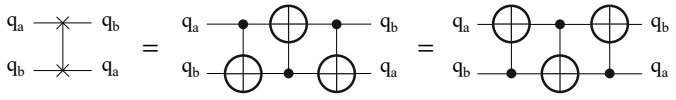

图 4. SWAP门（左侧）的示意图，以及使用三个受控非门进行等效分解的示意图（中间和右侧），用于交换两个任意编号的物理相邻量子比特（q_a 和 q_b）的状态。

步骤 8： n_{CNOT} 以及 CTG_3 的置换门序列应与上述**步骤 1** 中描述的量子操作（逻辑与行为）相匹配，而该操作可基于 XY平面上找到的 SEG_1 进行设计和可视化。

步骤 9： 使用另一个 H门，将目标的最终到达量子态从 XY平面重新变换到布洛赫球的 Z轴。

步骤 10： 最后，将目标经重新变换后的量子态视为该门的输出。例如，目标处于 $|1\rangle$ 状态表示解，而处于 $|0\rangle$状态则表示无解。

C. 加权转译量子成本与布局

在[7,27], 中，我们讨论了针对转译到任意量子计算机有限连接布局中的转译后量子电路，进行最终量子成本计算的一种新指标，称为“量子转译成本（TQC）”。然而，本文提出了TQC的一种通用变体指标，称为“加权转译量子成本（WTQC）”。如式（2）所示，对于最终的转译后量子电路，WTQC是以下四个组成部分的加权和，其中W_i 是N_1,、N_2,、XC和D 各组成部分的加权重要性，且$W_i \geq 0$。

1. N_1 是转译后电路中所有单量子比特原生门的总数。
2. N_2 是转译后电路中所有双量子比特原生门的总数。
3. XC 是所有分解后的SWAP门的总数（见图4），表示所使用的物理相邻与非相邻量子比特之间的交叉连接（XC）。4. D 是转译后电路的深度，即N_1,、N_2,和XC的关键最长路径。

$$\mathrm{WTQC} = W_1 \cdot N_1 + W_2 \cdot N_2 + W_3 \cdot XC + W_4 \cdot D \qquad (2)$$

值得注意的是，对于式（2）中的所有$W_i = 1$，如果使用 BSA 设计一个n比特量子门，那么便可立即预测其最终转译后的量子电路在特定 QPU 上的 WTQC，因为该量子门最初就是使用该 QPU 支持的原生门构建的。如果一个n比特量子门仅使用一组特定的物理相邻量子比特，

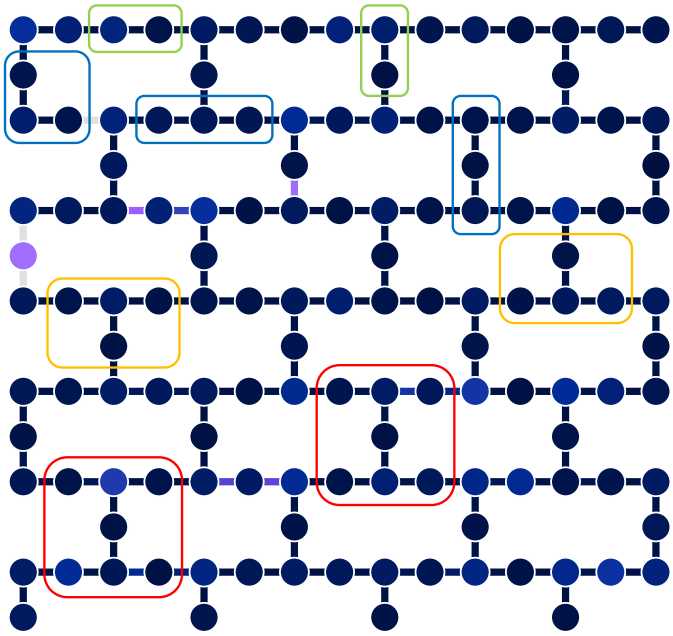

图 5. IBM_Torino 量子处理器中包含 133个量子比特[14,15] 的重六边形布局，展示了任意的n 个物理相邻量子比特集合：(i) 由绿色标示的两个物理相邻量子比特集合（$n=2$）、(ii) 由蓝色标示的三个物理相邻量子比特集合（$n=3$）、(iii) 由橙色标示的四个物理相邻量子比特集合（$n=4$），以及 (iv) 由红色标示的七个物理相邻量子比特集合（$n=5$，另有两个辅助量子比特[8]）。

那么$XC=0$ 与W_4 可忽略不计。例如，图 5 展示了 133 个量子比特的 ibm_torino QPU 重六边形布局中任意一组n 个物理相邻量子比特，其中 (i) $2\le n\le 5$ 个量子比特；(ii) 物理量子比特（圆圈）的颜色表示单量子比特原生门的特性，例如 T1（以 μs 为单位的弛豫时间）、T2（以 μs 为单位的退相干时间）、读出错误等；(iii) 通道（连线）的颜色表示双量子比特原生门的特性，例如门时长（以 ns 为单位）和错误率；(iv) 上述 (ii) 和 (iii) 中的圆圈和连线按数值从低（颜色较深）到高（颜色较浅）进行缩放[14,15]。

根据图 2(b) 和图 5，可以使用 BSA 以经济高效的方式设计一个对称的 3 位量子门（两个控制位和一个目标），方法是将两个控制位（控制$_1$ 和控制$_2$）通过几何映射分别映射到编号为“15”和“20”的物理量子比特，并将位于这两个控制位之间的目标映射到编号为“19”的物理量子比特，如最左侧的蓝色组所示。因此，该 3 位门的 WTQC 显著降低，因为$XC=0$，即无需添加 SWAP 门来连接这三个物理相邻量子比特，同时生成的D也更少。

对于任何 IBM 量子处理器的重六边形布局和 $3<n\le 5$ 个量子比特，也可以通过 BSA 经济地设计对称的n比特量子门：为控制位选择不同的$n-1$ 个物理相邻量子比特，并从这些控制位中映射一个物理相邻量子比特作为目标。

表 II. 两个控制（输入）量子比特和一个目标（输出）量子比特的 3比特托福利门布尔逻辑的量子真值表。

$\|$控制$_2\rangle$	$\|$控制$_1\rangle$	$\|$目标$\rangle$	布尔逻辑输出
$\|0\rangle$	$\|0\rangle$	$\|0\rangle$	假
$\|0\rangle$	$\|1\rangle$	$\|0\rangle$	否
$\|1\rangle$	$\|0\rangle$	$\|0\rangle$	否
$\|1\rangle$	$\|1\rangle$	$\|1\rangle$	True

IV. 结果与讨论

在我们的 GALA-n[7] 和 CALA-n[8] 量子库中，我们讨论了如何使用 BSA 以几何方式设计经济的n比特量子门和算子，其中 $2\le n\le 5$ 个量子比特。为简洁起见并便于演示，我们将上述十个 BSA 设计步骤用于以几何方式构造经济的 3 比特托福利门，具体如下。

步骤 1： 根据表 II 中的真值表，描述待构建的 3比特托福利门的布尔逻辑（即量子行为）。该门仅当两个控制位均处于 $|1\rangle$ 状态时，才输出 $|1\rangle$ 的状态。注意，由于该门仅使用三个量子比特且不含任何辅助量子比特，我们可以直接设计其量子电路，如图 2(b) 所示，其中目标最初设为 $|0\rangle$ 状态。

步骤2： 使用 H门将目标的状态从布洛赫球的 Z轴变换到 XY平面，如图 2(b) 中 SP$_1$ 所示。

步骤 3： 对于目标，对图 2(b) 中所有 θ’ 的$\overline{门}$应用 CTG$_0$ = {H, X, $\sqrt{X}$, Z, S,S†, T, T†, 受控非门}。

步骤 4： 由于目标量子比特不控制其他量子比特，因此对于图 2(b) 中所示的所有 θ $\overline{门}$，CTG$_1$ = {阿达马门, X, $\sqrt{X}$, Z, S门, S†, T门, T†}。

步骤5： 对于目标量子比特，SEG$_0$ ={半圆、象限、卦限}，如图 3(a) 所示。

步骤 6： 对于目标量子比特，CTG$_2$ ={Z, S门, S†, T门, T†}，因为对于图 2(b) 中所示的所有 θ 门，都不需要沿布洛赫球 X轴进行量子旋转。

步骤 7： $n_{CNOT}=3$，然后对于图 2(b) 中所示的所有 θ 门，CTG$_3$ = {T门, T†}，并且 SEG$_1$ ={卦限}。

步骤 8： n_{CNOT} 以及 CTG$_3$ 的置换门序列，应在几何上与表 II 中表达的基于量子的布尔逻辑相匹配；图 6 对这一步骤进行了几何可视化。

步骤 9： 根据表 II 和图 6，目标的最终到达态通过 H门从布洛赫球的 XY平面重新变换到 Z 轴，如图 2(b) 所示，SP$_2$。

步骤 10： 目标重新变换后的量子态就是该 3比特托福利门的输出，即当两个控制位都处于 $|1\rangle$ 态时，目标处于 $|1\rangle$ 态表示找到解。否则，对于两个控制位的所有其他组合，目标均表示无解（$|0\rangle$），如表 II 所示。

请注意，在上文的**步骤 8** 中，我们发现，对于所有 θ，CTG$_3$ 的精确置换门序列为

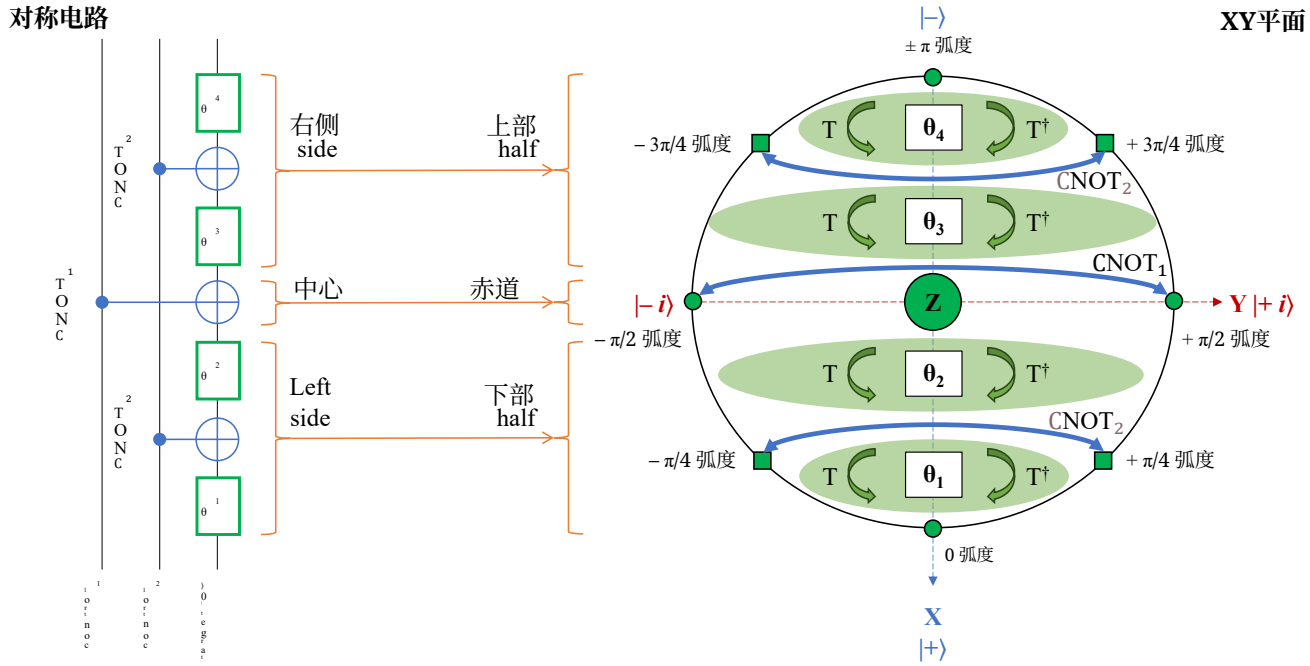

图 6. 对称电路中 3比特托福利门的量子门与其在 XY平面内的量子旋转之间的几何匹配可视化，其中，沿 X轴和 Z轴的所有量子操作（门和旋转）分别用蓝色和绿色表示，并且每个 θ 都有一组置换门 $CTG_3 = \{T, T^\dagger\}$。请注意，本图省略了 SP_1 和 SP_2（如阿达马门）门，因为此时目标位于 XY平面内[7,8,27]。

列 $\{\theta_1 = T^\dagger, \theta_2 = T, \theta_3 = T^\dagger, \theta_4 = T\}$，从而成功设计出与表 II 中基于量子的布尔逻辑相匹配的 3 位Toffoli门。表 III 从解析角度验证了对于所有 θ，CTG_3 的此类精确门选择，其中 $\frac{\alpha}{\beta}\frac{\pi}{=}\frac{1}{\sqrt{2}}\left(|0\rangle + e^{i\frac{\alpha}{\beta}\pi}|1\rangle\right)$，$\alpha$和 $\beta \in \mathbb{R}$，$e^{\pm ix} = \cos(x) \pm i\sin(x)$，而“–”表示未对目标[7,8,27]应用门。

在我们的研究中[8,27]，，我们还研究了其他排列顺序和序列，用于选择上述**步骤 8** 中找到的 CTG_3 的门，即通过添加两个辅助（AX）量子门，构造出如图 7 所示的各种 3 位量子布尔门。随后，所构造的 3 位量子布尔算子包括与、与非、或、或非、蕴含和抑制门。表 IV 从分析角度说明了图 7 所示 3 位对称电路中所有θ的 CTG_3 排列顺序和序列，其中目标初始设置为状态 $|0\rangle$。请注意，在图 7 中，AX_1 门为未来构造其他有用的量子布尔算子和基于相位的算子而保留，以供后续研究。

值得注意的是，表 IV 中的量子布尔算子可有效用于构建布尔预言机[32–34]和布尔哈密顿量变换预言机[35,36]，，尤其适用于逻辑结构为和之积（POS）[24,37]，、积之和（SOP）[24,38]，、异或积之和（ESOP）[39,40]，约束的可满足性问题（CSP–SAT）[41]，，以及设计由两个汉明距离不同的乘积门构成的异或函数[42]，，仅举几例。

本文提出的 BSA，以及旋转角（θ's）、叠加门（SP_1 和 SP_2）与辅助门（AX_1 和 AX_2）的参数选择和修改，都是未来量子计算研究值得探讨的开放课题；这些内容构成了一个初步的几何设计框架，可依据不同量子计算机的布局和n 个物理相邻量子比特的数量，构建有趣且经济高效的n位量子布尔算子和基于相位的算子。

基于 GALA-n ($2 \le n \le 4$) 和 CALA-n ($2 \le n \le 5$) 量子库，我们分别采用传统设计方法和 BSA 设计了各种n位量子门和算子的实验。这些实验随后使用拥有 127 个量子比特的 IBM_brisbane QPU[43]进行了转译。采用传统设计方法构建的实验使用标准 IBM 转译器[44]，进行转译，即这些实验的逻辑量子比特由该转译器自动映射到相应的物理量子比特。而使用 BSA 构建的实验则根据该 QPU 的布局几何结构，采用我们手动指定的逻辑量子比特到相应物理量子比特的映射方案进行转译。

请注意，转译器生成的转译电路通常成本高昂且结构不对称。例如，图 8 展示了 IBM 转译流程中，如何将 IBM 非原生的 3 比特托福利门分解为由 IBM 原生门组成的不对称电路。因此，通常会添加交换门来连接图 5 所示的物理非相邻量子比特（即使它们在物理上相邻），从而增加

表 III. 对 3比特托福利门[7,8,27]中所有 θ 的精确门选择进行的解析验证。

$\lvert$控制$_2$ 控制$_1\rangle$	SP_1 (阿达马门)	$\theta_1(T^\dagger)$	受控非门$_2$	θ_2 (T)	受控非门$_1$	$\theta_3(T^\dagger)$	受控非门$_2$	θ_4 (T)	SP_2 (阿达马门)	布尔逻辑输出
$\lvert 0\,0\rangle$	$\lvert+\rangle$	$\frac{7\pi}{4}$	–	$\lvert+\rangle$	–	$\frac{7\pi}{4}$	–	$\lvert+\rangle$	$\lvert 0\rangle$	假
$\lvert 0\,1\rangle$	$\lvert+\rangle$	$\frac{7\pi}{4}$	–	$\lvert+\rangle$	$\lvert+\rangle$	$\frac{7\pi}{4}$	–	$\lvert+\rangle$	$\lvert 0\rangle$	假
$\lvert 1\,0\rangle$	$\lvert+\rangle$	$\frac{7\pi}{4}$	$\frac{\pi}{4}$	$\lvert+i\rangle$	–	$\frac{\pi}{4}$	$\frac{7\pi}{4}$	$\lvert+\rangle$	$\lvert 0\rangle$	假
$\lvert 1\,1\rangle$	$\lvert+\rangle$	$\frac{7\pi}{4}$	$\frac{\pi}{4}$	$\lvert+i\rangle$	$\lvert-i\rangle$	$\frac{5\pi}{4}$	$\frac{3\pi}{4}$	$\lvert-\rangle$	$\lvert 1\rangle$	True

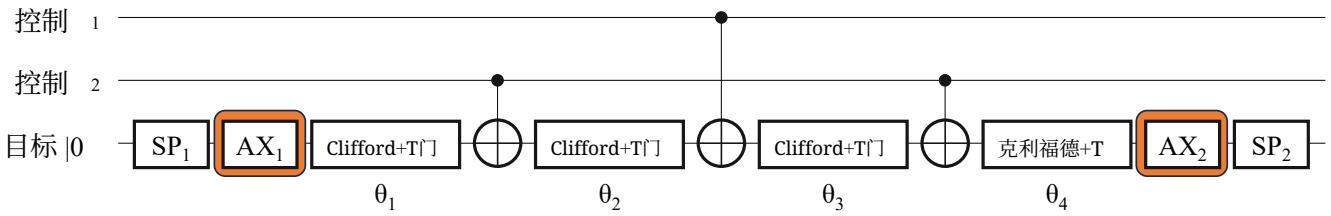

图 7. 我们为 CALA-n 3 位量子门设计的广义对称电路结构，其中所有 θ（即 θ_1、θ_2 和 θ_3，以及 θ_4）均为 Clifford+T 门，SP_1 和 SP_2 为叠加门，AX_1 和 AX_2 为构建各种 3 位量子布尔门的辅助门，目标量子比特初始设置为状态 $|0\rangle$[8]、[27]。

此类转译电路的最终量子成本。相比之下，我们首先采用对称结构（见图 2）构造电路，以便 BSA 高效利用这些结构，并使电路以较低成本适配特定量子计算机的布局几何结构。此外，我们手动分配物理量子比特，确保不会添加交换门。因此，我们的转译电路的量子成本始终低于转译器生成的电路。

表 V 总结了使用我们提出的 WTQC 指标（如式（2）所示）对最终转译电路进行成本效益设计的方法，涵盖以下实验结果：(i) 采用传统设计方法并使用转译器进行转译；(ii) 针对对称结构采用 BSA，其中量子比特由人工分配并进行转译。

因此，我们提出的 BSA 作为几何设计工具，成功利用对称电路结构、Clifford+T 门，以及特定量子处理器所支持的原生门和布局几何，生成各种具有成本效益的 n 位量子门。BSA 可为布尔预言机、启发式搜索算法、数字逻辑电路和机器学习等领域的实际应用，提供广泛多样且具有成本效益的量子布尔门和算子。未来，我们将致力于利用 BSA，以具有成本效益的方式重新开发 GALA-n 和 CALA-n 量子库，使其支持其他超导量子系统（如 Google 和 Rigetti）的各种原生门和布局。

五、结论

本文介绍了一种新的量子电路设计方法，利用布洛赫球作为“几何设计工具”，以构建量子成本更低的n位量子门，其中$n \geq 2$。这种新设计称为“布洛赫球方法（BSA）”。采用 BSA 时，构建经济高效的n位量子门无需进行任何酉矩阵乘法，因为这是许多传统设计方法中的一项基本技术[1,2,12,13]，可能需要大量计算时间，并生成成本高昂的n位量子门。BSA 利用布洛赫球的几何平面交点（例如 XY平面）作为待构建量子门的理想量子旋转，以直观方式构建n位量子门。为经济高效地设计具有$n-1$ 个控制量子比特和一个目标量子比特的n位量子门，BSA 主要利用以下四个因素：(i) XY平面；(ii) Clifford+T门[3,8,22,23]，；(iii) 对称电路结构[1,7,8,21,22]，；以及 (iv) 在控制量子比特中高效映射目标量子比特，从几何上满足特定量子计算机对n 个物理相邻量子比特的有限布局连通性。

在我们的研究中，我们还提出了一种新的、依赖于技术的指标，用于计算最终转译到特定量子计算机上的n位量子门的量子成本。该指标称为“加权转译量子成本（WTQC）”。WTQC 是以下各项的加权和：(i) 单量子比特原生门的总数，(ii) 双量子比特原生门的总数，(iii) 在所用的物理相邻及非相邻量子比特之间交换门的总数，以及 (iv) 转译后量子电路的深度。实验结果表明，在 IBM 量子计算机上，使用 BSA 设计的各种n位量子门，其 WTQC 值始终低于采用传统设计技术设计的同类量子门。

总之，一方面，BSA 作为一种几何设计工具，成功为 IBM量子计算机设计出多种经济高效的n位量子门；我们引入的 WTQC 作为一种依赖技术的成本指标，也获得了实际认可。另一方面，BSA 结合

表 IV. 使用 BSA 技术构建各种 3 位量子布尔算子的门选择[8,27]。

3 位布尔算子	SP_1	AX_1	θ_1	θ_2	θ_3	θ_4	AX_2	SP_2
与：$(a \wedge b)$	H	I	$T^\dagger$	T	$T^\dagger$	T	I	H
与非：$\neg(a \wedge b)$	H	I	$T^\dagger$	T	$T^\dagger$	T	$-Z$	H
或：$(a \vee b)$	H	I	T	T	T	T	Z	H
或非：$\neg(a \vee b)$	H	I	T	T	T	T	I	H
蕴含：$(\neg a \vee b)$	H	I	$T^\dagger$	$T^\dagger$	T	T	$-Z$	H
抑制：$\neg(\neg a \vee b)$	H	I	$T^\dagger$	$T^\dagger$	T	T	I	H

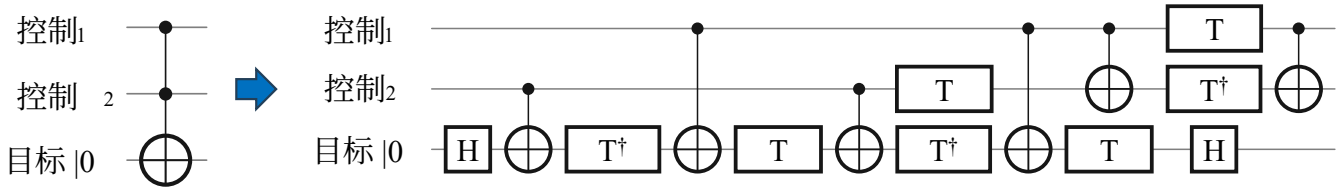

图 8. 将 IBM 非原生 3比特托福利门（左侧）分解为由 IBM 原生门组成的非对称电路（右侧）。请注意，此处需要使用 SWAP门连接控制位和目标位（即物理相邻与非相邻量子比特），以适配 IBM量子处理器的布局（见图 5）。

对布洛赫球其他几何平面交线（如 XZ平面和 YZ平面）以及其他量子旋转门（包括 Clifford+T门）的不同运用，为未来量子计算研究开辟了一个开放方向：构造多种有趣且经济高效的n位基于布尔逻辑和基于相位的算子，分别用于布尔预言机和相位预言机[32,33,35]，；这些算子的几何实现受限于不同量子计算机的有限布局和n 个物理相邻量子比特。

在未来的研究中，我们将充分利用 BSA，以几何方式构建经济高效的复杂n比特量子算子，例如算术加法器、比较器和对称逻辑电路[45]。WTQC 可正式用于评估和基准测试采用量子计算机不同布局的各种经济高效设计方法。基于我们之前的研究，还应将更多设计方法应用于其他类型的基本门，例如多数门[46]，佩雷斯门和逆佩雷斯门[47],以及异或连接（汉明距离“HD”）门[48]，，以开发并完善实用的量子库，尤其是用于算术电路的量子库。

数据可用性声明

支持本研究结论的数据可在本文中获取。

[1]A. Barenco、C. H. Bennett、R. Cleve、D. P. DiVincenzo、N. Margolus、P. Shor、T. Sleator、J. A. Smolin 和 H. Weinfurter，《量子计算的基本门》，《物理评论A》**52**，3457（1995）。[2]T. Ralph、K. Resch 和 A. Gilchrist，《使用量子位元实现高效托福利门》，《物理评论A：原子、分子与光学物理》**75**，022313（2007）。[3]M. A. Nielsen 和 I. L. Chuang，《量子计算与量子信息》（剑桥大学出版社，2010 ）。[4] R. LaPierre，《量子计算导论》（施普林格·自然，2021）。

[5]J. A. Smolin 和 D. P. DiVincenzo，《实现量子弗雷德金门所需的五个双比特量子门》，《物理评论A》**53**，2855（1996）。[6]R. B. Patel、J. Ho、F. Ferreyrol、T. C. Ralph 和 G. J. Pryde，《量子弗雷德金门》，《科学进展》**2**，e1501531（2016）。[7]A. Al-Bayaty 和 M. Perkowski，《GALA-n：用于在IBM量子计算机上经济高效实现的布局感知n位量子算子的通用架构》，arXiv预印本 arXiv:2311.06760（2023）。[8]A. Al-Bayaty、X. Song 和 M. Perkowski，《CALA-n：利用布洛赫球方法、Clifford+ T门和布局，在IBM量子计算机上实现经济高效的2、3、4和5位门的量子库》，arXiv预印本 arXiv:2408.01025（2024）。[9]S. Lee、S.-J. Lee、T. Kim、J.-S. Lee、J. Biamonte 和 M. Perkowski，《量子门基本操作的成本》，《多值逻辑与软计算杂志》**12**（2006）。[10]W. N. Hung、X. Song、G. Yang、J. Yang 和 M. Perkowski，《通过符号可达性分析，使用一组量子门对多输出布尔函数进行最优综合》，《IEEE集成电路与系统计算机辅助设计汇刊》**25**，1652–1663（2006）。[11]M. Szyprowski 和 P. Kerntopf，《具有多重控制信号的广义佩雷斯门和托福利门的低量子成本实现》，载于*2013*年第*13*届*IEEE*纳米技术国际会议（*IEEE-NANO 2013*）（IEEE，2013），第802–807页。[12]V. V. Shende 和 I. L. Markov，《关于托福利门的受控非门成本》，arXiv预印本 arXiv:0803.2316（2008）。[13]B. Schmitt 和 G. De Micheli，《Tweedledum：量子计算的编译器辅助工具》，载于*2022*年欧洲设计、自动化与测试会议暨展览会（*DATE*）（IEEE，2022），第7–12页。[14]J. Baglio，《在囚禁离子和超导量子比特技术上进行基于风格的量子生成对抗网络的数据增强实验》，arXiv预印本 arXiv:2405.04401（2024）。[15]H.-T. Hung、I. N. M. Le、J. Knolle 和 Y.-J. Kao，《含噪数字量子设备上的改进型伊辛介子光谱学模拟》，arXiv预印本 arXiv:2512.02516（2025）。[16]R. Wille、A. Lye 和 R. Drechsler，《近邻量子电路的最优SWAP门插入》，载于*2014*年第*19*届亚洲及南太平洋设计自动化会议（*ASP-DAC*）（IEEE，2014），第489–494页。[17]P. Gokhale、T. Tomesh、M. Suchara 和 F. Chong，《通过原生门实现更快速、更可靠的量子SWAP》，载于*2024*年国际并行架构与编译技术会议论文集（2024），第351–362页。[18]A. Mi、S. Deng 和 J. Szefer，《保障含噪中等规模量子计算机中的重置操作》，载于*2022*年*ACM SIGSAC*计算机与通信安全会议论文集

表 V. 使用 ibm_brisbane 量子处理器对n位量子门进行转译后得到的不同电路的 WTQC，其中所有加权重要性$W_i = 1$ 与 $2 \leq n \leq 5$ 个物理相邻量子比特。

量子算子	n 量子比特	转译后量子电路的量子成本（传统设计方法） N_1	N_2	XC	D	= WTQC	转译后量子电路的量子成本（BSA） N_1	N_2	XC	D	= WTQC
受控-√X	2	7	2	0	9	18	6	1	0	7	14
受控-√X	4	147	29	5	110	291	53	7	0	42	102
AND	3	48	5	2	42	97	34	3	0	29	66
AND	4	146	29	5	108	288	52	7	0	41	100
AND	5	387	41	24	299	751	81	9	0	74	164
NAND	4	105	20	2	83	210	52	7	0	41	100
OR	4	102	20	2	80	204	52	7	0	41	100
OR	5	398	41	27	304	770	92	9	0	76	177
NOR	4	103	20	2	83	208	52	7	0	41	100
蕴含	3	49	9	1	39	98	28	3	0	21	52
抑制	3	50	9	1	39	99	28	3	0	21	52
Fredkin	3	67	7	4	59	137	35	5	0	22	62
Fredkin	4	189	40	8	115	352	56	9	0	46	111
米勒	4	151	29	3	113	296	70	13	0	58	141

计算机与通信安全（2022），第2279–2293页。[19]P. Murali、J. M. Baker、A. Javadi-Abhari、F. T. Chong 和 M. Martonosi，《面向含噪中等规模量子计算机的噪声自适应编译器映射》，载于第二十四届国际编程语言与操作系统架构支持会议论文集（2019），第1015–1029页。[20]D. Koch、B. Martin、S. Patel、L. Wessing 和 P. M. Alsing，《在IBM 20量子比特量子计算机上展示含噪中等规模量子时代的算法设计挑战》，《AIP进展》**10**（2020）。[21]A. Al-Bayaty 和 M. Perkowski，《利用布洛赫球方法和IBM原生门，在IBM量子计算机上经济高效地实现n位托福利门》，arXiv预印本 arXiv:2410.13104（2024）。[22]A. Al-Bayaty 和 M. Perkowski，《p-SWAP：利用两个受控非门和布洛赫球方法实现的通用经济高效量子布尔相位SWAP门》，arXiv预印本 arXiv:2410.16641（2024）。[23] S. Bravyi 和 A. Kitaev，《利用理想Clifford门和含噪辅助量子比特实现通用量子计算》，《物理评论A：原子、分子与光学物理》**71**，022316（2005）。[24]J. F. Wakerly，《数字设计原理与实践》（培生教育，1999）。[25]《Qiskit生态系统》，https://www.ibm.com/quantum/ecosystem，访问日期：2025-12-15。[26]D. Maslov 和 G. W. Dueck，《改进n位托福利门的量子成本》，《电子快报》**39**，1790–1791（2003）。[27]A. Al-Bayaty，《布局感知量子电路与格罗弗算法的算法扩展》，博士论文，波特兰州立大学（2025）。[28]A. Al-Bayaty 和 M. Perkowski，《布洛赫球不同轴上的叠加态：在IBM量子计算机上实现经济高效电路》，arXiv预印本 arXiv:2311.09326（2023）。[29]A. Al-Bayaty 和 M. Perkowski，《BSA：作为构建经济高效量子门的几何设计工具的布洛赫球方法》，（2024）。[30]R. Ebendt、G. Fey 和 R. Drechsler，《高级*BDD*优化》（施普林格，2005）。[31]R. Wille 和 R. Drechsler，《BDD优化对可逆逻辑和量子逻辑综合的影响》，《理论计算机科学电子札记》**253**，57–70（2010）。[32]C. Figgatt、D. Maslov、K. A. Landsman、N. M. Linke、S. Debnath 和 C. Monroe，《在可编程量子计算机上完成三量子比特格罗弗搜索》，《自然·通讯》**8**，1918（2017）。[33]A. Al-Bayaty 和 M. Perkowski，《控制格罗弗扩散算子的概念：解决任意基于布尔逻辑问题的新方法》，《科学报告》**14**，23570（2024）。[34]A. Al-Bayaty 和 M. Perkowski，《用于格罗弗算法量子布尔预言机的格罗弗受控扩散器（CUS）》，（2024）。[35]A. Al-Bayaty 和 M. Perkowski，“Bht-qaoa：将量子近似优化算法推广为哈密顿量，以求解任意布尔问题”，Entropy **26**, 843 (2024)。[36] A. Al-Bayaty 和 M. Perkowski，“Bht-qaoa：将量子近似优化算法推广为哈密顿量，以求解布尔问题”，(2024)。[37]W. Huang 和 L.-X. Zhang，“关于随机变量和之积不变性原理的注记”，(2007)。[38]R. Zimmermann 和 D. Q. Tran，“积之和的优化综合”，载于第三十七届阿西洛马信号、系统与计算机会议，*2003*，第 1 卷（IEEE，2003），第 867–872 页。[39]A. Mishchenko 和 M. Perkowski，“异或积之和的快速启发式最小化”，(2001)。[40]T. Sasao，“EXMIN2：一种用于多值输入、二值输出函数的异或积之和表达式的化简算法”，IEEE《计算机辅助设计集成电路与系统汇刊》**12**, 621–632 (2002)。[41]M. Perkowski，“实际问题中的逆问题、约束满足、可逆逻辑、可逆逻辑电路与 Grover 量子预言机”，《计算机程序科学》**218**, 102775 (2022)。[42]B. Schaeffer、L. Tran、A. Gronquist、M. Perkowski 和 P. Kerntopf，“基于异或和之积的可逆电路综合”，载于*2013 IEEE* 第 *43* 届国际多值逻辑研讨会（IEEE，2013），第 35–40 页。[43]R. C. Farrell、M. Illa、A. N. Ciavarella 和 M. J. Savage，“用于在数字量子计算机上制备基态的可扩展电路：100 个量子比特上的施温格模型真空态”，PRX Quantum **5**, 020315 (2024)。[44]E. Wilson、S. Singh 和 F. Mueller，“即时量子电路转译可降低噪声”，载于*2020 IEEE* 国际量子计算与工程会议（*QCE*）（IEEE，2020），第 345–355 页。[45]S. Chen、A. Al-Bayaty、X. Song 和 M. Perkowski，“Stesso：利用对称逻辑结构和可调辅助量子比特对n位托福利门进行可重构分解”，arXiv 预印本 arXiv:2510.26116 (2025)。[46]G. Yang、W. N. Hung、X. Song 和 M. Perkowski，“基于多数逻辑的可逆逻辑门”，《理论计算机科学》**334**, 259–274 (2005)。[47]E. Tsai，《低层级与高层级量子电路及算法设计方法论》，博士论文，波特兰州立大学（2022）。[48]N. Song 和 M. A. Perkowski，“多值输入不完全指定函数的异或积之和表达式最小化”，IEEE《计算机辅助设计集成电路与系统汇刊》**15**, 385–395 (2002)。