使用自旋电子深度卷积生成对抗网络进行图像合成

Saumya Gupta, Abhinandan, Venkatesh vadde, Bhaskaran Muralidharan, Abhishek Sharma

arXiv:2601.01441v1 [physics.app-ph] 4 Jan 2026

摘要——**生成对抗网络（GAN）的计算需求超出了传统冯·诺依曼架构的能力范围，因此亟需采用神经形态自旋电子学等高能效替代方案。本文提出一种用于合成图像生成的 CMOS-自旋电子混合深度卷积生成对抗网络（DCGAN）架构。所提出的生成式视觉模型方法遵循标准框架，利用生成器和判别器进行对抗训练，并采用我们设计的自旋电子硬件实现 DCGAN 架构中的反卷积层、卷积层和激活层。为实现面向硬件的自旋电子学实现，我们将生成器的反卷积层重构为零填充卷积，使其能够无缝集成到交叉阵列中的基于 6 位斯格明子的突触，同时不影响训练性能。非线性激活函数通过 CMOS 磁畴壁混合电路实现，包括基于磁畴壁的修正线性单元（ReLU）和 Leaky ReLU 单元。我们提出的可调 Leaky ReLU 采用磁畴壁位置编码、连续电阻态、分段单轴抛物线各向异性分布以及并联磁隧道结读出，能耗为 0.192 pJ。我们的自旋电子 DCGAN 模型在灰度和彩色数据集上均表现出良好的适应性；在 Fashion MNIST 和动漫人脸数据集上，FID 分别达到 27.5 和 45.4，测试能耗（训练能耗）分别为 4.9 nJ（14.97 nJ/图像）和 24.72 nJ（74.7 nJ/图像）。**

索引词—**动漫、深度卷积生成对抗网络、畴壁、Fashion MNIST、Leaky ReLU、ReLU、斯格明子、突触**

一、引言

GENERATIVE 模型代表了人工智能领域最前沿的一类深度学习技术， [1], 能够合成与真实世界分布高度相似的数据。在这些技术中，扩散模型 [2] 近期已成为图像生成任务中实力强劲的竞争者。与此同时，生成对抗网络（GAN） [3]仍是一种广泛采用且计算效率高的生成框架，尤其适用于原型设计、电子游戏和风格迁移等快速 [2] 及实时应用 [4]。GAN主要作为无监督学习框架运行，其中生成器网络能够从原始数据集中生成新样本，而判别器网络则自主识别并内化输入数据中固有的模式或规律。对于图像相关任务，深度卷积生成对抗网络（DCGAN） [5] 通过引入卷积架构扩展了GAN框架，从而有效捕捉空间依赖关系。DCGAN在判别器中以步幅卷积取代池化，并在生成器中采用反卷积。此外，使用修正线性单元（ReLU）和Leaky ReLU激活函数可以缓解ReLU死亡问题，从而改善梯度流、增强训练稳定性并提升图像合成质量。这些架构指南构建了一个更为平衡、较不易受超参数影响的极小极大模型，相较于GAN更为稳健。

硬件加速是GAN的一项关键设计考量，因为实时应用和边缘应用对计算与能耗需求很高。传统GAN硬件实现主要依赖CMOS技术 [6],，借助经过优化的专用加速器，并在现场可编程门阵列 [7],、专用集成电路 [8] 和边缘张量处理单元 [9]平台上进行网络级优化。然而，这些系统仍面临数据移动与计算之间的不匹配 [10], ，因此需要探索替代技术 [11] ，以高效处理深度神经网络运算 [12]。基于电阻式随机存取存储器（RRAM或ReRAM） [13] 的存内处理（PIM）架构可实现快速存内计算，但受限于位精度不足和显著的外围电路开销 [14]。

自旋电子神经形态硬件因具备CMOS兼容性 [15], 、高耐久性以及固有的振荡、可塑、线性和随机行为[16], ，同时大幅降低时间和能耗需求，已成为一种颇具前景的替代方案。目前只有少数研究探索了受生成对抗学习范式启发的自旋电子硬件实现。现有研究主要利用基于磁隧道结（MTJ）的基本器件，包括用于存内计算加速的自旋轨道转矩磁随机存取存储器 [14],、超顺磁磁隧道结 [17] 或基于磁隧道结的随机数生成器 [18]。尽管这些研究证明了自旋电子器件可用于生成对抗学习相关组件，但尚未提供全面的端到端深度卷积生成对抗网络（DCGAN）实现，也未涵盖从器件到系统级的评估。除这些受GAN启发的实现外，文献还报道了针对神经计算设计的自旋电子器件基本单元，例如用于加权求和的基于斯格明子的突触，以及用于实现神经元或类似激活功能的磁畴壁（DW）器件，这凸显了磁性准粒子在卷积神经网络、脉冲神经网络和人工神经网络架构中的潜力 [19]。

基于这些进展，我们利用自旋电子学的固有优势，设计采用斯格明子和畴壁的专用硬件模块，以实现 DCGAN 层，从而支持高效、可扩展的图像生成。这项工作拓展了我们此前对基于斯格明子的突触和基于磁畴壁的修正线性单元（ReLU） [20] 的设计。在此，我们提出一种

Saumya Gupta、Venkatesh vadde 和 Bhaskaran Muralidharan（电子邮箱：bm@ee.iitb.ac.in）任职于印度理工学院孟买分校电气工程系，地址：印度孟买 400076。Abhinandan 任职于印度理工学院罗帕尔分校电气工程系，地址：印度旁遮普邦 Rupnagar 140001。Abhishek Sharma 任职于印度理工学院曼迪分校计算与电气工程学院（SCEE），地址：印度喜马偕尔邦 175005（电子邮箱：abhi@iitmandi.ac.in）。作者 BM 感谢 Inani讲席教授基金通过资助编号 DO/2024-INAN/001-001 提供的资金支持。作者 SG 感谢大学拨款委员会（UGC）提供的财政支持。作者 AS 感谢科学与工程研究委员会（SERB）提供的支持，资助编号为 SRG/2023/001327。

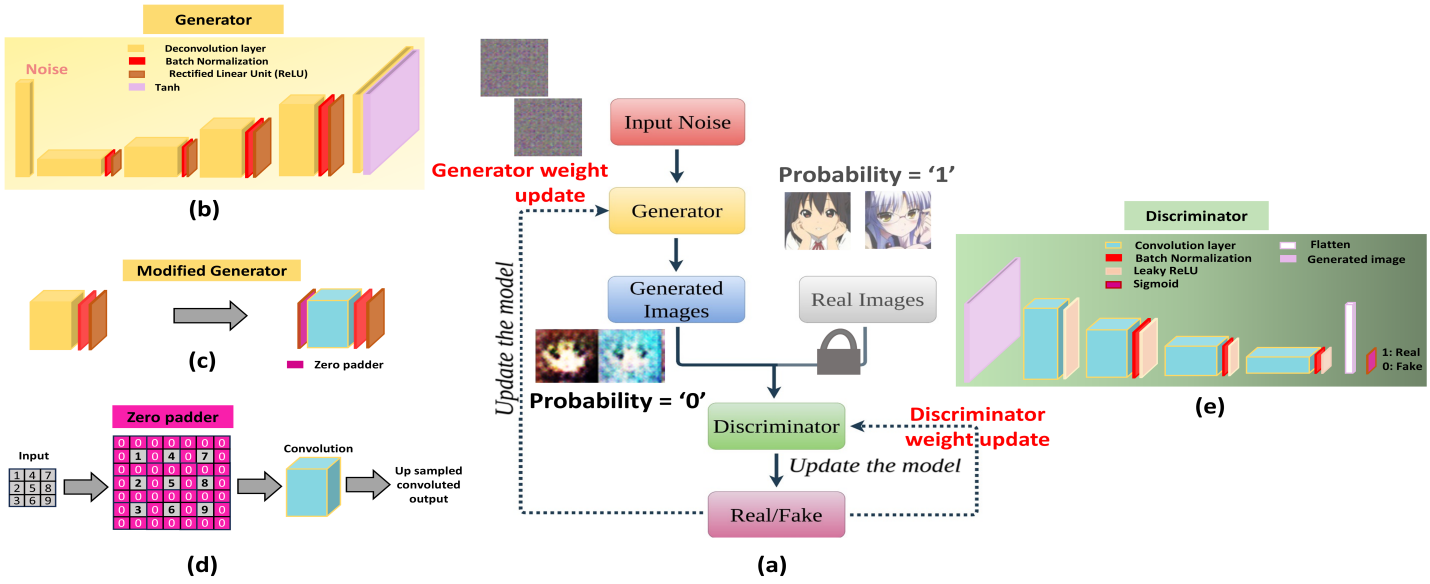

图 1. (a) 生成对抗网络框图 (b) DCGAN生成器框图 (c) 修改后的 DCGAN 生成器 (d) 使用零填充进行反卷积，再进行卷积 (e) DCGAN 判别器框图。

面向 DCGAN 需求的混合 CMOS 畴壁可调带泄漏 ReLU 器件。在我们的架构中，基于斯格明子的突触实现判别器中的卷积运算和生成器中的反卷积运算，而混合 CMOS 畴壁器件则实现对抗式图像合成所必需的 ReLU 和 Leaky ReLU 激活函数。

本文组织结构如下：第二节介绍我们对 DCGAN 的实现，包括修改后的生成器，以及基于斯格明子的突触与基于畴壁的 ReLU 和 LeakyReLU 单元的集成。第三节详细介绍所有已仿真及所提出自旋电子硬件的设计模型。第四节详细介绍数据集、器件仿真设置、网络架构和训练方法。第五节报告器件级和网络级的结果，包括损失演变、Fr´echet Inception Distance (FID)、噪声评估、能耗、量化行为以及硬件限制。最后，第五节 B 部分总结全文。

II. DCGAN 实现

A. DCGAN 原理

GAN框架（图 1(a)）由两个不同的神经网络组成：生成器和判别器，它们通过对抗过程进行动态交互。判别器网络负责区分真数据与合成数据，而生成器网络则生成各种模态的人工数据，例如文本、音频或图像。在训练过程中，生成器努力欺骗判别器，而判别器则不断提升区分合成数据的能力，二者共同提高 GAN 的性能 [3]。多种生成对抗网络架构（原始GAN、BigGAN、StyleGAN 等 [21]）都具有这一共同的生成器和判别器设计特征。本文采用 DCGAN架构，以深度卷积神经网络作为基础组件，因为其在图像生成方面具备强大的空间建模能力。

DCGAN生成器网络（图 1(b)）通过反卷积层转换输入噪声向量。随后，批归一化通过将输入归一化为均值为零、方差为单位的分布来稳定训练，促进模型开始学习以避免模式崩溃。此外，批归一化后的输出会输入 ReLU，在最终的双曲正切函数输出层之前引入非线性，以确保像素值介于 [-1 1] 之间。

我们将生成器的反卷积层改为零填充加卷积层，以将噪声上采样为复杂图像。如图 1(c) 所示，我们修改后的 DCGAN 生成器层在交叉阵列中使用基于斯格明子的突触执行卷积。生成器的结构变化不会损害整个训练框架的完整性（见第 II-B 节）。此外，我们还按照第 III-B 节所述，使用混合 CMOS 畴壁激活电路模拟了 ReLU。

DCGAN 判别器（见图 1(e)）是一种二元分类器网络，由卷积层构成，后接批归一化和 Leaky ReLU；后者通过引入额外的非线性来缓解 ReLU 神经元死亡问题。我们提出了一种基于混合 CMOS DW 的带泄漏 ReLU 设计，用于判别器，并且可以根据网络需求进行调节（见第 III-B 节）。判别器中的步幅卷积层通过在卷积核滑过输入时跳过像素，提取层级特征并执行矩阵向量乘法。在传统的冯·诺依曼硬件上，矩阵向量乘法需要大量内存访问，而交叉阵列则提供了高效的存内计算替代方案。交叉阵列将卷积核权重作为突触电导存储在垂直线路上，同时在水平方向施加输入。由此产生的列电流可自然完成加权和，从而降低延迟和能耗。基于斯格明子的突触 [20] 具有纳米级占用面积、非易失性、拓扑稳定性、低电流可调性以及快速的电流驱动动力学，因此非常适合用于交叉阵列架构 [22]中的连续可调卷积权重。判别器最后的 Sigmoid 层输出概率 [0：假，1：真]。

如图 1(a) 所示，在判别器训练期间，生成器的权重不受影响。而在生成器训练中，判别器发挥着至关重要的作用，因为其反馈会优化生成器输出。这种对抗过程不断迭代，改进双方的网-

络，从而生成逼真的合成图像（第 V-B 节）。下文第 III 节将介绍用于实现深度卷积生成对抗网络硬件的专用自旋电子电路：用于卷积层和反卷积层的基于斯格明子的突触，以及用于 ReLU 和 Leaky ReLU 的混合 CMOS 畴壁激活函数。

B. 修改后的生成器

在 DCGAN 中，生成器网络去除了全连接层，并将其替换为反卷积。反卷积层被修改为零填充加卷积，通过在样本之间插入空像素对特征图进行上采样，从而建立一对多映射并提高空间分辨率。如图 1d 所示，通过在行和列方向添加零值来扩展单个输入元素，然后对其进行卷积，以生成上采样矩阵。尽管这种方法引入了冗余的零运算，但它简化了硬件设计，并支持将基于斯格明子的突触直接集成到交叉阵列中，从而实现高效的硬件级图像生成。

III. 用于 DCGAN 的自旋电子器件

用于图像合成任务的自旋电子 DCGAN 实现包括我们先前关于 6 位斯格明子突触和混合 CMOS 畴壁 ReLU [20] 的研究成果，正如引言中所述。在本工作中，我们通过提出一种基于混合 CMOS DW 的带泄漏 ReLU 设计，并将其集成到完整的 DCGAN 流水线中，扩展了该框架。该架构利用斯格明子和畴壁器件实现卷积、反卷积和激活函数（ReLU 和带泄漏 ReLU），具体内容将在以下小节中介绍。

A. 基于斯格明子的突触

6 位圆形斯格明子突触 [20] （图 2(a)）由一个具有固定涡旋状磁化的参考铁磁层（RL）和一个自由铁磁层组成，两者由诱导界面 Dzyaloshinskii-Moriya 相互作用（DMI）的重金属层隔开。该器件模拟生物神经网络，具有一个 220 nm 的突触后端，以及位于 220 至 325 nm 区域之间的突触前端，其中斯格明子充当神经递质（图 2(b)）。高 Ku（1.2 MJ/m^3）各向异性环形成一条间距为 30 nm 的迷宫状轨道，在 325 nm 半径范围内容纳 64 个斯格明子（内圈 32 个，外圈 32 个）（图 2(d)）；通过 He^+ 离子辐照 [23] 即可实现。利用 10^4MA/cm^2 、持续 2 ns 的 +z 自旋极化电流脉冲，在突触前端中成核并注入斯格明子，随后进行 10 ns 的弛豫，并通过磁性隧道结（MTJ）实现的磁阻进行读取。

面内写入电流（T3 至 T1）会诱导自旋转矩，形成类涡旋自旋极化 [24]。根据注入电流方向（+z 或 –z），斯格明子晶格沿高 Ku 约束区域顺时针或逆时针回旋，并在进入或离开磁性隧道结时发生相应运动。正电流（负电流）脉冲驱动斯格明子从外环移动至内环，随后进入突触后端（从突触后端移动至外环或突触前端），从而使电导增加（降低）。电导根据探测器下方斯格明子的数量，在 G_{min} 至 G_{max} 之间变化。该器件支持所有突触行为，包括启动：到达探测器所需的时间；长时程增强（LTP）：正脉冲下电导线性上升；长时程抑制（LTD）：负脉冲下电导线性下降；短时程可塑性（STP）：中间稳定状态；以及复位：重新调整突触前端中斯格明子之间的间距。线性电导对突触权重进行编码。

*B. CMOS*混合畴壁 *ReLU* 和 *Leaky ReLU*

图2(e)和图2(f)分别展示了模拟的混合 CMOS 畴壁 ReLU [20]和我们提出的带泄漏 ReLU 器件。所提出的基于畴壁的带泄漏 ReLU 器件与 ReLU 器件采用相同的基础物理结构，包括由自旋轨道力矩驱动的单层铁磁体（含单个畴壁），以及通过偏置下的可控氧化工艺形成的垂直磁各向异性（PMA）分布 [25]。为在相同器件配置中实现 ReLU 和带泄漏 ReLU 特性，我们分别设置了不同的器件尺寸、探测器位置、磁隧道结读出配置和单轴各向异性分布（Ku）。两种器件均包含一个 CMOS反相器电路，且铁磁层中均有一个畴壁。带泄漏 ReLU 器件的铁磁层尺寸为 100 nm x 23 nm x 1 nm，其垂直磁各向异性结构包含两个磁化方向相反的区域，二者由一个畴壁隔开。

在我们的 Leaky ReLU 设计中，铁磁层采用具有两个不同斜率的分段抛物线Ku分布，以在负半轴上获得非零值（ax）。图2(i)显示，在 0 nm 至 21 nm 和 68 nm 至 100 nm 的区域内，Ku 从 0.6 MJ/m^3 变化至 1.25 MJ/m^3 ，且斜率不同；在 21 nm 至 68 nm 之间则保持恒定（0.6MJ/m^3）。较陡的 Ku 梯度（左侧）使负电流引起的电导变化小于较平缓的右侧梯度；后者在正电流作用下产生更快、更大的电导变化（见图2j）。畴壁初始弛豫位置为 37.6364 nm，并由 -34.5 μA 至 34.5μA 的电荷电流驱动。两个抛物线区域均会降低两种电流极性下的畴壁速度。两个区域之间留有 20 nm 至 30 nm 的间隙，并设置恒定 Ku，以确保畴壁运动平滑稳定。两种器件均可在数纳秒内自行复位，无需外部磁场 [26]或辅助电路 [27], [28]。两种器件中畴壁运动的物理原理相同。在铁磁层-重金属界面，自旋轨道耦合（SOC）会引发 DMI相互作用，从而稳定奈尔型磁畴壁。强 DMI 的存在会使畴壁磁矩旋转，并因 x-y 轴上的能量最小化而使畴壁线轮廓倾斜。

面内电荷电流会在 z 方向产生自旋极化电流（沿 -y 方向极化），驱动畴壁在由空间变化的 ku 分布所定义的探测器区域下方移动。磁隧道结读出（包含带有畴壁的自由铁磁层、氧化物势垒和固定铁磁层）会将由 I_{charge}（在端子 T1 或 T1L 处）调制的畴壁位置转换为电导值。

对于 ReLU 器件，放置在 63 nm 至 79 nm 之间的单个磁性隧道结探测器（“读出”端子 T2 至 T3）在存在偏置电流时，仅感测正向电流引起的畴壁运动，从而使电导线性增加。对于负向电流，畴壁仍位于读出区域之外（朝向 -x 方向），因此电导几乎为零。图2(h)显示了铁磁纳米轨道上与所施加 I_{charge} 对应的畴壁位置。

对于带泄漏ReLU器件，并联MTJ读出（从T2L端子到T3L）对左侧（T_{2N}）和右侧（T_{2P}）MTJ的电导进行求和。左侧MTJ（9 nm × 7 nm）沿长度方向放置于4 nm至13 nm之间，高度方向位于1 nm至7 nm之间。右侧MTJ尺寸相对较大（14 nm × 23 nm），沿长度方向放置于

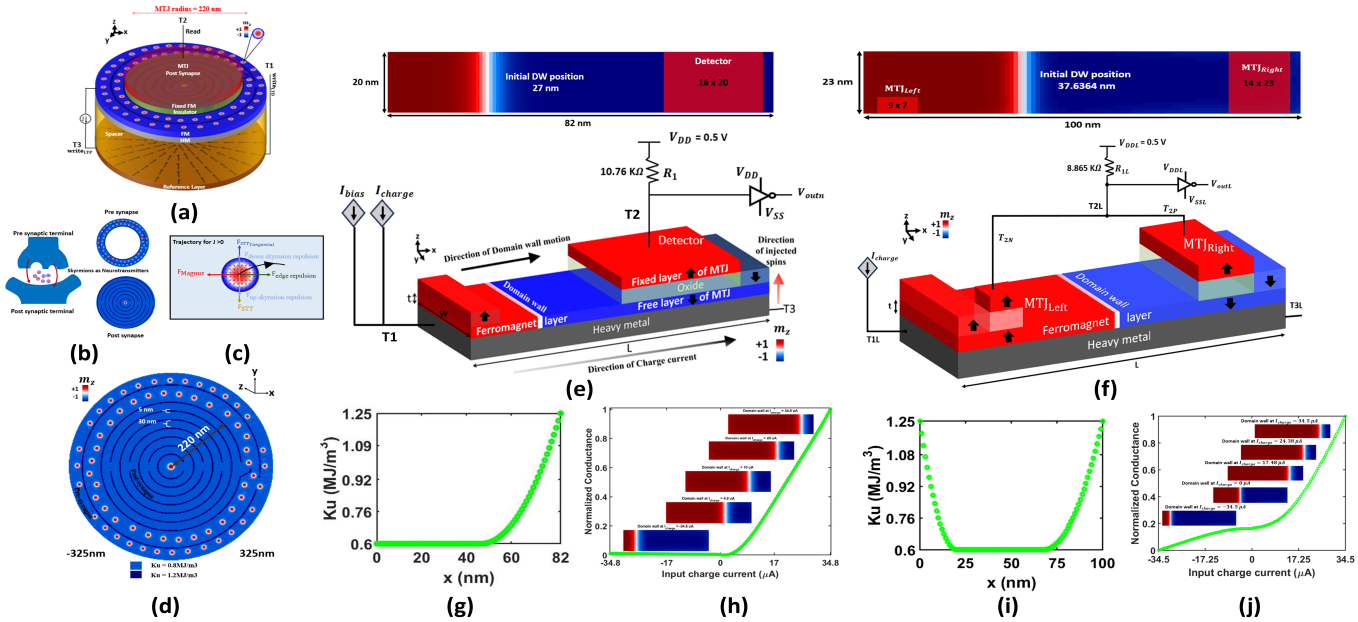

图2. (a) 6位斯格明子突触器件的3D示意图。(b) 生物神经类比。(c) 施加电流密度时的斯格明子力。(d) 2D视图：含有64个斯格明子的铁磁层，以及由外环和内环构成突触前区域的迷宫状单轴各向异性分布（磁化方向：蓝色= 指向平面内，白色 = 位于平面内，红色 = 指向平面外）。(e) 带探测器的2D畴壁轨道和3D CMOS畴壁ReLU电路。(f) 带左侧探测器（MTJ_{Left}）和右侧探测器（MTJ^{Right}）的2D畴壁轨道，以及3D CMOS畴壁Leaky ReLU电路。(g) ReLU的抛物线单轴各向异性（K_u）分布。(h) ReLU的归一化电导随输入充电电流的变化，并附有畴壁快照。(i) 带泄漏ReLU器件的分段抛物线单轴各向异性（K_u）分布（PMA）。(j) Leaky ReLU的归一化电导随输入充电电流的变化，并附有畴壁快照。

83 nm至97 nm之间，高度方向位于1 nm至23 nm之间。对于两种电流极性，求和后的电导均以不同斜率单调增加，无需额外偏置电流即可实现带泄漏ReLU特性。经过优化的MTJ尺寸和位置确保电导斜率在零电流处汇合，从而得到连续的传输特性。值得注意的是，与ReLU相同，仅需一个CMOS反相器即可实现能耗高效运行。在FM两端各设置一个3 nm厚的交换偏置层，以防止边界处发生畴壁湮灭[29]。相应器件得到的电阻分别馈入ReLU的电阻 R_1 （以及带泄漏ReLU的电阻 R_{1L} ）和一对CMOS反相器，从而分别产生所需的非线性激活函数ReLU（图3(d)）和带泄漏ReLU（图3(e)）。

IV. 提出的方法

图3以示意图的形式展示了完整的仿真方法，包括器件模块及结果。图3(a)和(c)分别对应突触器件和ReLU/Leaky ReLU器件的器件仿真模块。仿真的器件特性被整合到深度卷积生成对抗网络训练框架中（见图3(f)），该框架使用PyTorch库在Python中实现。

A. 数据集

网络训练使用了两个数据集：i）Fashion-MNIST数据集和ii）动漫数据集。我们在这两个数据集上进行了自旋电子深度卷积生成对抗网络训练，以生成对抗图像，展示模型对灰度和彩色数据集的适应能力。

1) Fashion-MNIST 数据集：Fashion-MNIST 是一个包含 28 × 28 像素灰度图像的数据集，涵盖十类时尚物品。该数据集由 Zalando Research 提供，包含共 70,000 张图像，其中包括 60,000 张训练图像和 10,000 张测试图像。

2) 动漫数据集：动漫人脸数据集（由splcher提供） [30]是一个真实世界数据集，包含63,565张RGB动漫人脸图像，分辨率介于 25 × 25 至 220 × 220 像素之间（平均为 ∼ 89.6 × 89.6像素）。在实验中，我们使用了57,209张训练图像和6,356张测试图像。所有图像均调整为 64 × 64 像素，以确保一致性，并使我们的深度卷积生成对抗网络能够生成视觉上逼真且多样化的动漫风格人脸图像。

B. 网络架构

生成器架构：生成器接收一个大小为 100 的一维潜向量，并首先使用转置卷积层，随后通过四个零填充加卷积层逐步对其进行上采样。通道递进取决于数据集。然后，除输出层使用双曲正切函数外，每层后均依次应用批归一化和 ReLU激活。

判别器架构：判别器使用四个带有特征图 64 → 128 → 256 → 512的卷积层处理输入图像。除输出层外，每层后均依次应用批归一化和 Leaky ReLU（ = 0.2），输出层则使用 Sigmoid激活来输出真/假概率。

对于 Fashion-MNIST数据集，生成器输出 28×28张图像，通道递进为 256 → 128 → 64 → 32 → 16 → 1。判别器处理 28 × 28 个输入。对于动漫人脸数据集，生成器输出 64 × 64 张图像，通道递进为 512→ 256 → 128 → 64 → 3。判别器处理 64 × 64个输入。

C. 突触

在微磁模拟平台 OOMMF（添加 DMI 扩展模块）中，使用 [31] 对突触进行模拟

室温下的 Co-Pt [32] 参数。该 6 位圆形器件（650 nm x 650 nm x 0.5 nm）具有恒定的单轴各向异性 = 0.8MJ/m^3 ，且 Ku 较高，为 1.2MJ/m^3。完整的微磁模拟参数请参阅 [20] 。斯格明子动力学遵循 Landau Lifshitz Gilbert Slonczewski（LLGS）方程和 Thiele 方程，稳态运动由 Magnus 力与边界力的平衡产生。电导采用扩展的 Julliere [33] 模型和 Slonczewski [34] 模型计算，并使用非平衡格林函数进行归一化。

每次权重更新所耗散的能量为：

$$E_{write} = I_c^2 R_{write} T_p \quad (1)$$

其中，I_c 为电荷电流，T_P 为脉冲持续时间，R_{Write} 为 Valet-Fert双层结构的电阻 [20]。突触仿真模块如图3a所示。

*D. CMOS*混合畴壁

我们使用图形处理器加速的数值软件包（mumax3）对基于畴壁的ReLU和Leaky ReLU进行微磁仿真。单元尺寸为1 nm × 1 nm × 1 nm。mumax3使用自定义场功能，结合Landau-Lifshitz-Gilbert方程实现自旋轨道力矩。重金属的电阻为$R = \rho l_{HM}/W_{HM}t_{HM}$，其中$l_{HM}$ 为重金属的长度， ρ 为重金属（$Au_{0.25}Pt_{0.75}$）的电阻率，t_{HM} 为重金属的厚度，W_{HM} 为重金属的宽度。重金属层产生的自旋电流由Hirsch、Takahashi和Maekawa提出的理论给出。其中，I_s， θ， l_{FM}，t_{HM}，I_c和P分别表示自旋电流的大小、自旋霍尔角、铁磁体的长度、重金属层的厚度、电荷电流以及自旋电流的极化 [20]。

该器件采用 Co $-Au_{25}Pt_{75}$ [35] 系统进行仿真，参数如下：饱和磁化强度（M_s） = 580KA/m，Gilbert阻尼因子（α） = 0.3，DMI常数（D） = 3mJ/m^2,，交换刚度常数（A_{intra}） = 15 pJ/m，自旋极化因子（P） = 0.614，$\frac{|field-liketorque|}{|damping-liketorque|}$（$\xi$） = 0.2，自旋霍尔角（$\theta$） = 0.3，重金属的电阻率（$\rho_{HM}$） = 83 μΩcm，重金属的电阻值（R_{HM}） = 850.75 Ω，重金属厚度（t_{HM}） = 4 nm，磁隧道结电容（C_{MTJ}） = 26.562 aF，恒定单轴各向异性（Ku_c） = 0.6 MJ/m^3。畴壁器件的电导计算与突触的相同。此外，将获得的电阻值嵌入 Verilog-A 中，并在 HSPICE 中对电路进行仿真。ReLU 和 Leaky ReLU 仿真模块如图 3(c) 所示。ReLU 和 Leaky ReLU 对应的附加参数如下所述：

1) ReLU：畴壁器件采用尺寸为 82 nm x 20 nm 的重金属层，铁磁体体积为 = 1640 nm^3。完整的 ReLU 电路参数请参阅[20] 。

2）Leaky ReLU：DW 器件的长度 (L_{HM}) 和 HM 宽度 (W_{HM}) 分别为 100 nm 和 23 nm。FM 的体积为 = 2300nm^3。CMOS 混合电路采用以下参数：参考电阻 (R_{1L}) 为 = 8.865 KΩ，无需偏置电流；仿真时间步长 (Δ_t) 为 = 0.5 ps；电压源 (V_{DD}, V_{SS}) 分别为 0.5 V 和 -0.165 V。此外，对于 CMOS 反相器对，NMOS W_n/L_n 和 PMOS W_p/L_P 的晶体管尺寸比分别为 2.2/1 和 5.1/1。0 nm 至 21 nm 之间的左侧抛物线 Ku 分布由 $Ku = Ku_c + 1625 * (21 - i)^2$, 决定；右侧抛物线 Ku 分布则为 $Ku = Ku_c + 634.766 * (i - 68)^2$,，其中 i 表示各自空间内变化的不同区域。

E. 深度卷积生成对抗网络的训练

深度卷积生成对抗网络的训练中，判别器和生成器网络均使用二元交叉熵损失（BCE loss）。为了计算生成器的损失，我们生成一批合成图像，将其输入判别器，并将目标标签设为 1（真）。利用反馈，二元交叉熵损失促使生成器生成能够被判别器判定为真的图像。

Fashion-MNIST数据集（动漫人脸数据集）的训练参数如下：训练轮数为 = 300 (80)，批量大小为 =128，潜在维度为 = 100，优化器为 =Adam，图像尺寸为 = 28 (64)，生成器的学习率为 = 2e-4（1e-4），判别器的学习率为 = 2e-4。

V. 讨论

A. 器件结果

1) 突触：在突触器件（第 III-A 节）中，电导随斯格明子数量成比例变化，反映了权重变化；完整的突触操作在 305 ns 内完成（见图 3(b)）。施加的电流密度为 ia J= 2.5 MA/cm^2 ，脉冲宽度和周期分别为 2.2 ns 和 2.5 ns。我们观察到，最小电导（G_{min}）出现在 t = 0 ns，最大电导 G_{max} 出现在 t = 142.57 ns。突触权重 $W_{i,\ j}$ 定义为斯格明子器件电导与并联电导之差，$G^{parallel} = (G_{min} + G_{max})/2$；引入并联电导是为了支持正负权重。所得权重被裁剪至 ± 1 以内，以保持电导值有界。对于神经网络实现，突触器件需要 $E_{write} = 4.23$ fJ/状态（$I_{charge} = 8.3$ mA，$T_p = 2.5$ ns），以驱动斯格明子在纳米轨道中移动。

2) ReLU：ReLU 对正值输入输出原值，否则输出零。图 2(h)展示了输入充电电流对应的畴壁位置及其归一化电阻。Verilog-A中嵌入了 I_{charge}、时间和电阻，可在图2(e)的分压器中充当可变电阻。HSPICE电路采用一个固定的 10.7 KΩ 电阻和一个可变电阻（T2处的畴壁读出），并将其连接到一个16 nm预测技术模型（PTM）互补金属氧化物半导体反相器。归一化的 V_{out} 在 -34.8 μA 至 34.8 μA 范围内（图3(d)）再现了 DCGAN架构中的 ReLU 特性。单个 ReLU模块的能耗为 9.16 fJ。

3) 带泄漏 *ReLU*：带泄漏 ReLU 对正值输入 (x) 也会输出该输入，而对负值则输出非零梯度 (ax)，从而缓解 ReLU死亡问题。图2(j)展示了并联MTJ读出所得的曲线、归一化电导，以及施加输入充电电流时的畴壁位置快照。当电流为 $I_{charge} = 0$ μA 时，畴壁位于 37.6364 nm 处，$K_u = 0.60$MJ/m^3 ，并在 10 ns 内稳定。在施加正向电流时，电流为 $I_{charge} = 22.54$ μA 时，畴壁会移动至右侧MTJ下方的 83 nm 处。由于采用并联MTJ读出，MTJ_{right}贡献可变电导，而 MTJ_{left} 在 T2L端子处贡献固定电导。同样，对于负向电流 I_{charge} = -23 μA，畴壁会移动至 MTJ_{left} 下方的 13 nm 处，相应的 MTJ_{right} 会为 T2L端子处读出的最终总电导贡献恒定电导。当电流为 I_{charge} = 34.5 μA、畴壁位于 87.8687 nm 处且在 0.5 ns 内稳定时，可获得最大电导 (G_{max}) = 0.1331 mʊ ，$K_u = 0.8539$MJ/m^3 。同样，当电流为 I_{charge}= -34.5 μA、畴壁位于 12.90 处时，可获得最小电导 (G_{min}) = 0.1036 mʊ ，$K_u = 0.7040$MJ/m^3

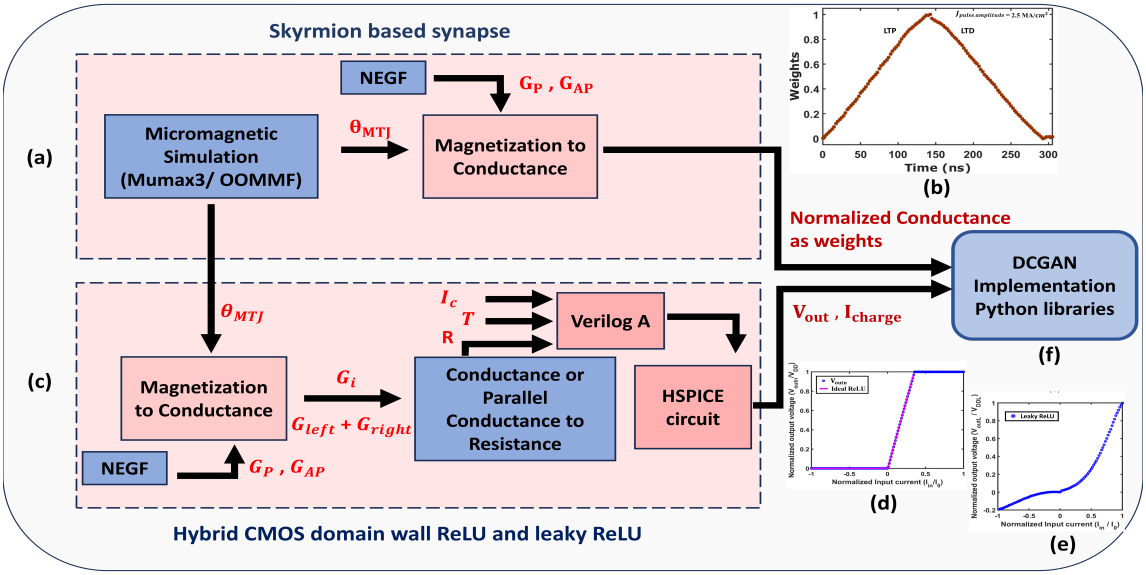

图 3. (a) 基于斯格明子的突触的仿真流程。(b) 突触权重随仿真时间的变化。(c) ReLU 和 Leaky ReLU 的仿真流程。(d) ReLU 函数。(e) 使用混合 CMOS 磁畴壁器件实现的 Leaky ReLU 函数。(a、e、f) 整体仿真方法。

nm，并在 0.2 ns 内稳定。电流为 -41.4 μA $>$ I_{charge} 或 $I_{charge} > 37.72$ μA 时，畴壁会湮灭。畴壁会在 0.2 ns 至 10 ns 内复位，并在 0.2 ns 至 9.83 ns 内稳定。与 ReLU 类似，带泄漏 ReLU 所得到的电阻值也作为可变电阻，在图2(f)所示的分压电路中进行仿真。相关信息以 Verilog-A 描述，并使用 HSPICE 实现电路；固定电阻 (R_{1L} =8.865 KΩ) 和可变电阻通过分压器馈入 CMOS反相器对。归一化 V_{outL} 在 -20 μA 至 20 μA 的范围内实现带泄漏 ReLU功能，以便在 DCGAN架构中进一步处理，如图3(e)所示。通过控制左右两侧MTJ的面积，得到带泄漏 ReLU 的 alpha = 0.2（负半轴斜率）。单个带泄漏整流线性单元模块的能耗为 0.192 pJ。

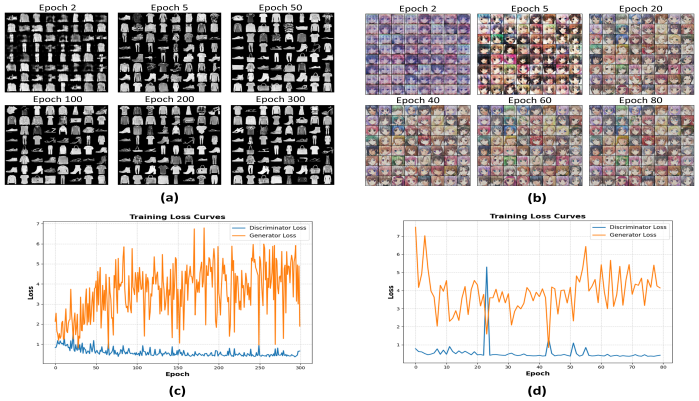

图 4. 为 (a) Fashion-MNIST 数据集和 (b) 动漫人脸数据集生成的对抗图像样本。(c) Fashion-MNIST 数据集和 (d) 动漫人脸数据集中生成器和判别器每个训练轮次的损失。

B. 评估指标

Fashion MNIST 和动漫人脸数据集的二元交叉熵损失如图 4(c,d) 所示，可定性评估我们提出的深度卷积生成对抗网络自旋电子学架构的稳定性。经过足够多次训练迭代后，生成器和判别器的损失均趋于饱和。超参数遵循标准深度卷积生成对抗网络指南，并通过初步稳定性测试进行了验证。对于 Fashion MNIST（28 x 28），采用 128 的批量大小，并为两个网络设置相同的 2e-4 学习率，实现了稳定训练。对于分辨率更高的动漫人脸数据集（64 x 64），采用非对称学习率设置：生成器为 1e-4，判别器为 2e-4，从而提升了视觉多样性和稳定性。最终超参数根据损失平滑饱和、不同运行中的收敛一致性、图像质量提升以及训练期间 FID 的表现来确定。

对于图 4(d) 中的动漫人脸数据集，生成器损失起初相对较高（>7），而判别器损失起初较低，这反映出生成器在训练初期难以生成逼真图像，而判别器能够轻松区分真样本和假样本。随着训练的进行，生成器性能逐渐提升，生成器损失也随之逐步下降。经过 60 次迭代后，生成器损失稳定在 3 到 6 之间，而判别器损失则收敛并稳定在约 0.5，表明对抗动态趋于平衡且稳定。

类似地，对于图 4(c) 中的 Fashion MNIST 数据集，生成器损失初始为 2.5，判别器损失高于 1，表明初期存在判别器主导现象。随着训练进行，生成器损失逐渐上升，并在 150 次迭代后稳定在 2 到 6 之间。判别器的损失也趋于稳定，最终被生成器欺骗。图 4(a 和 b) 展示了各数据集生成图像样本的逐步改进。随着训练在后续训练轮次中趋于稳定，初始噪声逐渐演变为具有学习到的复杂度的逼真图像。训练过程中损失有界且稳定，这证实了不存在收敛失败 [36]。

通过 Fr´echet Inception 距离（FID）[37], 评估模式崩溃，该指标同时反映生成样本的视觉保真度和多样性。使用 PyTorch FID 模块和 Inception-V3 的 2048 维特征层计算 FID。对于每个数据集，比较数量相同的真实测试图像和生成样本。所有图像均调整为 299 x 299，

表 I 自旋电子学 DCGAN 训练的能量分析

数据集	E_{Forward} (nJ)	E_{Backward} (nJ)	$E_{\text{weight 更新}}$ (nJ)	$E_{\text{weight 更新 Adam}}$ (nJ)	训练图像	批次	$E_{\text{Training/Batch}}$ (μJ)	$E_{\text{Training/Image}}$ (nJ)
Fashion MNIST	4.9	9.8	11.48	34.44	60,000	493	1.916	14.97
动漫人脸	24.72	49.44	26.84	80.52	57,209	447	9.57	74.7

归一化至 [0,1][0,1][0,1] 范围，并在特征提取前转换为 8 位格式。灰度 Fashion-MNIST 图像被复制为三个通道，而 Anime Face 图像则采用 RGB 格式。按照标准 FID 协议 [37], 在整个测试数据加载器上累计计算 FID。所提出的自旋电子 DCGAN 在 Fashion MNIST [38] 上的 FID 为 27.5，在 Anime Face 数据集 [39]上的 FID 为 45.4。这些较低的 FID 值表明样本多样性较高且模式崩溃可以忽略不计，这与稳定的损失曲线以及生成样本在视觉上没有重复的现象一致。

我们通过在潜向量和网络权重中加入高斯噪声，模拟器件变异性、缺陷和读取噪声，从而进行硬件感知评估。突触权重被裁剪至 ± 1，以符合斯格明子突触的约束。对于潜在噪声 σ 为 0.1 至 0.2 的情况，生成图像保持了较高的保真度和适度的变化。尽管如此，过度施加 2% 至 5% 的权重噪声会显著提高 FID（Fashion MNIST 为 ∼300，动漫人脸数据集为 ∼180），但适度的噪声水平能够提升鲁棒性。与权重噪声相比，输入噪声对 FID 的影响较小（Fashion MNIST 为 ∼35，动漫人脸数据集为 ∼16）。硬件感知的权重裁剪确保了可靠性和效率兼备。总体而言，将适度的潜在噪声和权重噪声与权重裁剪相结合，在图像真实感、多样性和硬件兼容性之间实现了平衡。

我们假设 DCGAN 中 ReLU 和 Leaky ReLU 激活函数消耗的能耗占前向传播能耗 E_{Forward} 的主要部分。反向传播能耗 E_{Backward} 取为前向传播能耗的两倍。每个可训练参数在每个样本上执行一次更新，其能耗为 $E_{\text{weight update}}$。由于 Adam 优化器会对每个参数执行三次内部状态更新，因此有效更新能耗变为 $E_{\text{weight update adam}}$。表 I 总结了这些能耗参数，以及每批次训练能耗 $E_{\text{Training/Batch}}$ 和训练单张图像所需能耗 $E_{\text{Train/Image}}$。

此外，我们还评估了经过训练的深度卷积生成对抗网络在突触量化（4 位、5 位、6 位和 8 位突触）下的表现，因为损失行为会随位宽而变化。均方误差（MSE）分析表明，4 至 5 位量化仅会相对于浮点权重产生较小偏差，而更高位宽则能以近乎最小的误差保留权重。

从硬件角度看，降低位宽可大幅减少存储和读写能耗，从而提升密度和能效。与全精度权重相比，较高位宽可提高保真度，同时仍能降低内存带宽需求并提升计算吞吐量。因此，量化可显著提升效率，不过极低精度（4 位）会引入量化噪声，可能影响生成对抗网络稳定性。section结论 我们提出了一种自旋电子 DCGAN 架构，采用紧凑的 6 位基于斯格明子的突触、混合 CMOS 畴壁 ReLU 电路，以及我们新提出的 Leaky ReLU，以实现能效更高的图像生成。在此前基于斯格明子的突触和 ReLU 器件研究成果的基础上 [20],，新贡献如下：1）一种可调 CMOS Leaky ReLU，利用由自旋轨道力矩驱动、具有分段抛物线各向异性的畴壁实现电导读出求和，获得 0.2 的斜率，能耗为 0.192 pJ；2）将基于斯格明子的突触集成到改进后的生成器和判别器中，并结合畴壁激活函数：ReLU 和 Leaky ReLU 单元；3）构建了适用于灰度和彩色数据集的端到端自旋电子 DCGAN。我们的自旋电子 DCGAN 展现出较低的损失、稳定的收敛性和高质量的图像生成效果，凸显了自旋电子器件通过器件—系统协同设计成为能效型生成式人工智能模型的有前景构建模块。

作者贡献

A.S. 负责研究构思，S.G. 负责执行模拟并撰写稿件。A. 和 V.V. 参与了模拟工作。S.G. 和 A.S. 修订了稿件。A.S. 和 B. M. 负责监督研究、提供资金并审阅稿件。所有作者均审阅并批准了最终稿件。

参考文献

[1] S. Balasubramaniam, V. Chirchi, S. Kadry, M. Agoramoorthy, S. P. Gu- rurama, K. K. Satheesh, 和 T. Sivakumar，“前路展望：生成式人工智能的新兴趋势、未决问题及总结性评论——综合综述”，*International Journal of Intelligent Systems*，第2024卷，2024年。[2] P. Dhariwal 和 A. Nichol，“扩散模型在图像合成方面胜过生成对抗网络”，神经信息处理系统进展，第34卷，第8780–8794页，2021年。[3] I. Goodfellow, J. Pouget-Abadie, M. Mirza, B. Xu, D. Warde-Farley, S. Ozair, A. Courville, 和 Y. Bengio，“生成对抗网络”，*Communications ofthe ACM*，第63卷，第11期，第139–144页，2020年。[4] L. Long, C. Xinyi, W. Ruoyu, L. Toby Jia-Jun, 和 L. Ray，“Sketchar：利用生成式人工智能支持角色设计和插画原型设计”，*Proceedings of the ACM on Human-Computer Interaction*，第8卷，CHI PLAY期，第337页，2024年。[5] A. Radford, L. Metz, 和 S. Chintala，“利用深度卷积生成对抗网络进行无监督表征学习”，*arXiv*预印本 *arXiv:1511.06434*，2015年。[6] T. Kaneko, M. Ikebe, S. Takamaeda-Yamazaki, M. Motomura, 和 T. Asai，“面向生成对抗网络的硬件导向算法与架构”，*Journal of Signal Processing*，第23卷，第4期，第151–154页，2019年。[7] T. Yin, W. Mao, J. Lu, 和 Z. Wang，“基于现场可编程门阵列的生成对抗网络训练可重构加速器”，载于*2021*年*IEEE*计算机学会年度超大规模集成电路研讨会（*ISVLSI*）。电气与电子工程师学会，2021年，第144–149页。[8] W. Xu, Z. Zhang, X. You, 和 C. Zhang，“有限域上卷积网络与生成网络的可重构低复杂度加速器”，*IEEE*集成电路与系统计算机辅助设计汇刊，第39卷，第12期，第4894–4907页，2020年。[9] D. Xu, C. Liu, Y. Wang, K. Tu, B. He, 和 L. Zhang，“在未修改的深度学习处理器上加速生成式神经网络——一种软件方法”，*IEEE*计算机汇刊，第69卷，第8期，第1172–1184页，2020年。[10] B. Peccerillo, M. Mannino, A. Mondelli, 和 S. Bartolini，“硬件加速器综述：分类体系、趋势、挑战与展望”，*Journal of Systems Architecture*，第129卷，第102561页，2022年。[11] M. Guo, J. Sun, G. Dou, 和 H. H.-C. Iu，“面向边缘计算中深度卷积生成对抗网络的高性能忆阻电路设计”，*IEEE*电路与系统汇刊*I*：常规论文，2025年。

[12] F. Chen、L. Song 和 H. Li，“用于基于生成对抗网络的无监督深度学习的高效存内计算架构设计”，发表于论文集
发表于2019年大湖区超大规模集成电路研讨会，2019年，第423–428页。[13] W.-H. Chen, C. Dou, K.-X. Li, W.-Y. Lin, P.-Y. Li, J.-H. Huang, J.-H. Wang, W.-C. Wei, C.-X. Xue, Y.-C. Chiu 等，“面向人工智能边缘处理器的互补金属氧化物半导体集成忆阻非易失性存内计算”，《自然·电子学》，第2卷，第9期，第420–428页，2019年。[14] A. S. Rakin, S. Angizi, Z. He, 和 D. Fan，“存内处理三元生成对抗网络：一种用于三元生成对抗网络的存内处理加速器”，载于2018年IEEE第36届国际计算机设计会议（ICCD）。电气与电子工程师学会，2018年，第266–273页。[15] S.-W. Chung, T. Kishi, J. W. Park, M. Yoshikawa, K.-S. Park, T. Nagase, K. Sunouchi, H. Kanaya, G. Kim, K. Noma 等，“采用垂直磁性隧道结、具有紧凑单元结构的4吉比特密度自旋转移力矩磁阻式随机存取存储器”，载于2016年IEEE国际电子器件会议（IEDM）。电气与电子工程师学会，2016年，第27–1页。[16] V. Vadde, B. Muralidharan, 和 A. Sharma，“用于图像分割的U-Net自旋电子学实现”，arXiv预印本 arXiv:2403.02863，2024年。[17] D. Koh, Q. Wang, B. C. McGoldrick, C.-T. Chou, L. Liu, 和 M. A. Baldo，“用于可靠真随机性和生成式人工智能的闭环超顺磁性隧道结”，《纳米快报》，第25卷，第10期，第3799–3806页，2025年。[18] Y. Bao, S. Yang, 和 H. Yang，“利用并行磁性隧道结真随机性保障生成式人工智能安全”，Advanced Intelligent Systems，第e202500643页，2025年。[19] D. Das, Y. Cen, J. Wang, 和 X. Fong，“基于双层斯格明子的脉冲神经网络神经元与突触设计”，《物理评论应用》，第19卷，第2期，第024063页，2023年。[20] S. Gupta, V. Vadde, B. Muralidharan, 和 A. Sharma，“基于磁性斯格明子—畴壁混合结构的突触及用于卷积神经网络的ReLU最大池化函数”，Journal of Applied Physics，第138卷，2025年，第16期。[21] M. Durgadevi 等，“生成对抗网络（GAN）：不同GAN变体及其应用综述”，载于2021年第六届国际通信与电子系统会议（ICCES）。电气与电子工程师学会，2021年，第1–8页。[22] S. Jung, H. Lee, S. Myung, H. Kim, S. K. Yoon, S.-W. Kwon, Y. Ju, M. Kim, W. Yi, S. Han 等，“用于存内计算的磁阻存储器件交叉阵列”，《自然》，第601卷，第7892期，第211–216页，2022年。[23] R. Juge, K. Bairagi, K. G. Rana, J. Vogel, M. Sall, D. Mailly, V. T. Pham, Q. Zhang, N. Sisodia, M. Foerster 等，“氦离子使磁性斯格明子沿轨道运动”，《纳米快报》，第21卷，第7期，第2989–2996页，2021年。[24] W. Jiang, J. Xia, X. Zhang, Y. Song, C. Ma, H. Fangohr, G. Zhao, X. Liu, W. Zhao, 和 Y. Zhou，“自旋极化电流驱动、具有空间变化极化的磁性斯格明子团簇动力学”，《IEEE磁学快报》，第9卷，第1–5页，2018年。[25] A. Fassatoui, L. Ranno, J. PenaGarcia, C. Balan, J. Vogel, H. B´ea, 和 S. Pizzini，“电场驱动操控铂/钴/氧化物多层膜磁各向异性过程中的离子迁移动力学”，《小型》，第17卷，第38期，第2102427页，2021年。[26] S. A. Siddiqui, S. Dutta, A. Tang, L. Liu, C. A. Ross, 和 M. A. Baldo，“用于类脑加速器的磁畴壁突触与激活函数生成器”，《纳米快报》，第20卷，第2期，第1033–1040页，2019年。[27] S. Liu, C. H. Bennett, J. S. Friedman, M. J. Marinella, D. Paydarfar, 和 J. A. C. Incorvia，“用于任务自适应计算的畴壁—磁性隧道结人工神经元的可控复位行为”，《IEEE磁学快报》，第12卷，第1–5页，2021年。[28] W. H. Brigner, N. Hassan, L. Jiang-Wei, X. Hu, D. Saha, C. H. Bennett, M. J. Marinella, J. A. C. Incorvia, F. Garcia-Sanchez, 和 J. S. Friedman，“用于自旋电子学人工漏积分发放神经元的基于形状的磁畴壁漂移”，《IEEE电子器件汇刊》，第66卷，第11期，第4970–4975页，2019年。[29] D. Kaushik, U. Singh, U. Sahu, I. Sreedevi, 和 D. Bhowmik，“比较畴壁突触与其他非易失性存储器件在模拟硬件神经网络片上学习中的应用”，《AIP进展》，第10卷，2020年，第2期。[30] S. Churchill 和 B. Chao，“动漫人脸数据集”，Kaggle，2019年。[31] M. J. Donahue 和 D. G. Porter，“OOMMF用户指南，版本1.0”，1999年。[32] J. Sampaio, V. Cros, S. Rohart, A. Thiaville, 和 A. Fert，“纳米结构中孤立磁性斯格明子的成核、稳定性和电流诱导运动”，《自然·纳米技术》，第8卷，第11期，第839–844页，2013年。[33] M. Julliere，“铁磁薄膜之间的隧穿”，《物理快报A》，第54卷，第3期，第225–226页，1975年。[34] J. C. Slonczewski，“由隧穿势垒隔开的两层铁磁体的电导与交换耦合”，《物理评论B》，第39卷，第10期，第6995页，1989年。[35] S. Yang, J. W. Son, T.-S. Ju, D. M. Tran, H.-S. Han, S. Park, B. H. Park, K.-W. Moon, 和 C. Hwang，“由
电压控制磁各向异性”，*Advanced Materials*，第 35 卷，第 9 期，文章编号 2208881，2023年。[36] N. Kodali、J. Abernethy、J. Hays 和 Z. Kira，“生成对抗网络的收敛性与稳定性”，*arXiv* 预印本 *arXiv:1705.07215*，2017年。[37] Y. Yu、W. Zhang 和 Y. Deng，“用于评估生成对抗网络的弗雷歇 Inception 距离（FID）”，中国矿业大学（北京）研究生院，第 3 卷，第 11 期，2021年。[38] V. Costa、N. Lourenc,o、J. Correia 和 P. Machado，“Coegan：评估生成对抗网络中的协同进化效应”，发表于遗传与进化计算会议论文集，2019年，第 374–382 页。[39] P. Rajarajeswari、R. V. Saraswathi、Y. Jahnavi、V. Ravuri、S. Alankritha、M. S. Vani、R. K. Muthu 和 S. Gaftandzhieva，“采用深度学习方法进行动漫人脸合成的生成对抗网络性能评估”，*Multidisciplinary Science Journal*，第 7 卷，第 3 期，第 2 025093–2 025 093 页，2025年。