面向分布式量子计算的量子电路高效时间感知划分

Raymond P. H. Wu迪肯大学信息技术学院伯伍德，维多利亚州3125，澳大利亚
rayphwu@gmail.com

Chathu Ranaweera迪肯大学信息技术学院伯伍德，维多利亚州 3125，澳大利亚
chathu.ranaweera@deakin.edu.au

Sutharshan Rajasegarar迪肯大学信息技术学院伯伍德，维多利亚州 3125，澳大利亚
sutharshan.rajasegarar@deakin.edu.au

Ria Rushin Joseph迪肯大学信息技术学院伯伍德，维多利亚州3125，澳大利亚
ria.joseph@deakin.edu.au

Jinho Choi阿德莱德大学电气与机械工程学院阿德莱德，南澳大利亚州5005，澳大利亚
jinho.choi@adelaide.edu.au

Seng W. Loke信息技术学院 迪肯大学伯伍德，维多利亚州 3125，澳大利亚
seng.loke@deakin.edu.au

arXiv:2603.04126v1 [quant-ph] 4 Mar 2026

摘要——**为克服扩展单体量子计算机所面临的物理限制，分布式量子计算（DQC）将多个较小规模的量子处理单元（QPU）互连，以形成量子网络。然而，该方法带来了一项关键挑战，即由量子态隐形传态和量子门隐形传态所产生的远程量子处理单元之间高昂的量子通信成本。为尽量降低这一通信开销，分布式量子计算编译器必须通过将逻辑量子比特映射到分布式物理量子处理单元，对量子电路进行策略性划分。静态图划分方法从根本上不适合这一任务，因为它们忽略了执行动态和底层网络拓扑，而元启发式算法则需要大量计算运行时间。在本工作中，我们提出一种基于束搜索的启发式方法来求解电路划分问题。我们的时间感知算法逐步构建跨连续时间步的低成本量子比特分配序列，以最小化总体通信开销。所提算法的时间与空间复杂度随量子比特数量呈二次增长，并随电路深度呈线性增长，相较常见元启发式算法可带来显著的计算加速。我们证明，在不同电路规模、深度和网络拓扑下，所提算法始终能取得显著低于静态基线的通信成本，从而为近期分布式量子硬件提供一种高效的编译工具。**

索引词—**分布式量子计算、量子网络、量子电路划分、量子比特分配。**

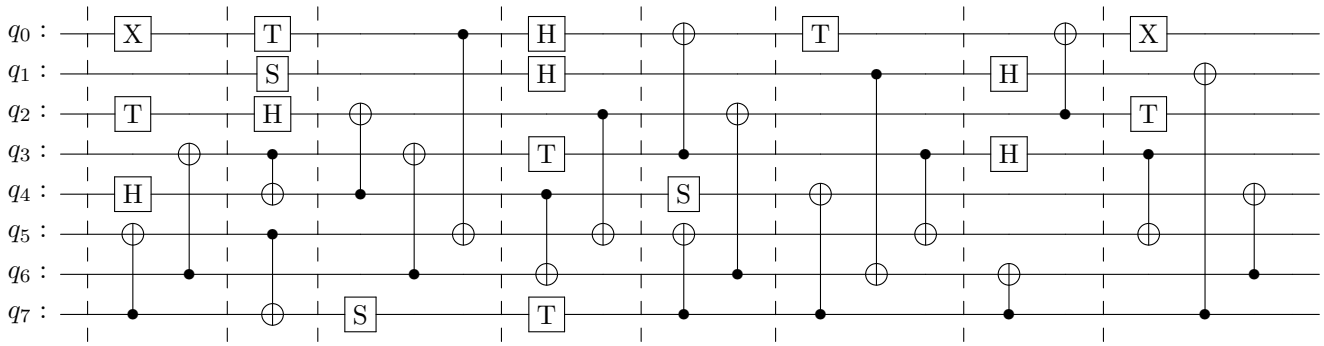
I. 引言

现有的基于门的量子计算机仍局限于含噪声中等规模量子（NISQ）阶段 [1]，其量子处理单元（QPU）由数千个含噪声的物理量子比特组成。这一容量不足以实现实用的量子优势；要实现量子优势，需要将规模扩展到数百万个容错物理量子比特。为克服单体扩展的物理限制，分布式量子计算（DQC）将多个较小规模的量子处理单元互连，构成一个量子网络，以协同执行超出任何单台设备容量的计算任务 [2]–[4]。

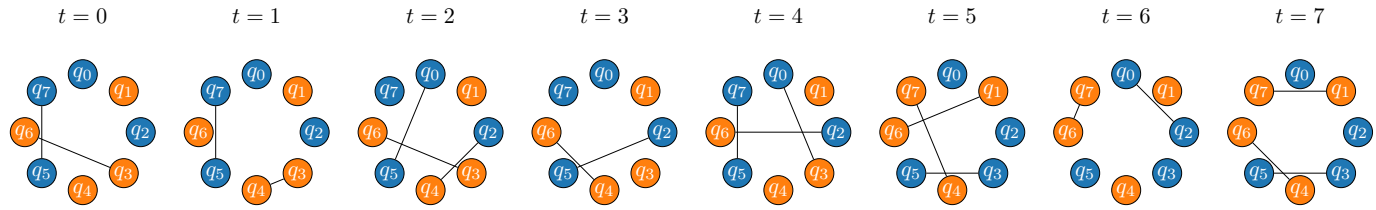
然而，远程量子处理单元之间的量子通信依赖于爱因斯坦–波多尔斯基–罗森（EPR）对，其生成与分发比本地操作成本高得多，且更易受退相干影响 [5]。分布式量子计算依赖于两种基本通信协议。具体而言，量子态隐形传态可在不物理传输源端量子比特的情况下，在远程目的地重建未知量子态；而量子门隐形传态则在位于不同量子处理单元上的物理量子比特之间执行多量子比特门，例如受控非门（CNOT门）。由于这两种协议消耗相同的资源（一个EPR对和两个经典比特），分布式量子计算编译器必须策略性地将逻辑量子比特映射到分布式物理量子处理单元，以最小化通信开销 [6]–[8]。这一过程称为量子电路划分，它将执行单体量子电路的任务转化为一组较小的子电路，这些子电路可在多个互连的量子处理单元上并发执行。然而，寻找最优电路划分策略完全取决于具体的量子电路、硬件约束以及底层网络拓扑。量子电路可以抽象为图的时间序列，其中边表示双量子比特操作。即使将该时间维度折叠为单个静态图，简化后的电路划分问题也会归结为 k路图划分问题，而该问题是NP困难的 [9]。因此，时间维度的表述继承了这一NP难性，同时引入了组合复杂度维度，使解空间呈指数级扩大。由于对实用规模的量子电路而言，获得精确最优的量子比特分配调度是难以处理的，分布式量子计算编译器必须依赖近似算法和启发式方法。

标准图划分算法，其中最著名的是 METIS [10]，使用多层划分算法在最粗粒度的图上计算划分，然后对解进行细化。

本研究得到迪肯大学以及澳大利亚联邦科学与工业研究组织Data61通过下一代量子研究生项目（118-NGQGP）的支持。



(a) 一个量子比特数量为 $N = 8$ 、电路深度为 $T = 8$的随机量子电路。



(b) 相应的量子比特分配 由束搜索生成的调度，总通信成本为 $C = 5$。每个顶点的颜色（蓝色 or 橙色）表示所分配的量子处理单元的th e对应的逻辑量子比特。

Fig. 1. 针对具有 $k = 2$ 个等容量量子处理单元（容量为c_j =）的系统的量子电路划分说明性示例 4.

这些标准方法已被应用于量子电路划分问题 [11]。超图划分通过将成组的双量子比特门表示为超边[12], [13]来扩展这一方法。然而，这些静态方法从根本上并不适用，因为它们忽略了执行动态，在整个量子电路持续期间只产生单一固定的量子比特分配，并且无法对底层网络拓扑进行建模。时间感知方法通过在离散时间步上产生一系列量子比特分配 [14], [15]，将量子电路的时间维度纳入考量。这种动态映射允许逻辑量子比特的量子态在其多量子比特门操作数发生变化时在不同量子处理单元之间转移，从而最小化总体通信开销。为生成量子比特分配调度，现有文献严重依赖元启发式算法，尤其是进化算法 [16]–[18] 和模拟退火 [9], [18], ，以探索庞大的解空间。与静态图划分基线相比，这些元启发式算法显著降低了通信成本，但代价是计算运行时间。尽管其目标函数整合了底层网络拓扑，硬件约束却通过惩罚项施加，这在计算上效率低下。总体而言，现有文献呈现出一种关键权衡：快速的静态图划分方法会产生次优解，而动态元启发式算法则需要大量计算运行时间。

为在避免计算运行时间过长的同时最大限度地减少 DQC 中的通信开销，我们提出了一种基于束搜索 [19] 的时间感知启发式方法，以解决电路划分问题。束搜索通过束宽 β限制搜索树每一层的搜索宽度，在计算可处理性与穷举探索之间提供可调节的权衡。我们的算法在量子电路深度 T 的连续时间步上，逐步构建低成本的量子比特分配序列 $\mathcal{S}^*$ =(S_0、 S_1..... S_{T-1})，以最小化目标函数 $C(\mathcal{S})$。如果搜索参数随量子比特数量 N线性增长，所提算法的时间和空间复杂度均为 $O(N^2 T\beta)$，从而显著提升计算速度。我们证明，所提出的时间感知启发式方法始终能找到通信成本低于 METIS 等静态图划分算法基线的解，且复杂度低于常见的元启发式算法，因此可为 DQC 编译提供一种高效工具。

II. 电路划分问题

A. 量子电路的图表示

作用于一组 N 逻辑量子比特$V = \{q_0, q_1, \ldots, q_{N-1}\}$ 的量子电路，是在电路深度 T内跨离散时间步应用的一系列操作。我们将量子电路表示为一系列 T 无向图 $\mathcal{G}$ = (G_0, G_1, ..., G_{T-1})。每个图 G_t =(V, E_t)对应于时间步 t对逻辑量子比特执行的操作。所有图的顶点集合 V 保持不变，表示逻辑量子比特。边集合 E_t 包含一条边(q_i, q_j)，当且仅当在时间步 t对逻辑量子比特 q_i 和 q_j 之间应用了双量子比特门。单量子比特门不会形成边，因为它们不需要量子通信。这种表示方式编码了量子电路的执行动态。

B. 问题表述

给定一个由 k 个量子处理单元 $P = \{n_0, n_1, \ldots, n_{k-1}\}$组成的系统，其中每个量子处理单元 n_j 最多可容纳 c_j 个量子比特，我们的目标是为每个时间步的每个逻辑量子比特寻找最优映射，以最小化总通信成本。量子比特分配调度 $\mathcal{S} = (S_0, S_1, \ldots\ldots, S_{T-1})$是一系列 T 分配函数。每个函数 $S_t : V \to P$ 将集合 V 中的每个逻辑量子比特映射到给定时间步 t 集合 P 中的某个特定物理量子处理单元。调度 $\mathcal{S}$ 必须始终满足量子处理单元的硬件容量约束。也就是说，对于每个时间步 $t \in \{0, \ldots, T-1\}$ 和每个量子处理单元 $n_j \in P$，分配给 n_j的逻辑量子比特数量不得超过其容量 c_j:

$$|\{q_i \in V : S_t(q_i) = n_j\}| \leq c_j. \tag{1}$$

给定分配方案 $\mathcal{S}$的总通信成本 C 由两部分组成，即量子态隐形传态的成本 C_{state} 和量子门隐形传态的成本 C_{gate}。设 D 为量子处理单元距离矩阵 $k \times k$，其中 $D(n_i, n_j)$ 表示量子处理单元 n_i 到量子处理单元 n_j的最短路径距离。执行量子态隐形传态和量子门隐形传态的成本取决于源量子处理单元与目标量子处理单元之间的距离。每当某个逻辑量子比特所分配的量子处理单元在连续时间步之间发生变化时（即 $S_{t-1}(q_i) \neq S_t(q_i)$），就需要进行一次量子态隐形传态。对于给定的调度方案 $\mathcal{S} = (S_0, \ldots, S_{T-1})$，量子态隐形传态的成本 C_{state} 是所有在连续时间步之间更换量子处理单元的逻辑量子比特的成本总和:

$$C_{\text{state}}(\mathcal{S}) = \sum_{t=1}^{T-1} \sum_{q_i \in V} D(S_{t-1}(q_i), S_t(q_i)). \tag{2}$$

对于每个双量子比特门 (q_i, q_j)，如果两个量子比特被分配到不同的量子处理单元（即 $S_t(q_i) \neq S_t(q_j)$），则在时间步 t 需要进行一次量子门隐形传态。量子门隐形传态的成本 C_{gate} 是每个时间步 t 中所有跨不同量子处理单元执行的双量子比特门的成本总和:

$$C_{\text{gate}}(\mathcal{S}) = \sum_{t=0}^{T-1} \sum_{(q_i, q_j) \in E_t} D(S_t(q_i), S_t(q_j)). \tag{3}$$

设 w_{state} 和 w_{gate} 分别为量子态传送和量子门传送的权重因子。这些权重是反映两种操作相对物理成本的参数，例如延迟和不保真度。总成本函数 $C(\mathcal{S})$ 为加权和:

$$C(\mathcal{S}) = w_{\text{state}} C_{\text{state}}(\mathcal{S}) + w_{\text{gate}} C_{\text{gate}}(\mathcal{S}). \tag{4}$$

电路划分问题的目标是找到一个最优调度 $\mathcal{S}^*$，使总成本函数最小，

$$\mathcal{S}^* = \arg\min_{\mathcal{S}} C(\mathcal{S}), \tag{5}$$

同时满足所有量子处理单元的式 (1) 中的容量约束。

量子电路划分问题继承了静态加权图的 k路图划分问题的NP难性。将 N 个量子比特分配给 k 个量子处理单元的方式数，同时满足电路深度 T范围内的容量约束 c_j，其增长规模为 $O(k^{NT})$。如此庞大的解空间使得精确求解在计算上难以实现，因此需要使用近似算法和启发式方法。

III. 量子电路划分的束搜索算法

我们提出一种基于束搜索的时间感知启发式方法，用于解决电路划分问题（算法 1）。束搜索通过束宽 β 限制搜索树每一层的搜索宽度，在计算可行性与穷举探索之间提供可调节的权衡。我们的算法逐步构建一个低成本的量子比特分配序列 $\mathcal{S}^* = (S_0, S_1, \ldots\ldots, S_{T-1})$，该序列跨越电路深度 T 内连续的时间步，以最小化目标函数 $C(\mathcal{S})$。

搜索在时间步 $t = 0$ 初始化，此时使用一组由 β 个随机生成且满足容量约束 c_j 的量子比特分配。在每个后续时间步 t，算法通过采用以下四种不同策略，为 β 个部分调度中的每一个生成 Γ 个候选分配，从而扩展搜索树:

保留：保留之前的分配 S_{t-1}。缓解：识别所有双量子比特门（q_i，q_j），其中逻辑量子比特被分配到不同的物理量子处理单元 $\in E_t$。对于每条此类边，生成两个新的候选分配：一个将 q_i 分配到 q_j 所在的量子处理单元，另一个将 q_j 分配到 q_i 所在的量子处理单元。

交换：通过随机交换两个不同逻辑量子比特所对应的物理量子处理单元分配，生成 Γ_{swaps} 个候选分配。

多样化：生成 Γ_{random} 个有效的随机候选分配。

任何违反硬件容量约束 c_j 的候选分配都会立即被丢弃。随后，算法使用公式（4）计算部分调度的累计通信成本。按照成本对这些调度进行排序，仅保留排名前 β 的调度，形成下一时间步的新波束，并剪枝搜索空间的其余部分。该过程持续进行，直到评估完最后一个时间步 $T-1$。然后选择总通信成本最低的完全量子比特分配调度 $\mathcal{S}^*$ 作为解决方案。

所提出算法的时间和空间复杂度按 $O(NT\beta\Gamma)$ 的规模增长。如果搜索参数随量子比特数 N 线性增长，其上界则按$O(N^2T\beta)$ 的规模增长，从而带来显著的计算加速。

IV. 结果

A. 实验设置

我们使用随机生成的量子电路，将所提出的算法与标准图划分算法 METIS 进行了评估。在每个时间步，以 0.5 的概率对一对量子比特施加受控非门，以 0.5 的概率施加单量子比特门或执行空闲操作。

算法 1用于量子电路划分的束搜索

要求： 量子电路 $\mathcal{G}$、距离矩阵 D、束宽 β、量子处理器容量 $\{c_j\}$、权重 w_{state}，w_{gate}、扩展参数 Γ

确保： 找到的最佳量子比特分配调度 $\mathcal{S}^*$

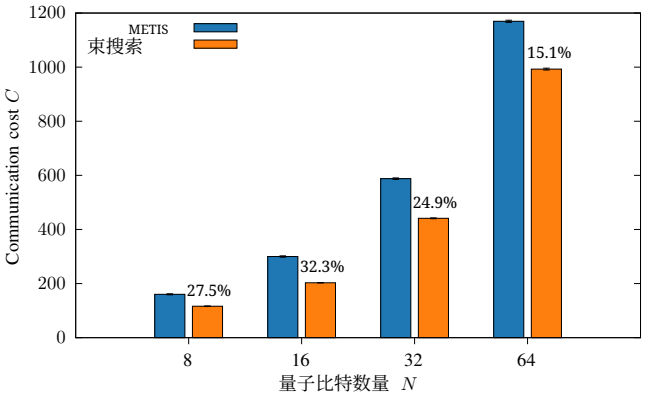
$\mathcal{B}_0 \leftarrow$ 初始化(β, $\{c_j\}$)
对 $t = 1$ 至 $T-1$ **执行**
  $\mathcal{L}_t \leftarrow \emptyset$
  对所有 $\mathcal{S}_{t-1} \in \mathcal{B}_{t-1}$ **执行**
    对所有 $S_t \in$ 候选项($\mathcal{S}_{t-1}$, G_t, Γ) **执行**
      如果 VALID(S_t, $\{c_j\}$) **则**
        $\mathcal{S}_t \leftarrow \mathcal{S}_{t-1} \oplus S_t$
        $C(\mathcal{S}_t) \leftarrow C(\mathcal{S}_{t-1})+$ 成本($\mathcal{S}_{t-1}$, S_t, G_t)
        $\mathcal{L}_t \leftarrow \mathcal{L}_t \cup \{\mathcal{S}_t\}$
      结束如果
    结束循环
  结束循环
  $\mathcal{B}_t \leftarrow$ TOP($\mathcal{L}_t$, C, β)
结束循环
返回 参数的最小值$_{\mathcal{S}\in\mathcal{B}_{T-1}}$ $C(\mathcal{S})$

函数 候选项($\mathcal{S}_{t-1}$, G_t, Γ)
  $\mathcal{A} \leftarrow$ 保留(S_{t-1})
  $\mathcal{A} \leftarrow \mathcal{A} \cup$ 缓解(S_{t-1}, E_t)
  $\mathcal{A} \leftarrow \mathcal{A} \cup$ 交换(S_{t-1}, Γ_{swaps})
  $\mathcal{A} \leftarrow \mathcal{A} \cup$ 多样化(Γ_{random})
  返回 $\mathcal{A}$
结束函数
函数 COST($\mathcal{S}_{t-1}, S_t, G_t$)
  $\Delta C_{\text{state}} \leftarrow \sum_{q_i \in V} D(S_{t-1}(q_i)\ S_t(q_i))$
  $\Delta C_{\text{gate}} \leftarrow \sum_{(q_i,\ q_j)\ \in E_t} D(S_t(q_i)\ S_t(q_j))$
  返回 $w_{\text{state}}\Delta C_{\text{state}} + w_{\text{gate}}\Delta C_{\text{gate}}$
结束函数

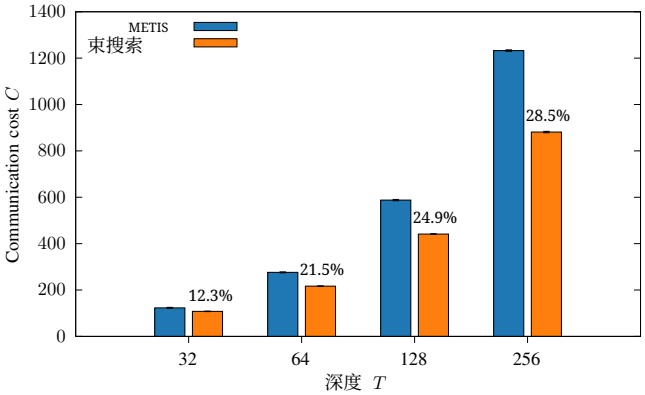
束搜索算法以图的时间序列$\mathcal{G} = (G_0, G_1, \ldots\ldots, G_{T-1})$作为输入。相比之下，METIS 需要静态输入。因此，对于 METIS，我们将该序列汇总为一个加权图，其中边 $E(u, v)$ 的权重 w_E对应于整个量子电路中量子比特 q_u 和 q_v 之间 CNOT 操作的总数。我们对 10 个独立的随机量子电路样本进行了基准测试，并对每个样本独立运行 3 次。为简化起见，我们设置$w_{\text{state}}/w_{\text{gate}} = 1$。为确保解的质量较高（代价是计算运行时间增加），我们的实验分析将搜索参数阈值确定为 $\beta \geq 8N$、$\Gamma_{\text{swaps}} \geq 4N$和 $\Gamma_{\text{random}} \geq 2N$。

B. 基线比较与可扩展性

我们分析了容量相等的$k = 2$ 个量子处理单元系统的基线解质量 $c_j = N/2$。图1展示了一个示例：对于一个随机量子电路（其参数为$N = 8$ 和 $T = 8$），束搜索找到了相应的量子比特分配调度。扩展到更大的电路时，如图2所示，束搜索算法始终能达到显著更低的通信成本，优于METIS。



(a) 具有不同逻辑量子比特数量 N 和固定深度 $T = 128$的随机量子电路。



(b) 逻辑量子比特数固定为 $N = 32$ 的随机量子电路，并且深度变化 T。

图2. METIS 与束搜索在不同规模量子电路上的通信成本比较。误差条表示一个标准误差。

当量子比特数量从 $N = 8$ 增加到 $N = 64$ 、而电路深度固定为$T = 128$ 时，这种成本降低仍然成立（图2a）；当量子比特数量固定为 $N = 32$ 、而电路深度从 $T = 32$ 增加到 $T = 256$ 时，解质量方面的优势则进一步扩大（图2b）。METIS根据加权图确定静态量子比特分配，因此从根本上不适合处理量子电路执行的动态特性，因为它只优化边割，并忽略了通过量子态传送降低总体成本这一机制。相比之下，我们的算法直接处理图的时间序列，在每个时间步动态权衡量子态传送与门传送。

C. 对网络拓扑的适应性

像 METIS 这样的静态图划分算法存在一个关键局限：无法针对特定物理网络拓扑所固有的可变通信开销进行优化。我们提出的束搜索算法通过距离矩阵 D 纳入物理约束，从而惩罚距离较远的量子态传送和门传送。为展示这一优势，我们将分析扩展到具有$k = 4$个容量相等的量子处理单元 $c_j = N/4$ 、并在由完全图 K_4 定义的四种不同网络拓扑上运行的系统，

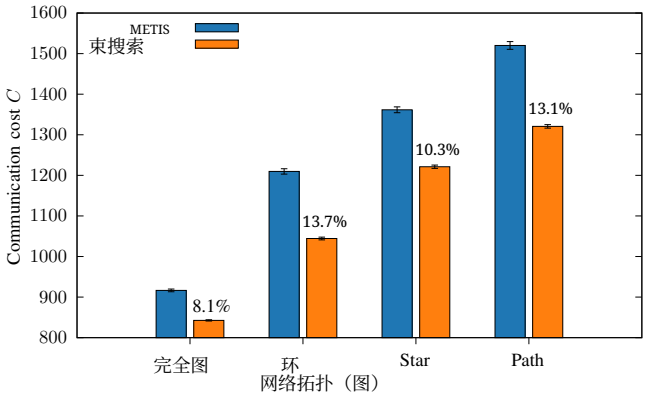


图3. 对于量子比特数为 $N = 32$ 、电路深度为 $T = 128$ 的随机量子电路，比较 METIS 与束搜索在不同网络拓扑下的通信成本。误差线表示一个标准误差。

环 C_4、星形图 $K_{1,3}$和路径图 P_4 。如图 3 所示，对于量子比特数为 $N = 32$ 且电路深度为 $T = 128$ 的量子电路，我们的算法在所有拓扑上的划分成本都显著低于 METIS。由于不考虑拓扑，METIS 为四种情况生成完全相同的静态划分，导致其在受限网络上的量子比特分配高度次优。相比之下，我们的拓扑感知算法能够找到遵循底层物理网络的量子比特分配调度。这证明了我们的算法在真实的近期分布式量子硬件上优化量子电路划分的实用性。

V. 结论

在本研究中，我们提出了一种基于束搜索的时间感知启发式算法，用于解决分布式量子计算中的量子电路划分问题，以最大限度地降低通信开销。与忽略执行动态的静态图划分基线方法不同，我们的算法会逐步构建跨越连续时间步的量子比特分配序列，并优化量子态传送与量子门隐形传态之间的权衡。实验结果表明，与 METIS 等标准基线方法相比，我们的算法始终能显著降低通信成本，且随着电路深度增加，通信成本的降幅进一步扩大。此外，通过使用距离矩阵对网络拓扑建模，我们的算法能够针对不同网络拓扑优化调度方案，而不考虑拓扑的基线方法则会产生次优分配。我们的算法在时间和空间上的复杂度分别随量子比特数量的平方和电路深度线性增长；相较于常见的元启发式算法，它能显著提升计算速度，为近期分布式量子硬件提供高效的编译工具。

参考文献

[1]J. Preskill, “NISQ时代及其之后的量子计算”，*Quantum*，第2卷，第79页，2018年8月。 [在线]。获取地址：https://doi.org/10.22331/q-2018-08-06-79

[2] S. W. Loke，《从分布式量子计算到量子互联网计算：导论》。John Wiley & Sons，2023年。[3] M. Caleffi、M. Amoretti、D. Ferrari、J. Illiano、A. Manzalini 和 A. S. Cacciapuoti，“分布式量子计算：综述”，Computer Networks，第254卷，第110672页，2024年。 [在线]。获取地址：https://www.sciencedirect.com/science/article/pii/S1389128624005048

[4] D. Barral、F. J. Cardama、G. Díaz-Camacho、D. Faílde、I. F. Llovo、M. Mussa-Juane、J. Vázquez-Pérez、J. Villasuso、C. Piñeiro、N. Costas、J. C. Pichel、T. F. Pena 和 A. Gómez，“分布式量子计算综述：从单个量子处理单元到高性能量子计算”，Computer Science Review，第57卷，第100747页，2025年。 [在线]。获取地址：https://www.sciencedirect.com/science/article/pii/S1574013725000231

[5] M. A. Nielsen 和 I. L. Chuang，《量子计算与量子信息：十周年纪念版》。Cambridge University Press，2010年。[6] D. Ferrari、A. S. Cacciapuoti、M. Amoretti 和 M. Caleffi，“分布式量子计算的编译器设计”，IEEE Transactions on Quantum Engineering，第2卷，第1–20页，2021年。[7] D. Ferrari、S. Carretta 和 M. Amoretti，“面向分布式量子计算的模块化量子编译框架”，IEEE Transactions on Quantum Engineering，第4卷，第01期，第1–13页，2023年1月。 [在线]。获取地址：https://doi.ieeecomputersociety.org/10.1109/TQE.2023.3303935

[8] D. Cuomo、M. Caleffi、K. Krsulich、F. Tramonto、G. Agliardi、E. Prati 和 A. S. Cacciapuoti，“面向分布式量子计算的优化编译器”，ACM Transactions on Quantum Computing，第4卷，第2期，2月。2023 [在线]。获取地址：https://doi.org/10.1145/3579367。/ Y. Mao、Y. Liu 和 Y. Yang，“分布式量子计算中的量子比特分配”，载于 IEEE INFOCOM 2023 - IEEE计算机通信会议，2023年，第1–10页。[10] G. Karypis 和 V. Kumar，“一种快速、高质量的非规则图划分多层方案”，SIAM科学计算杂志，第20卷，第1期，第359–392页，1998年。 [在线]。获取地址：https://doi.org/10.1137/S1064827595287997

[11] O. Daei、K. Navi 和 M. Zomorodi-Moghadam，“优化的量子电路划分”，International Journal of Theoretical Physics，第59卷，第12期，第3804–3820页，2020年。[12] P. Andrés-Martínez 和 C. Heunen，“通过超图划分自动分配量子电路”，Phys. Rev. A，第100卷，第032308页，2019年9月。[在线]。获取地址：https://link.aps.org/doi/10.1103/PhysRevA.100.032308

[13] W. Cambiucci、R. M. Silveira 和 W. V. Ruggiero，“面向分布式量子计算的量子电路超图划分”，载于2023年IEEE量子计算与工程国际会议（QCE），第02卷，2023年，第268–269页。[14] J. M. Baker、C. Duckering、A. Hoover 和 F. T. Chong，“面向模块化架构的分时量子电路划分”，载于第17届ACM计算前沿国际会议论文集，系列 CF ’20。美国纽约：计算机协会，2020年，第98–107页。 [在线]。获取地址：https://doi.org/10.1145/3387902.3392617

[15] F. Burt、K.-C. Chen 和 K. K. Leung，“面向分布式量子计算的广义电路划分”，载于2024年IEEE量子计算与工程国际会议（QCE），第02卷，2024年，第173–178页。[16] M. Houshmand、Z. Mohammadi、M. Zomorodi-Moghadam 和 M. Houshmand，“一种用于优化分布式量子计算中隐形传态成本的进化方法”，International Journal of Theoretical Physics，第59卷，第4期，第1315–1329页，2020年。[17] L. S¨unkel、M. Dawar 和 T. Gabor，“应用进化算法以最小化分布式量子计算中的隐形传态成本”，载于2024年IEEE量子计算与工程国际会议（QCE），第02卷，2024年，第167–172页。[18] L. S¨unkel、J. Stein、M. Zorn、T. Gabor 和 C. Linnhoff-Popien，“面向分布式量子计算的时间感知量子比特分配与电路优化”，载于2025年IEEE量子计算与工程国际会议（QCE），第01卷，2025年，第937–947页。[19] B. T. Lowerre，《Harpy语音识别系统》。卡内基梅隆大学，1976年。