arXiv:2603.07038v1 [physics.comp-ph] 7 Mar 2026

面向先进封装早期设计的全规模图形处理器加速瞬态电磁-热-力协同仿真

Hongyang Liu电气与计算机工程学院 普渡大学美国西拉斐特
liu3572@purdue.edu

Tejas Kulkarni机械工程学院 普渡大学美国西拉斐特
kulkar72@purdue.edu

Ganesh Subbarayan机械工程学院 普渡大学美国西拉斐特 ganeshs@purdue.edu

Cheng-Kok Koh电气与计算机工程学院 普渡大学美国西拉斐特
chengkok@purdue.edu

Dan Jiao电气与计算机工程学院 普渡大学美国西拉斐特 djiao@purdue.edu

摘要—**在先进电子封装的早期设计阶段，设计人员面临着仿真保真度与计算周转时间之间的关键权衡。传统的早期设计方法通常依靠稳态假设和结构均匀化来实现速度提升。尽管这些近似方法具有较高的计算效率，但从根本上无法捕捉细粒度内部界面处的动态热事件和应力集中，从而掩盖了由瞬态信号突发驱动的失效机制。在本研究中，我们提出了一种图形处理器加速的瞬态电磁—热—力耦合求解器，以解决这一瓶颈。该求解器支持对大规模封装进行全尺寸、非均匀化的时域仿真，同时将运行时间控制在适合快速设计迭代的范围内。对 NEC SX-Aurora TSUBASA 封装的仿真表明，该工具能够识别信号诱发的绝热应力，而这种应力通常在稳态和均匀化基准模型中不可见。该能力将签核级物理保真度引入早期设计阶段，有助于防止代价高昂的后期设计失效，并降低更广泛的瞬态热性能退化风险。**

索引词—**先进封装、早期设计、瞬态多物理场协同仿真、显式结构解析、GPU 加速。**

I. 引言

THE 先进电子封装的设计以 2.5D/3D集成和异构芯粒架构为特征，是一个迭代过程，其中在早期路径探索阶段做出的决策对最终产品的成功影响最大。理想情况下，设计人员会评估每种设计变体的详细多物理场性能，以便立即识别潜在失效点。然而，现代异构组装体的结构复杂性——其具有错综复杂的多尺度互连和密集集成特征——带来了沉重的计算负担。

目前，这一负担迫使人们在仿真速度和物理保真度之间做出僵化的权衡。为满足设计探索所需的快速周转时间，工程师往往不得不依赖简化的建模技术。一种普遍的近似方法是采用理想化或虚构的静态功率图，而不是求解实际的电磁物理 [1]。这种方法不可避免地忽略了真实高速信号所驱动的复杂、非均匀电流分布及其引发的动态热响应。此外，为降低网格复杂度，分析人员经常采用结构均匀化，以等效材料块替代复杂的几何细节 [2]。

尽管这些方法可以快速估算封装级翘曲等全局指标，却在早期设计阶段造成了关键的保真度差距 [3]。静态功率图会对瞬态信号突发引起的快速绝热加热事件进行平均处理，而均质化则会模糊特定内部材料界面处由此产生的应力集中。因此，在路径探索过程中往往会漏掉关键失效机制，直到成本高昂的最终验证阶段才被发现 [4]。我们迫切需要能够在全尺寸几何结构上捕捉这些瞬态多物理场相互作用，同时将计算成本控制在迭代设计可承受范围内的仿真工具。

在本研究中，我们开发了一种面向早期设计探索的图形处理器加速瞬态电磁-热-机械耦合求解器，以弥合这一差距。通过采用先进多物理场仿真算法

本研究得到 Rapid-HI（异构集成）设计研究院（埃尔莫尔电气与计算机工程新兴前沿中心）的支持，资助来源包括美国国家科学基金会资助（项目编号 CCF-2235414）、半导体研究公司资助（项目编号 2878.033）以及美国国防高级研究计划局NGMM资助。

© 2026 电气电子工程师学会。允许个人使用本材料。对于所有其他用途，无论采用任何当前或未来的媒介，包括为广告或宣传目的重印/再版本材料、创作新的汇编作品、用于转售或再分发至服务器或列表，或在其他作品中重用本作品的任何受版权保护的组成部分，均须获得电气电子工程师学会的许可。

并结合经过优化的数值库和定制的高性能 CUDA 内核，所提出的求解器实现了必要的计算吞吐量，使设计人员能够对全尺寸设计进行迭代，而不牺牲物理保真度。这一能力使设计人员能够模拟全波电磁传播、由此产生的瞬态热冲击，以及结构中随之产生的机械应力。我们在一个基于真实 NEC SX-Aurora TSUBASA 设计改编的先进封装上验证了该求解器的有效性[5]。结果表明，该求解器能够揭示传统方法难以发现的瞬态信号诱发绝热应力风险，同时也为分析更广泛的器件级热退化问题提供了严谨的依据。

II. 全尺度瞬态多物理场分析

本节详细介绍所提出的先进封装多物理场求解器的协同仿真算法。

A. 瞬态电磁-热耦合

电磁分析基于一种先进的无矩阵时域方法 [6] ，该方法适用于非均匀网格，并得出如下麦克斯韦方程组的离散形式：

$$\overline{\mathbf{D}}_{\epsilon}\frac{d^2\mathbf{e}}{dt^2}+\frac{d}{dt}\left(\overline{\mathbf{D}}_{\sigma}(t)\mathbf{e}\right)+\overline{\mathbf{S}}\mathbf{e}=-\frac{d\mathbf{J}}{dt}, \tag{1}$$

其数值系统无需进行矩阵求解。这里，$\mathbf{e}$ 表示未知电场强度矢量，$\mathbf{J}$表示外部电流密度激励。$\mathbf{D}_{\epsilon}$ 和$\mathbf{D}_{\sigma}$ 是对角矩阵，分别表示介电常数和温度相关电导率。矩阵$\mathbf{S}$ 对应于离散化的旋度-旋度算子 $\nabla\times\mu^{-1}\nabla\times$，其中 μ表示磁导率。

采用显式中心差分格式进行时间离散后，我们推导出更新方程。令 n表示当前时间步，则系统从 n 更新至 $n+1$ 的方程为：

$$\overline{\mathbf{M}}\mathbf{e}^{n+1}=\overline{\mathbf{N}}\mathbf{e}^{n}-\overline{\mathbf{K}}\mathbf{e}^{n-1}-\Delta t^2\left(\frac{\partial\mathbf{J}}{\partial t}\right)^{n}, \tag{2}$$

其中，Δt 是受 Courant-Friedrichs-Lewy（CFL）稳定性条件约束的时间步长。系统矩阵定义如下：

$$\begin{gathered}\overline{\mathbf{M}}=\overline{\mathbf{D}}_{\epsilon}+\frac{\Delta t}{2}\overline{\mathbf{D}}_{\sigma}(T^n),\quad \overline{\mathbf{N}}=2\overline{\mathbf{D}}_{\epsilon}-\Delta t^2\overline{\mathbf{S}},\\ \overline{\mathbf{K}}=\overline{\mathbf{D}}_{\epsilon}-\frac{\Delta t}{2}\overline{\mathbf{D}}_{\sigma}(T^n).\end{gathered} \tag{3}$$

这里，$\overline{\mathbf{D}}_{\sigma}(T^n)$表示电导率会根据瞬时温度分布在每个时间步长更新。由于$\mathbf{M}$ 是对角矩阵，式（2）的唯一计算开销是稀疏矩阵-向量乘法，适合采用 GPU 加速。

同时，在同一有限差分网格上求解瞬态热扩散方程，以确保直接场耦合且无插值误差。离散化后的热方程为：

$$\tilde{\rho}c_p\frac{\partial\mathbf{T}}{\partial t}+\overline{\mathbf{M}}_{kk}\mathbf{T}=\mathbf{P}_{\text{total}}, \tag{4}$$

其中，$\mathbf{T}$ 是温度向量，$\tilde{\rho}$ 是材料密度，c_p 是比热容。$\mathbf{M}_{kk}$ 是离散化的标量拉普拉斯算子 $-\nabla\cdot k\nabla$。其表达式为$\mathbf{M}_{kk}=\mathbf{V}_{0a}^{T}\mathbf{D}_k\mathbf{V}_0$，其中$\mathbf{V}_0$表示离散化的负梯度算子（$-\nabla$），$\mathbf{V}_{0a}^{T}$表示离散化的散度算子（$\nabla\cdot$），$\mathbf{D}_k$ 是热导率矩阵。项$\mathbf{P}_{\text{total}}$ 是由电场导出的焦耳热源向量，$\mathbf{P}_{\text{total}}=\mathbf{D}_{\sigma}\mathbf{e}^2$。

采用 ForwardEuler 方法，热时间步进表示为：

$$\mathbf{T}^{n+1}=\mathbf{T}^{n}-\frac{\Delta t}{\tilde{\rho}c_p}\overline{\mathbf{M}}_{kk}\mathbf{T}^{n}+\frac{\Delta t}{\tilde{\rho}c_p}\mathbf{P}_{\text{total}}^{n+1}, \tag{5}$$

其计算也仅涉及稀疏矩阵-向量乘法，与电磁部分类似。双向耦合通过电导率的温度依赖性实现：

$$\sigma(T)=\frac{\sigma_0}{1+\alpha(T-T_0)}, \tag{6}$$

其中，σ_0 是参考温度 T_0下的电导率，α 是电阻温度系数。

该公式的一个关键方面是对时间尺度的处理。在典型的扩散问题中，热时间常数比电磁时间步长大几个数量级。然而，本研究关注由快速信号尖峰引起的瞬态绝热加热。在这种情况下，温升几乎是瞬时且局部的。因此，我们严格同步热求解器与电磁求解器，采用相同的小 Δt。

B. 热-机械分析

力学响应采用线性热弹性理论建模。我们求解位移场$\mathbf{q}$，使其满足热载荷作用下的平衡方程。控制方程组由应变-位移关系、动量守恒和本构定律组成：

$$\begin{gathered}\epsilon_{ij}=\frac{1}{2}\left(\frac{\partial u_i}{\partial x_j}+\frac{\partial u_j}{\partial x_i}\right),\quad \frac{\partial\sigma_{ij}}{\partial x_j}+f_i=0,\\ \sigma_{ij}=C_{ijkl}\left(\epsilon_{kl}-\alpha_L\delta_{kl}\Delta T\right),\end{gathered} \tag{7}$$

其中，ϵ_{ij} 和 σ_{ij} 分别为应变张量和应力张量，u_i 为位移分量，C_{ijkl} 为刚度张量，α_L为线膨胀系数（CTE），f_i表示体力。在此封装分析中，我们假设不存在外部机械体力（$f_i=0$）；变形完全由瞬态温度分布 ΔT引起的内部热应力项驱动。

计算域采用 8 节点六面体（HEX8）单元进行离散，并使用 $2\times2\times2$ 高斯求积。由此得到的有限元系统为：

$$\left(\int_V\overline{\mathbf{B}}^{T}\overline{\mathbf{E}}_c\overline{\mathbf{B}}\,dV\right)\mathbf{q}=\int_V\overline{\mathbf{B}}^{T}\overline{\mathbf{E}}_c\boldsymbol{\epsilon}_T\,dV, \tag{8}$$

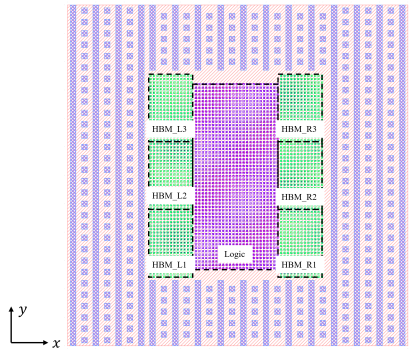


图 1：所仿真先进封装的 GDS 布局，展示了逻辑模块和高带宽内存模块的分布。

其中，$\mathbf{q}$ 为节点位移的全局向量，$\mathbf{B}$为包含形函数导数的应变-位移矩阵。$\mathbf{E}_c$ 为由 Lam´e 参数 λ 和 μ定义的标准各向同性弹性矩阵，这些参数由杨氏模量 E 和泊松比 ν推导得出。热应变向量为 $\boldsymbol{\epsilon}_T = \alpha_L \Delta T[1,1,1,0,0,0]^T$。

最后，为评估可靠性，计算每个单元质心处的冯·米塞斯应力 σ_{VM}：

$$\sigma_{VM} = \Big(\frac{1}{2}\big[(\sigma_x-\sigma_y)^2+(\sigma_y-\sigma_z)^2+(\sigma_z-\sigma_x)^2 + 6(\tau_{xy}^2+\tau_{yz}^2+\tau_{zx}^2)\big]\Big)^{1/2}. \tag{9}$$

该标量指标为预测电子封装中所用延性材料的屈服和结构失效提供了广受认可的判据。

III. 仿真设置

我们将所提出的多物理场仿真器应用于分析一种基于 NEC SX-Aurora TSUBASA 架构改造的大型先进封装 [5]。本节详细介绍其几何构型、材料属性和瞬态激励方案。

A. 结构与材料配置

仿真域在横向尺寸上跨度为 60×60 mm^2，总厚度为 2.80 mm。垂直堆叠结构由 26 个不同层组成，从层压有机基板（厚度 0.5–1.0 mm）过渡到硅中介层（厚度 0.1–0.3 mm），最终形成由有源逻辑芯片片段和高带宽存储器（HBM）堆叠组成的异质组件（厚度 0.015–0.165 mm）。假设所有界面均为完全粘结，不存在滑移或分层。该结构包含复杂的电气细节，包括密集的微凸点阵列和差分布线。连续接地平面覆盖底面（$z = 0$），其布局如图 1 所示。

至关重要的是，本研究避免了材料均质化。为准确捕捉界面处的局部应力集中，我们为所有几何特征赋予不同的线弹性各向同性材料属性。我们采用标准封装材料参数：铜（$E = 128$ GPa，$\alpha = 17$ ppm）、焊料（$E = 50$ GPa，$\alpha = 25$ ppm）、硅（$E = 130$ GPa，$\alpha = 2.6$ ppm），以及 SiO_2, 聚酰亚胺、底部填充材料、环氧模塑料和 BT 树脂。

B. 边界条件与激励方案

为模拟运行环境，施加了适当的边界条件。对于电磁求解器，计算域采用理想磁导体（PMC）边界截断，以近似开放系统。对于热求解器，假设所有边界均满足绝热条件。这是合理的，因为瞬态事件的持续时间极短，在此期间热量没有足够时间扩散至封装外部或散热器。对于力学求解器，我们采用运动学支撑（最小约束）配置，以防止刚体运动，同时允许不受约束的热膨胀。具体而言，底面几何中心（$z = 0$）处的节点在三个方向上均被固定（x, y, z）。底面右边缘上的一个节点（与中心具有相同的 y 坐标）在 y 和 z 方向上固定，但在 x方向上自由，从而允许横向膨胀。最后，底面上边缘的一个节点（与中心具有相同的x 坐标）在 z 方向上固定，但在 x和 y方向上自由。该设置能够有效固定封装，同时不会引入人为应力。

该结构承受一种复杂的瞬态激励方案，用于模拟供电噪声、逻辑切换和高速数据传输同时发生的情形。激励信号在基板、逻辑和 HBM 区域内进行空间分布。在基板中，使用沿 y 方向极性交替、面向 x 的端口来模拟差分信号传输。在 HBM 和逻辑凸点阵列中，采用 x 向差分馈电的地-信号-地（G-S-G）配置。这种局部电流吸收模拟了实际的回流路径。将三种不同的时域波形叠加，以形成总瞬态负载：(1) 一种宽带“触发”事件（20–60 ps），由施加于基板的里克波（$t_0 = 40$ ps）构成；(2) 一种背景“逻辑噪声”（0–300 ps），由施加于逻辑裸片的连续 5 GHz 正弦波构成；(3) 一次高速“数据突发”（80–230 ps），由施加于 HBM 堆叠体的 40 GHz 载波调制 3 位高斯脉冲序列构成。

为体现制造和运行变异性，在每个激励端口上施加确定性随机抖动。幅度、脉冲宽度和时间相位分别变化至多 $\pm 20\%$、$\pm 10\%$ 和 ± 10 ps。这样可确保差分信号不会完全平衡，从而产生真实的共模噪声和局部热点。

IV. 仿真结果

A. 实现与性能

所提出的多物理场仿真采用 C++ 实现，使用 NVIDIA cuSPARSE 库和定制的高性能 CUDA 内核来处理多物理场耦合。瞬态耦合电磁场和热场的更新采用显式方式处理。对于机械线性系统，我们在 NVIDIA A100 80GB GPU 上使用 NVIDIA AmgX 库，并采用 FlexibleGMRES（FGMRES）求解器

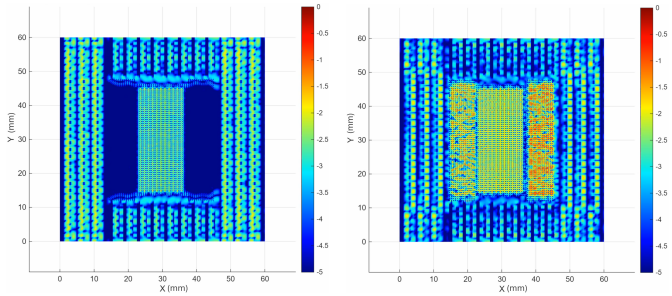


图 2： z =1.6 mm 处（中介层 C4 层）的归一化瞬态焦耳功率分布：(a) $t = 79$ ps 和 (b) $t = 166$ps。0 dB 对应峰值。

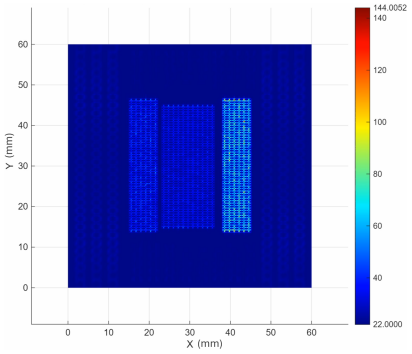


图 3： $z = 1.6$mm 处 $t = 300$ ps 时的瞬态温度分布（单位：摄氏度）。该分布凸显了稳态近似未能捕捉到的局部加热现象。

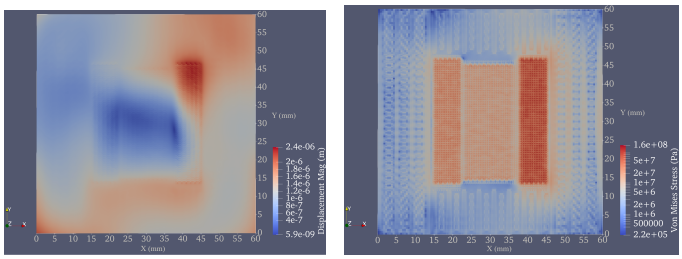


图 4：根据瞬态热载荷得出的 $z = 1.6$ mm 处的力学响应：(a) 位移幅值；(b) 冯·米塞斯应力分布。

该求解器采用代数多重网格（AMG）方法进行预处理。这一配置确保了对于异质封装结构中典型的病态弹性矩阵，求解过程能够稳健收敛。

测试结构划分为网格，在 $x, y,$ 和 z 方向上分别包含 $376\times408\times45$ 个单元。该分辨率产生了大量自由度（DOF）：电磁求解器为 21,088,285，热求解器为 7,092,878，力学求解器为 21,278,634。我们模拟了 300 ps 的瞬态观测窗口，时间步长为 $\Delta t = 20$fs。耦合时间推进的总实际运行时间约为 79.71 秒。每次在峰值温度快照处触发的静态力学求解约需 62 秒。总执行时间为数分钟，计算吞吐量可满足早期设计探索对快速周转的要求。

B. 瞬态场与可靠性分析

虽然求解器会计算整个结构的完整三维场，但我们选取基板与中介层之间的界面（$z = 1.6$mm，第 2 层 C4 凸块层）作为代表性示例，以展示其瞬态行为。

首先，我们考察瞬时焦耳热功率密度。图 2 展示了归一化后的功率分布（单位为分贝，底限为 -5 dB）。这些快照呈现了激励的动态特性，说明能量注入如何在空间上从基板通孔转移至逻辑芯片和 HBM 凸块，并使其成为局部且随时间变化的热源。

这种瞬态功率的累积效应体现在温度分布中。图 3 显示了脉冲窗口结束时（$t = 300$ ps）的温度场。与稳态分析产生平滑、扩散的温度梯度不同，该结果显示，信号走线和微凸块周围出现了尖锐的绝热温度尖峰。这证实，在热扩散使系统达到平衡之前，就可能形成显著的热梯度，从而产生一种热冲击状态，这与封装可靠性分析中通常建模的缓慢加热循环截然不同。

最后，根据峰值温度分布计算力学响应。图 4 展示了位移幅值和冯·米塞斯应力分布。观察到的温度突升会导致基板-中介层界面发生不均匀的平面变形。基板平面内的位移变化会引入剪切和面外载荷，并反映在应力分布中。可以观察到明显的不均匀性：热膨胀系数不匹配的材料界面处出现高应力集中（例如铜凸点与周围底部填充材料/介电材料之间的界面）。这些发生在凸点下尺度的局部应力集中，在标准均匀化技术中会被完全平均掉。通过显式解析界面，求解器能够识别出体材料属性模型无法揭示的分层风险关键指标。这表明，该工具能够在早期设计阶段揭示可用于签核的可靠性隐患，从而防止缺陷扩展至后续验证阶段。

参考文献

[1] C. Nie、Q. Xu、C. Wang、H. Cao、J. Liu 和 Z. Li，“小芯片异构集成的高效瞬态热分析”，《应用热工程》，第 229 卷，文章编号 120609，2023 年。[2] Z. Zhao、G. Wan 和 Y. Jia，“利用嵌入式单元胞确定布线结构等效热膨胀系数的新均匀化方法”，载于*2024* 年第 *25* 届国际电子封装技术会议（*ICEPT*），第 1–6 页，中国天津，2024 年。[3] Y. Chen 等，“采用纳米片技术的背面供电网络支持的基于 2.5D/3D 小芯片的系统级封装中非均匀功率的热影响”，*arXiv* 预印本，arXiv:2508.02284，2025 年。[4] H. Kim、J. Y. Hwang、S. E. Kim、Y.-C. Joo 和 H. Jang，“2.5-D 封装的热机械挑战：翘曲与互连可靠性综述”，《电气电子工程师学会元器件、封装与制造技术汇刊》，第 13 卷，第 10 期，第 1624–1641 页，2023 年 10 月。[5] K. Takahashi 等，“新一代 SX-Aurora TSUBASA 向量超级计算机的性能评估”，《计算机科学讲义》，第 359–378 页，2023 年。

[6] K. Zeng 和 D. Jiao，“任意非结构化网格中的瞬态麦克斯韦-热协同仿真无矩阵方法”，*IEEE*《微波理论与技术汇刊》，第 66 卷，第 12 期，第 5439-5448 页，2018 年 12 月。