发布日期：xxxx 00, 0000，当前版本日期：xxxx 00, 0000。数字对象标识符未发表作品

THeatA：面向 QCCD 囚离子系统的输运与加热感知量子纠错模拟及冷却策略

Eitaro Ishikawa[1] Noah Hirai[1] KoichiroMiyanishi[3] Hana Ebi[1] Kazufumi Tanji[1]Isamu Kudo[1] Kenji Toyoda[6,7] MasahiroTakeoka[1,4] Hiroki Takahashi[5,3]Takahiko Satoh[1] Shin Nishio[1,2]

[1]庆应义塾大学，横滨，神奈川，日本 [2]伦敦大学学院，伦敦，英国 [3]Qubitcore Inc.，恩纳村，冲绳，日本[4]日本信息通信研究机构，东京，日本[5]冲绳科学技术大学院大学，恩纳村，冲绳，日本[6]量子信息与量子生物学中心，大阪大学，大阪，日本[7]工学研究科，大阪大学，大阪，日本

通讯作者：Eitaro Ishikawa（电子邮箱：ataroh_1031@keio.jp）、Koichiro Miyanishi（电子邮箱：koichiro.miyanishi@qubitcore.jp）和 Shin Nishio（电子邮箱：shin.nishio@keio.jp）。

本项目获得 JST Moonshot研发计划资助，资助编号为 JPMJMS256G。SN 感谢日本学术振兴会（JSPS）海外R研究奖学金的支持。

arXiv:2611.30676v1 [quant-ph] 23 Nov 2026

摘要 量子电荷耦合器件（QCCD）架构是实现可扩展囚禁离子量子计算的一种有前景的方案。它通过在专用阱区之间传输离子，实现灵活的量子比特相互作用。此类系统的原生程序需要采用超越传统量子电路基本操作的操作，包括离子穿梭、物理SWAP操作、离子阱分裂与合并以及冷却。传输操作期间累积的运动激发会增加离子的平均声子数，从而降低用于双量子比特相互作用的穆尔默–瑟伦森门的保真度。然而，现有的量子纠错（QEC）仿真框架无法同时跟踪每个离子的运动激发，并显式安排冷却操作及其相关的传输时间和加热代价。在本研究中，我们为采用单一离子种类的线性QCCD系统上的量子纠错实验与仿真开发了一套全栈软件框架。该框架包括支持QCCD原生操作的中间表示（IR）、一个将综合征提取电路转换为该中间表示的编译器，以及一个考虑加热效应的噪声注入流水线，用于根据该中间表示生成含噪 Stim 电路。为了捕捉

在传输和冷却过程中，编译器会在整个编译后的调度期间更新每个离子的平均声子数，而噪声注入流水线则根据跟踪到的声子态和每离子的时序推导门依赖错误率。这使得我们能够评估输运与加热感知噪声下旋转表面码的有限尺寸逻辑错误率标度。利用这一框架，我们表明，在所评估的条件下，输运诱导加热会使逻辑错误率无法随码距增大而降低。我们进一步证明，在每个双量子比特门执行前，先将相关离子对与预冷却的冷却离子合并，以此对其进行间接冷却，能够恢复逻辑错误率随码距增大而降低的趋势。最后，通过扫描抽象冷却指令的持续时间和冷却后平均声子数，我们刻画了这两个参数之间的权衡关系，并确定了能够维持逻辑错误率标度的参数范围。

索引词 量子电荷耦合器件、容错量子计算、量子纠错码、运动加热、冷却策略、中间表示

I. 引言

囚禁离子量子比特具有较长的相干时间和迄今为止已展示出的最高门保真度之一 [1]–[5]。量子电荷耦合器件（QCCD）架构是扩展这一平台的主流方案 [6], [7]。QCCD 系统将其离子阱划分为多个区域，并在计算过程中在这些区域之间物理传输离子。基于 QCCD 的囚禁离子系统因此被广泛认为是实现大规模容错量子计算的有前景架构 [8], [9]。

容错量子计算（FTQC）依赖于量子纠错（QEC），后者通过反复测量错误综合征来检测并纠正编码逻辑量子比特中的错误 [10]–[12]。这些测量需要在数据量子比特与辅助量子比特之间执行双量子比特门。在QCCD架构中，此类量子门只能在同一区域内的离子之间执行，因此需要通过离子输运将发生相互作用的离子汇集到一起。因此，每一轮综合征提取除量子门和测量之外，还涉及反复的穿梭输运、分裂、合并以及物理交换操作 [13], [14]。

传输本身也颇具挑战。每个穿梭输运原语耗时数十至数百微秒，因此在基于穿梭输运的演示中，主导执行时间的是传输而非门执行 [13], [14]。在线性离子阱中，离子无法彼此越过，从而形成排序约束：要访问离子链内部的某个离子，就必须分裂该离子链，或将其与相邻离子进行交换。由于这些额外操作取决于每个量子门作用于哪些量子比特，传输调度必须与电路联合规划 [15], [16]。

离子输运的代价不仅限于时间。穿梭输运、分裂、合并和交换也会激发离子的运动模，从而增加其平均声子数 $\bar{n}$ [13]。尽管穆尔默–瑟伦森门 [17], [18]，是囚禁离子系统中的一种标准双量子比特门，在朗道–迪克参数的一阶近似下不受运动状态影响，但其残余误差会随 $\bar{n}$ [19] 增大。这些误差源于朗道 – 迪克展开中的高阶项，以及阻止相空间轨迹闭合的运动退相干。因此，输运引起的加热会增加逻辑错误率。此外，这种运动激发会在每个离子中累积，因此需要时必须通过冷却将其消除。然而，哪些离子可以冷却、采用何种方法以及何时冷却，都受到严格限制，具体取决于各冷却方法与已存储量子信息的相互作用方式。

囚禁离子的冷却操作分为两类，区别在于冷却过程中是否保留离子的内部量子态。第一类是直接激光冷却，包括多普勒冷却、分辨边带冷却、电磁感应透明（EIT）冷却和偏振梯度（西西弗斯）冷却 [20]–[23]。这些冷却方法的冷却范围从多普勒极限到接近运动基态，但都依赖反复的光子散射循环，而这并不能保留离子的内部态。因此，直接冷却仅适用于内部态可以舍弃的离子，例如刚完成测量的辅助量子比特。第二类则是通过与可进行激光冷却、且不会扰乱数据离子中编码的量子信息的辅助冷却离子发生库仑耦合，间接降低运动激发，例如交换冷却 [24] 和共生冷却 [25]；采用双类型量子比特编码时，甚至可以由同一种离子承担这两种角色 [26]。这两类冷却在适用的离子、可达到的声子数以及所需时间方面各不相同。这些限制使冷却方法、目标离子和冷却时机的选择成为 QCCD系统中的一项重要设计决策。

扩展基于QCCD的容错量子计算系统，需要制定冷却策略，明确冷却哪些离子、在什么位置冷却，以及在调度的哪个时刻冷却。这些选择会同时影响逻辑错误率和码周期的时长，因为冷却需要时间，而传输会使离子的运动激发逐个累积。因此，其影响取决于整个编译后的调度，而非某一种冷却方法的性能；评估冷却策略需要进行电路级仿真，逐一追踪每个离子的传输、加热和冷却。现有的 QCCD 编译器会考虑传输时间，但不会显式建模运动加热 [15], [16]。早期的噪声感知评估会对多阱系统中的输运诱导加热建模 [27], [28]，但不会评估逻辑错误率。近期的量子纠错评估则将加热纳入逻辑错误仿真。Jones 和 Murali [8] 采用静态的最坏情况声子估计，并将冷却视为全局噪声模型假设；WISER [29] 则会在程序执行过程中追踪声子占据数，并应用由阈值触发的全阱共感冷却。然而，两者都不会显式编译所需的传输和冷却操作，以便在考虑时间和加热代价的同时冷却选定的数据离子。因此，这类冷却策略对逻辑错误率的影响仍有待评估。

在本工作中，我们通过一种面向传输与加热感知的量子纠错仿真框架，填补了这一空白。该框架针对具有单一离子种类的线性QCCD系统，如图1所示。其编译器将综合征提取电路转换为QCCD原生操作的中间表示（IR），涵盖穿梭输运、分裂、合并、物理SWAP操作和冷却。通过在指令级别表示冷却，并将冷却离子输运纳入其中，框架得以在编译后的调度中表达冷却策略，包括选择冷却哪些离子、在哪里冷却以及何时冷却。随着编译器生成指令序列，它会跟踪每个离子的平均声子数，并计入整个调度过程中输运诱导加热和冷却的累积影响。随后，噪声注入流水线以Stim形式重建电路 [30]，根据所跟踪的声子记录和逐离子时序推导每个量子门的门错误，并使用最小权完美匹配解码器对采样电路进行解码 [31] ，从而获得逻辑错误率。冷却以

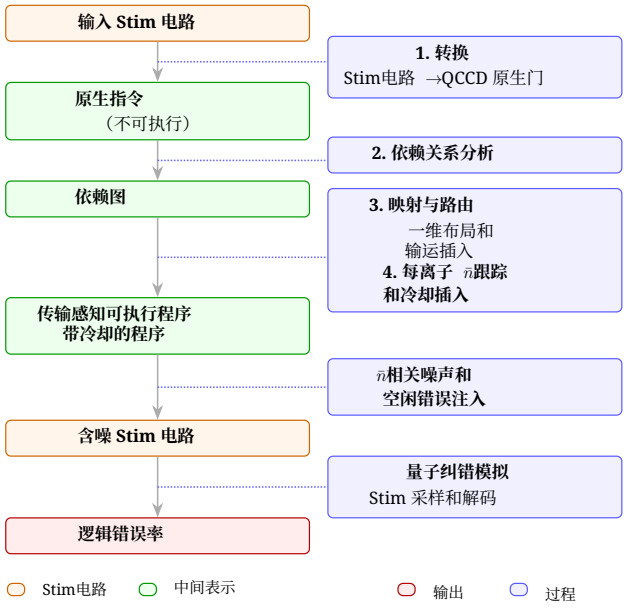


图1：编译与评估流程。输入的 Stim 电路被转换为 QCCD原生指令，提取依赖关系并构建为有向无环图（DAG），随后将该图映射到一维离子阱上，并插入传输操作。

一种由持续时间和残余声子数抽象表示的显式指令形式纳入该框架。经过测量的辅助量子比特通过该指令直接冷却。相反，数据离子通过反复与激光冷却离子合并而间接冷却；这一过程称为声子平均冷却，且无需模拟特定直接冷却协议的动力学。因此，直接冷却的部署，以及通过合并将其效果传递给数据离子的操作，都成为编译选项，框架可以在同等条件下对其进行比较。

我们的模拟得出三项发现。第一，不进行任何冷却时，增大码距反而会使逻辑量子比特表现变差。我们通过比值 $\Lambda_{d,\,d+2} = p_L(d)/p_L(d+2)$来判断逻辑错误率 p_L 从码距d到 $d+2$的改善情况；只有当测得比值的 95% 区间高于 1 时，才认为扩展已得到证实。不进行冷却时，测得的比值降至 $\Lambda_{3,\,5} = 0.08$，因为较长的传输调度使离子升温的速度超过了新增冗余所能提供的保护。对相同的编译后调度进行重放并去除加热后，扩展得以恢复（$\Lambda_{3,\,5} = 4.7$ 和 $\Lambda_{5,\,7} = 9.6$），因此在所建模的参数下，扩展能力的全部损失都是由加热引起的。第二，在所评估的模型中，冷却策略的选择决定了逻辑错误率是否会随码距增加而下降。最简单的策略是在每次测量后冷却辅助量子比特；这种方法在所有码距下都能降低逻辑错误率，但逻辑错误率仍未能随码距增加而下降。只有在每次双量子比特量子门之前立即对数据离子应用声子平均冷却，才能在两组码距上实现扩展——量子门，并使其声子数低于阈值（$\Lambda_{3,\,5} = 3.99$ 和$\Lambda_{5,\,7} = 5.39$，且其 95% 置信区间均高于 1）。第三，通过扫描抽象冷却指令的持续时间和残余声子数，可以确定实现逻辑错误缩放所需的冷却需求。当声子平均冷却的持续时间为 1 至 10 毫秒、残余声子数不超过 2 时，几乎所有情况下都能维持扩展。对持续时间—残余量平面进行扫描还表明，这两个参数可以相互权衡；即使残余声子数为零，当持续时间达到 50 至 75 毫秒时，扩展也会丧失，因为较长的调度使背景加热将量子门处的声子数提高到远高于残余值的水平。这些需求针对的是抽象冷却指令的参数，而非任何特定物理冷却方法的性能。

总而言之，本文的贡献如下：

- 提出了一种面向 QCCD系统的传输与加热感知编译器和量子纠错模拟框架。该框架会在整个指令序列中跟踪每个离子的声子累积，将冷却作为显式指令序列呈现，并端到端评估逻辑错误率。
- 系统评估了基于声子平均冷却并对冷却离子进行直接冷却的冷却策略，涵盖冷却离子的布置，以及冷却与传输的调度。
- 评估了实现有限尺寸逻辑错误抑制所需的冷却需求与码距之间的关系，并以抽象直接冷却指令的持续时间和残余声子数来表示。

所提出的编译器和仿真框架的源代码已在 GitHub 上公开 [32]。

本文其余部分安排如下。第II 节介绍一维 QCCD 架构、其原生操作，以及本研究模型所依据的冷却方法。第III 节将本研究与现有的多阱囚禁离子系统编译器及噪声感知评估进行比较。第IV 节提出一种编译器，通过插入所需的离子输运操作，将综合征提取电路映射到 QCCD 架构上。我们还介绍了一种基于这些硬件感知电路评估逻辑错误率的仿真流程。第V节评估冷却策略，并测量实现逻辑错误缩放所需的冷却需求。第VI 节总结研究发现，并讨论其局限性与未来工作。

II. 预备知识

A. 稳定子码与旋转表面码

一个 $[\![n,k,d]\!]$ 稳定子码将 k 逻辑量子比特编码到n 物理量子比特中，其最小距离为 d，并将码空间定义为一组相互对易的泡利算符的联合 $+1$ 本征空间 $\{S_i\}$，这组算符称为稳定子生成元 [33], [34]。旋转表面码 [35]将数据量子比特置于二维晶格上，并在体区使用权重为4的稳定子生成元，在边界处使用权重为2 的生成元

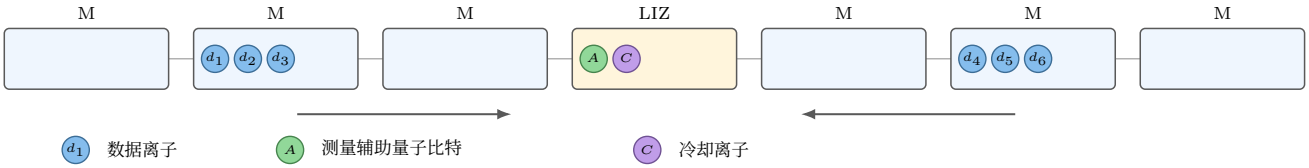


图 2：一维 QCCD 架构示意图，由激光相互作用区（LIZ）和存储区（M）组成。幺正门、测量、重置和冷却操作均在 LIZ 中进行，因此需要将参与离子从存储区转运至 LIZ。

，分别对应 X型和 Z型稳定子。表面码因其较高的错误阈值而成为容错量子计算的理想候选方案 [11], [12]。我们使用旋转表面码来评估编译器和冷却策略。

B. 综合征测量电路

为检查编码态是否位于码空间中，需要通过测量辅助量子比特，间接测量每个稳定子生成元。对于权重为4 Z的类型生成元，将辅助量子比特初始化为 $|0\rangle$，通过四个 CNOT 门将奇偶校验传递到辅助量子比特上，然后在计算基中测量辅助量子比特；对于 X类型生成元，则在 CNOT 序列前后加入哈达玛门，使得有效测量处于 X 基 [12]。

C. 一维 *QCCD* 架构

囚禁离子量子计算机将受电磁场 [36]束缚的原子离子的内部态作为量子比特。《量子电荷耦合器件》（QCCD）架构 [6] 通过将离子阱区域划分为多个功能区域，并利用分段直流电极连接这些区域以实现离子输运，从而解决单线性离子阱的可扩展性限制。这些区域通常分为激光相互作用区（*LIZ*）和存储区：前者用于门操作、初始化、冷却和测量，后者用于存储离子。本文考虑由七个区域构成的线性配置，其中中央设有一个 LIZ，记作M−M−M−L−M−M−M，如图2所示。由于同一区域内的离子构成线性链，它们在传输过程中无法彼此越过；若要改变其顺序，则需要执行物理交换操作。

1) 原生操作

本文采用以下一组原生操作，并将其分为两类。

a：计算操作

这些操作会改变量子态，并在 LIZ 内执行：

- **单量子比特旋转** $R(\theta,\ \phi)$，绕 θ 轴旋转 xy，其轴位于由相位 ϕ [36]， [37] 定义的布洛赫球 平面内。
- **Mølmer–Sørensen（MS）量子门** $U_{MS}(\theta) = \exp(-i\frac{\theta}{2}\sigma_x^{(i)}\sigma^{(j)}_x)$，即本研究采用的双量子比特纠缠门 [17], [37]。
- **态制备**（重置）和**测量**（在计算基中）。

b：传输操作

这些操作会重新配置离子位置，但不会改变内部态：

- **穿梭输运**：将一个离子或离子晶体绝热地传输到另一个区域。
- **分裂／合并**：将一个离子晶体分成两个，或将两个离子晶体合并为一个。
- **物理交换**：在同一势阱内重新排列两个离子。

2）运动加热与门保真度

处于同一势阱中的离子共享量子化集体运动模，通常分为沿阱轴方向的轴向模和垂直于阱轴的横向模 [1], [36]。量子比特虽然编码在离子的内部态中，但 MS 门等双量子比特门由共享运动模介导，该运动模耦合参与离子的内部态 [17], [36]。

传输操作会扰乱这种运动。穿梭输运、分裂、合并和物理SWAP操作都会将能量传递给运动模，并增加平均声子数$\bar{n}$ [6], [13], [38]。我们的模型会追踪输运诱导加热和背景加热；后者与经过的时间成正比，同时也会追踪专门冷却操作对这些加热的消除。每个离子和每个运动模的加热与冷却量均分别累积。

随着 $\bar{n}$ 增加，MS 门的保真度会下降 [19]，尽管该量子门在一阶近似下不受运动状态影响 [17], ，但残余的高阶耦合会降低温度较高的离子所能达到的保真度 [3], [39]。冷却操作可以将 $\bar{n}$恢复到较低的残余量，但代价是增加执行时间。我们利用 MS 门保真度对 $\bar{n}$的依赖关系，将运动激发映射为门错误率；所用查找表源自参考文献 [19]中对 MS 门的物理模拟。

D. 囚禁离子量子比特的冷却方法

输运诱导的运动激发促使我们在计算过程中引入冷却操作。冷却方法可根据其是否保留被冷却离子的内部量子态进行分类。

a：直接激光冷却

多普勒冷却 [20], [40], 分辨边带冷却 [21],[41]，和电磁感应透明（EIT）冷却 [22] 通过激光驱动的跃迁降低运动激发，且各自可实现的运动温度和冷却时长不同。由于这些方法涉及光子散射，因此无法保留编码在受照射内部态中的任意量子信息。在我们的模型中，直接激光冷却因此仅用于测量后的辅助量子比特以及专用冷却离子。

b：保态间接冷却

在综合征提取期间，数据离子必须保留其量子信息。相反，可以通过与辅助离子耦合来降低其运动激发；这些辅助离子可进行激光冷却，而无需在 LIZ 中直接冷却数据量子比特。在交换冷却中，先冷却的离子被移至靠近另一个势阱中的数据离子处，通过共振运动耦合在两者之间转移激发 [24]。在协同冷却中，数据离子和冷却离子共享集体运动模，因此可以冷却冷却离子，同时保留数据离子的内部态 [25], [42], [43]。利用受保护内部能级进行选择性冷却，也可使用相同种类的离子实现冷却 [26], [44]。

c：本文采用的冷却模型

我们的模拟器使用一条 Cool 指令表示直接激光冷却，并为其设置两个参数：直接激光冷却后的残余平均声子数 $\bar{n}_{\mathrm{res}}$以及指令持续时间 t_{cool}。模拟器不对各个激光冷却阶段及其物理动力学进行模拟。框架中的所有离子均被建模为具有相同运动参数和时序参数的单一物种。

无论涉及哪些离子，合并操作均遵循理想化的平均模型。当一条包含 n_1个离子的离子链 C_1 与一条包含 n_2 个离子的离子链 C_2 合并时，对于每个跟踪模 $\mu \in \{$ ax，tr_1,$\mathrm{tr}_2\}$ as，都会更新合并后离子链的平均声子数。

$$\bar{n}_{C_1\cup C_2,\mu} = \frac{n_1\bar{n}_{C_1,\mu} + n_2\bar{n}_{C_2,\mu}}{n_1+n_2} + e_{\mu}^{\mathrm{merge}}, \qquad (1)$$

其中，$\bar{n}_{C_i,\mu}$ 是合并前分配给 C_i 中离子的平均声子数，而 e_{μ}^{merge}是跟踪的平均声子数因合并而增加的部分。为简化起见，我们不区分各个径向正规模，而是假设声子在所有这些模式之间均匀分布。所得数值分配给合并后离子链中的每个离子。我们将这种按规模加权的均等化步骤称为声子平均；它会重新分配建模的运动激发，但不会将其消除，而合并引起的加热增量会在之后加入。

通过反复将数据离子与预冷辅助离子合并、分离辅助离子并对其进行激光冷却，可以降低数据离子的平均声子数。我们将这一理想化过程称为声子平均冷却。与实验中已演示的交换冷却不同，该模型假设合并后会实现完全均衡，并不刻画能量交换的有限时间动力学。关于这一近似的影响，详见第VI节。

III. 相关工作

与本文相关的先前工作主要分为三类：面向 NISQ 设备的传输感知编译器 [9], [15], [16],、多阱系统的噪声感知评估 [27],[28]，以及传输与加热感知的量子纠错模拟工作流 [8], [29]。表1 总结了这些工作的比较。

第一类工作将传输视为时间或操作计数，而不明确模拟传输引起的运动加热如何影响量子门保真度。TISCC [9]为基于网格的 QCCD 硬件生成表面码逻辑块操作，Kreppel 等人 [15] 通过减少量子门数量来缩短穿梭调度，而 Schoenberger 等人 [16]则按时间步安排穿梭输运。这些工作既未在成本模型中纳入加热，也未在评估中考虑加热。

第二类工作在 NISQ 工作负载的噪声条件下评估多阱系统。Murali 等人 [27]的模拟器将量子门保真度建模为随离子链累积的运动能量增加而下降；Saki 等人 [28] 则在相同模型下减少穿梭次数。在这里，运动能量是每条离子链对应的单一标量，不支持冷却，而且这两项工作都未评估逻辑错误率。

Jones 和 Murali [8]使用 Stim 和考虑加热影响的误差模型来评估编译后的表面码调度方案，其中每个传输原语采用固定的最坏情况声子数，并将冷却作为一种全局噪声模型变体。在我们的编译器中，加热按离子累积，而冷却则是由触发策略放置的一条指令（第 IV-E 节）。他们的离子阱内部具备全连接能力，重排序通过三量子门逻辑 SWAP 实现；我们的离子无法相互穿越，因此重排序需要时间并会产生更多热量，详情见第II-C节。同一研究团队的同期工作 WISER [29],缩小了这一差距：程序执行时会更新声子占据数，由所有离子阱共用的单一阈值触发再冷却，而冷却会重置整个目标离子阱的加热状态。我们的追踪按离子进行，并采用分模解析；冷却离子由调度方案放置和传输；此外，分区局部控制拓展了第 V 节所探讨的策略空间。

据我们所知，此前没有任何评估将传输操作中的每离子、分模解析加热与遵循直接数据离子冷却限制的选择性冷却相结合。我们的框架将这些功能集成到一种面向内存-LIZ 分离式一维 QCCD 架构的编译器中，

表 1：研究　　本工作的定位：相较于对多阱囚禁离子系统的噪声感知评估　　ms.

	NISQ多阱 [27], [28]	**Jones与Murali** [8]	**WISER** [29]	**本工作**
输运代价模型	路径相关时间和运动加热 [27], [28]	每次操作传输时间以及运动加热	每次操作传输时间以及运动加热	依赖距离的时间和每离子
声子态	动态，一个标量 per 离子链	静态，每次操作的最坏情况估计	动态，每阱	动态，每离子，模式分辨
冷却策略	None	全局冷却假设噪声模型	全局声子阈值，全阱共振冷却 with 冷却散射惩罚	直接冷却冷却剂和辅助离子，间接冷却—数据离子时计入针对传输时间和加热
陷阱／区域模型	均匀的可执行门陷阱，单个离子阱内全连接	均匀的可执行门陷阱，单个离子阱内全连接	均匀的可执行门陷阱，陷阱内全连接，共享传输和门控制	一维有序链，内存–LIZ 分离，不可越过约束
逻辑错误评估	无 [27] 程序保真度 [28]	Stim	Stim	Stim

使我们能够评估冷却策略如何影响逻辑错误扩展。

IV. 编译器与噪声模拟流水线

本节介绍所提出的编译器及基于该编译器构建的评估流水线。编译器将以 Stim 格式指定的综合征测量电路 [30] 转换为适用于一维 QCCD 架构的物理可执行指令序列，如第IV-A- IV-C节所述。随后，三个组件将编译后的序列转换为可评估的量。第 IV-D节介绍执行时间估算器，第 IV-E节介绍每离子声子跟踪器，第 IV-G节介绍生成逻辑错误率的噪声注入与解码流水线。

如图所示，编译流水线1 由三个阶段组成：

1) **转换：**将输入的 Stim 电路转换为第II-C节介绍的 QCCD 原生门集，不考虑离子位置或传输延迟等物理约束。2) **依赖关系分析：**分析指令之间的依赖关系，以构建能够体现量子比特级执行顺序的有向无环图（DAG）。3) **映射与路由：**编译器通过放置离子并插入传输操作（穿梭、分裂、合并、SWAP），将 DAG 映射到物理一维离子阱上，从而满足所有硬件约束。4) $\bar{n}$**跟踪与冷却插入：**跟踪每个离子的运动加热，并通过声子平均插入针对辅助量子比特和冷却剂的直接冷却，以及针对数据离子的间接冷却（通过额外的传输操作实现）。

A. 转换为中间表示

输入的 Stim 电路会被转换为包含原生量子门的中间表示。我们为该中间表示定义了一种领域专用语言 (DSL)，其中支持 QCCD 专用指令的基本操作。该语言以扩展巴科斯-诺尔范式定义 [45], [46]，并使用 Lark 对其进行解析 [47]，从而生成抽象语法树（抽象语法树，AST）。完整的语法和指令集见附录B。

B. 依赖关系分析

解析后，编译器会构建一个有向无环图（DAG） $G = (V, E)$，其中每个顶点表示一条计算指令（R、MS、重置、测量），每条有向边表示一种量子比特级依赖关系，因此图的可达性定义了执行必须遵守的偏序。若输入程序中包含显式的冷却和屏障指令，它们也可以纳入 DAG。由于冷却作用于整个区域，而其中的离子要到路由阶段才能确定，因此保守地将其排序为一个同步节点，使其位于所有先前指令之后。DAG 通过单次遍历解析后的指令序列构建：每条指令都连接到此前最近的一条作用于其各个量子比特的指令（附录1 中的算法B）。

C. 映射与路由

映射与路由阶段将依赖图转换为适用于一维 QCCD 架构的可执行指令序列。从初始离子布局（例如往复式布局（见附录C）开始，编译器选择依赖已就绪的指令，并确定在该架构的物理约束下执行这些指令所需的传输操作。编译器会按需插入分裂、穿梭、合并和物理交换操作，同时更新离子的位置和离子链构型。由此生成的指令序列保留输入电路的依赖关系，并满足下文所述一维 QCCD 架构的操作约束。

映射与路由阶段必须满足以下操作约束：

1) **一维传输（不可越过）：**离子在传输过程中不能彼此越过。重排序需要显式执行交换。2) **LIZ 约束：**计算操作只能在 LIZ 中执行。对于双量子比特门，两个目标离子必须位于同一个 LIZ 中。

3) **区域隔离：** 测量和重置会作用于目标区域中的所有离子。因此，必须保留量子态的旁观离子必须在执行这些操作前撤离。4) **资源排他性：** 假设每个 LIZ 都配有一套控制激光器，同一区域内的操作按顺序执行。5) **区域容量：** 传输过程中，区域中的离子数量不得超过其容量。例如，任何会超出区域容量的穿梭操作都不允许执行。

路由过程通过反复选择依赖条件已满足的指令来处理依赖图。在这些指令中，编译器优先选择操作数已处于所需位置的指令；若有多个，则按照它们在输入电路中的顺序打破平局。这一选择规则使给定输入电路和初始离子布局下的执行顺序具有确定性。

对于每条选定的指令，编译器都会检查其是否能够在上述操作约束下执行。如果当前离子配置不满足这些约束，编译器便会在发出指令前插入必要的传输操作。在此过程中，每次传输操作后，编译器都会更新离子的位置和离子链构型。这样，后续的路由决策便能反映此前指令所形成的物理配置。

以下过程描述了在当前离子配置下，编译器如何解决与门执行、区域隔离和离子重排序相关的冲突。

门执行的传输

如果计算门的目标离子不在所需的 LIZ 中，编译器会将它们传输到相互作用区。通过分裂将目标离子从当前离子链中隔离出来，再通过穿梭使其穿过离子阱，最后通过合并将其并入 LIZ。如果有中间离子阻碍所需的传输，编译器会插入物理交换以解决排序冲突。

测量与重置的区域隔离

执行测量或重置前，编译器会将必须保留其量子态的旁观离子移出目标区域。这些离子通过分裂进行隔离，通过穿梭进行传输，并合并到最近且有可用容量的存储区。冷却离子可以留在目标区域内。

解决线性约束（交换）

在一维 QCCD 架构中，离子在传输过程中无法彼此越过。因此，重排序需要进行物理交换。由于此操作作用于一个隔离对，所需的传输序列取决于目标离子对在其离子链中的位置。

1) **隔离对（链长 = 2）：** 该对已被隔离，因此只需交换。2) **边缘对（链长 $\geq$ 3）：** 一次分裂即可隔离目标对。操作序列为分裂 $\rightarrow$交换 $\rightarrow$合并。3) **内部对（链长 ≥ 4）：** 两次分裂操作可从两侧隔离该对。操作序列为分裂 $\times 2 \rightarrow$ 交换 $\rightarrow$合并 $\times 2$。

上述路由算法是确定性的贪心算法。它遵循上述指令选择规则，并在物理冲突出现时加以解决，而不对传输调度进行全局优化。因此，生成的指令序列不保证能使执行时间最短。如果路由无法继续，编译器会终止并给出诊断信息，而不会生成可执行的指令序列。

D. 执行时间估算

由于每个区域都按顺序执行其操作，因此编译后序列的总执行时间可建模为关键路径上各条指令持续时间之和。估算器以经过路由的指令序列为输入，并返回总持续时间。

表 2 列出了为每条本机指令分配的持续时间。这些数值取自囚禁离子实验文献 [13], [14], [38]。[1]

表 2：执行时间估算器中各条指令的持续时间。

指令	符号	持续时间	来源
单量子比特门（R）	t_{1q}	4 μs	[14]
双量子比特门（MS）	t_{2q}	59 μ秒	[38]
测量（测量）	t_{meas}	1000 μ秒	[14]
重置（重置）	t_{reset}	41 μ秒	根据 [14] 估计
分裂（分裂）	t_{split}	100 μs	[13]
合并（合并）	t_{merge}	100 μs	[13]
交换（交换）	t_{swap}	20 μs	[13]
穿梭	t_{shuttle}	9 μm/μs	[13]
冷却	t_{cool}	-	

穿梭持续时间并非恒定，而是随移动距离变化。假设采用恒定速度曲线，我们计算得出

$$t_{\text{shuttle}} = \frac{L_{\text{zone}} - n \cdot d_{\text{site}}}{v_{\text{shuttle}}}, \tag{2}$$

其中，L_{zone} 为区间传输距离，d_{site} 为剩余传输距离的单离子有效贡献，n为目标区中已有的离子数。本文采用 $L_{\text{zone}} = 1000\ \mu$m和$d_{\text{site}} = 5\ \mu$min。

E. 单离子声子跟踪

每个传输原语都会使移动的离子受热。为了在评估中体现这一代价，路由阶段会跟踪每个离子的运动

[1]它们因平台而异，并取决于电极间距、DAC 更新速率和离子阱几何结构等物理细节。

状态及其位置。我们跟踪一个轴向模式和两个横向模式的平均声子数，并将其初始化为零。虽然这些值按离子分别存储，但在我们的模型中，属于同一离子链的所有离子在每种模式下都被赋予相同的平均声子数。

传输操作会更新这些累加器。分裂和交换会向其作用的离子添加固定的、特定于模式的数值。穿梭会添加与传输距离成正比的轴向贡献，使用与第IV-D节中执行时间估算器相同的距离模型，同时加上固定的横向贡献。

当两条离子链合并时，路由阶段会根据公式（1）更新其跟踪的平均声子数。该更新先进行声子平均，再加上合并引起的加热增量，所得的每种模式的数值会被赋给合并链中的每个离子。

专用的冷却指令 Cool 会重置目标区域中离子链所跟踪的平均声子数。它会将链中每个离子的每个跟踪累加器设置为可配置的残余值 $\bar{n}_{\mathrm{res}}$，执行时间成本为t_{cool}。何时、何地以及对哪些离子发出该指令，是编译器的策略决策。我们在下一小节中定义这一冷却策略。

F. 冷却策略

我们实现了冷却策略，用于确定在何时、何处将冷却操作插入编译后的指令序列。如第 II 节所述，只有未主动参与稳定子测量的冷却离子和辅助量子比特才可进行直接冷却，而数据离子则通过声子平均间接冷却。

所有策略都包含基准 *LIZ*冷却，即在每次稳定子测量后执行。此时，LIZ 中包含已完成测量的辅助量子比特；启用 LIZ永久冷却离子时，还会包含两个驻留冷却离子。冷却这些离子可降低 LIZ 离子链的运动激发，为后续门操作做准备。

除基准 LIZ冷却外，我们还考虑了两种利用声子数阈值判断何时需要冷却的策略，但如图 3 所示，两者启动冷却程序的位置和时机不同。

策略*1*：存储区预测触发

每次稳定子测量后，编译器都会预测参与下一次稳定子测量的数据离子的声子数。每项预测都通过将测量窗口增量（在预备编译遍历中估算）加到该离子当前跟踪的声子数上得到。

如果任何预测值超过阈值 θ，就会将冷却后的辅助离子从 LIZ 转运至相应的记忆链，并与其合并，以降低其运动激发。每次访问最多可消除相当于离子链长度的激发。随后，辅助量子比特会返回 LIZ。此冷却周期将在超过阈值时重复，直至达到每个检查点最多 $N_{\max}$ 次循环的上限。

策略 *2*：*LIZ* 预测触发器

在每个双量子比特门执行前，编译器都会检查参与运算的数据离子的跟踪声子数；此时该离子已进入 LIZ，并在到达时通过与驻留离子链合并而完成了一次稀释。

如果声子数超过阈值 θ，则将数据离子–辅助量子比特对与驻留冷却离子隔离。随后对 LIZ 进行激光冷却，再将该离子对与它们重新合并，通过声子平均降低其运动激发。重复这一循环，直至跟踪的声子数降至不高于 θ、已完成循环中的声子数减少量小于10^{-3} 量子，或达到最多 $N_{\max}$ 次循环。

对于这两种预测策略，阈值 θ 决定何时触发冷却，但由于后续加热和冷却循环次数有限，无法保证门执行时的声子数低于某个上限。

G. 噪声注入与逻辑错误率估计

在最后这一阶段，编译后的指令序列将转换为含噪 Stim 电路，以估计逻辑错误率。评估流程包含三个步骤：(1) 根据编译后的指令重建逻辑电路，(2) 根据跟踪的声子数和逐离子执行时间线注入噪声通道，以及 (3) 通过电路采样和解码估计逻辑错误率。

与采用固定错误率的传统电路级噪声模型不同，我们的流水线根据编译后的物理调度，为各个操作分配错误信道。尤其是，双量子比特门错误取决于第 IV-E 节中跟踪的声子数，而空闲退相干则取决于各个离子经历的时间。

1) 电路重构

按照规范顺序遍历编译后的指令序列，以 Stim 格式重构逻辑电路。传输操作不会改变理想逻辑电路，因此予以省略；其影响则通过噪声注入纳入考量。

将从辅助量子比特重置到对应测量之间的每段指令序列重构为稳定子测量。MS 门映射为 CNOT 门，其操作数顺序决定稳定子属于 X 型还是 Z 型。对于 X 型稳定子，在 CNOT 门序列前后插入哈达玛门。原生单量子比特旋转不单独重构，因为其基变换效应由这些哈达玛门表示。由于调度可能交错安排不同稳定子测量的指令，重构时依据 MS 门的结构，而非原始的单量子比特旋转序列。

原生 R 旋转不会逐一重构。它们用于实现可折叠进这些 Hadamard 门中的基变换，并且

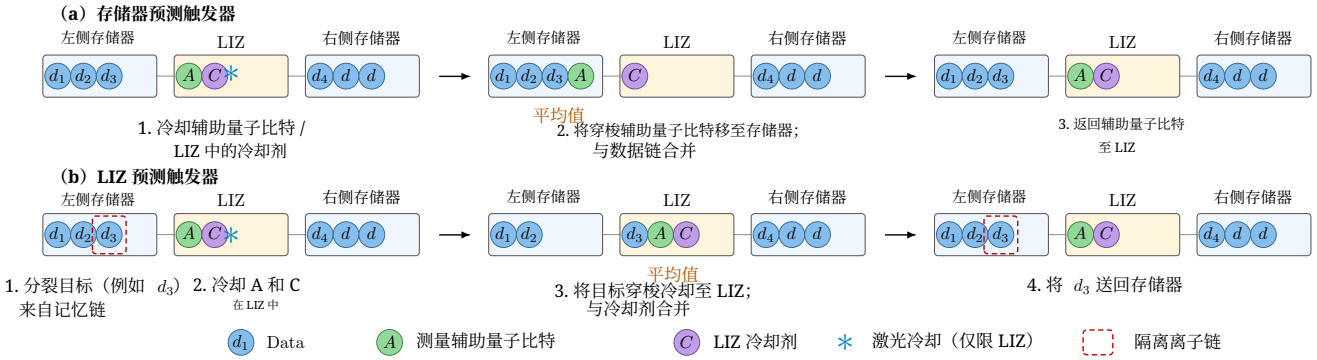


图 3：基于预测声子数的冷却策略。这些冷却周期最多重复 $N_{\max}$ 次。(a) 存储器预测触发器：当目标离子的预测平均声子数超过阈值 θ 时，将一个预冷辅助离子从 LIZ 穿梭至存储区，并与数据离子链合并，以降低其运动激发。(b) LIZ 预测触发器：将目标数据离子穿梭至 LIZ，并通过与驻留冷却离子合并进行间接冷却。在传输之前，通过在存储区分裂离子链，将目标离子与其他数据离子隔离开来，避免其返回时降低后的声子数与其余存储离子的声子数取平均。

调度可能会将其与其他稳定子块的独立指令交错执行，因此重构仅依赖于 MS 结构。

重建出的稳定子测量按执行顺序组装成多轮电路。探测器比较连续轮次中对应的辅助量子比特测量，最后的横向数据测量则定义逻辑可观测量。针对无错误情况，检查重建电路是否与输入电路一致。

2）噪声注入

根据编译后的指令序列，将噪声通道插入重建的 Sti m 电路中。双量子比特门错误取决于跟踪的声子数，而空闲退相干则根据逐离子执行时间线确定。态制备、测量和单量子比特门错误均使用固定错误率建模。

a：双量子比特门错误

每个 CNOT 门之后，流水线都会插入一个通用的双量子比特泡利通道，其中包含 15 种非恒等泡利错误的概率。这些概率取自参考文献中预先计算的查找表。 [19] 该查找表由 MS 门在热运动占据数条件下的主方程模拟得出，并对所得过程矩阵进行泡利随机化。

查找表以横向平均声子数为索引，该数值对应于 MS 门所使用的运动方向。对于每个双量子比特门，使用两个参与离子的跟踪值中较大的一个来确定错误概率。

由于查找表定义在离散网格上，默认将声子数向上取整到下一个网格点，从而提供保守错误估计。也支持向下取整或取整到最近的网格点，以便进行敏感性分析。超出表格最大值的数值会被截断至最后一个条目，并予以报告。此类截断带来的局限性将在第VI节中讨论。

b：逐离子时间线上的空闲退相干

当一个离子执行量子门或传输时，其他每个离子的物理时间也在流逝，其相干性随之衰减。流水线根据编译后的指令序列，为每个离子重建绝对时间时间线，以计算空闲时段内的退相干。离子参与计算操作时被视为忙碌，否则则视为空闲，包括其自身传输期间。在每个重建后的电路操作之前，将每个参与操作的量子比特自上一次忙碌时段以来累积的空闲时间 Δt转换为相位翻转错误，其概率为

$$p_Z(\Delta t) = \frac{1 - e^{-2\Gamma_\phi \Delta t}}{2}, \tag{3}$$

其中 Γ_ϕ 为纯退相干率。态制备之前的空闲时间会被舍弃，因为重置前立即发生的相位错误不会产生可观测影响。

c：其他错误通道

态制备、测量和单量子比特门错误采用固定错误率建模。每次态制备之后、每次测量之前都会施加比特翻转错误，而每个单量子比特门之后都会施加退极化错误。相应的错误概率和其他噪声参数汇总于附录 A。

3) 逻辑错误率估计

最后，对含噪 Stim 电路进行次采样，以获得探测器结果和逻辑观测量翻转。对于每次采样，Py- Matching [31]会对探测器结果应用最小权完美匹配（MWPM），以预测逻辑

可观测量翻转。逻辑错误率 p_L 估计为：预测的逻辑可观测量翻转与采样得到的结果不一致的次采样所占的比例。

V. 冷却策略对量子纠错性能的影响

本节评估第 IV-F 节所述的冷却策略，并进行三轮旋转表面码综合征提取。我们通过逐步增大码距来评估逻辑错误抑制效果 $\Lambda_{d,\ d+2} = p_L(d)/p_L(d+2)$。架构参数、噪声通道、加热模型和建模假设见附录A。

A. 声子数要求

在评估冷却策略之前，我们先确定要实现随码距增大而增强的逻辑错误抑制，声子数必须低至何种程度。我们在不插入冷却的情况下编译每个工作负载，并在评估门错误时施加虚拟声子数上限 $\bar{n}_{\mathrm{cap}}$。声子记录根据编译后的调度演变，但在确定门错误概率时，超过 $\bar{n}_{\mathrm{cap}}$ 的数值将替换为该上限。

图4 展示了结果。在每个码距下，逻辑错误率均随 $\bar{n}_{\mathrm{cap}}$ 单调增加。对于$\Lambda_{3,\ 5}$，当 $\bar{n}_{\mathrm{cap}} \approx 2.8$ 时，缩放比降至 1 以下；对于$\Lambda_{5,\ 7}$，当 ≈ 3.9 时，缩放比降至 1 以下。较大的码距对对应的盈亏平衡上限更高，在$\Lambda_{11,\ 13}$时达到约 5.6。因此，在测试的码距对中，$\Lambda_{3,\ 5}$ 提出了最严格的要求。将上限设为约 2.5，可使所有测试的码距对（最大至 $d = 13$）均实现逻辑错误抑制。这为后续小节评估冷却策略提供了一个参考声子数要求。

B. 无冷却情况下的扩展

在没有冷却的情况下，增大码距会提高逻辑错误率，而非抑制错误。扩展比为$\Lambda_{3,\ 5} = 0.083$，逻辑错误率趋近于0.5，当$d = 7$ 时，如表 3第一行所示。这一现象伴随着运动激发的增加。较大的码需要更多传输操作和更长的执行时间，导致平均门时间声子数从1.6 （当 $d = 3$时）上升至 6.3 （当 $d = 5$时），并在20.8 （当 $d = 7$时）。这些数值远高于第 2.5节 V-A中确定的约 2.5 虚拟上限。因此，增大码距也会增加电路所受的物理噪声，从而抵消额外的纠错能力。

为单独分析运动加热的影响，我们重新评估相同的编译后的调度，并在每次双量子比特门错误计算中将声子数固定为零。这样可以消除门错误对累积声子记录的依赖，同时保留执行调度、空闲退相干和其他噪声通道。

在此控制条件下，$d = 3$、5 和 7 对应的逻辑错误率分别降至 0.0032、0.00067 和 0.00007。相应的缩放比分别为$\Lambda_{3,\ 5} = 4.7$和$\Lambda_{5,\ 7} = 9.6$。因此，在所建模的参数下，逻辑错误抑制的损失未冷却调度中的逻辑错误抑制损失，归因于依赖加热的门错误，而非仅由其余噪声通道造成。

C. 冷却策略比较

我们比较第IV-F节所述的冷却策略，冷却时长为 $t_{\mathrm{cool}} = 1$毫秒和 $\bar{n}_{\mathrm{res}} = 0$。我们在第V-E节分别考察有限冷却时长和非零残余激发的影响。

各配置的区别在于：是否有两个冷却离子永久驻留在 LIZ 中，以及采用哪种额外的冷却触发器。我们考察单独采用基线LIZ冷却、采用存储器预测触发器（ $\theta = 1.5$ 和 $N_{\max}$ 的取值范围为 1 到 16），以及采用 LIZ 预测触发器（在$N_{\max} = 32$条件下改变 θ ）这几种情况。LIZ 预测触发器要求有驻留冷却离子。

图 5比较了这些配置的逻辑错误率和估计执行时间，而表 3 报告了具有代表性的结果。

表3：具有代表性的冷却配置（3轮次，10^5 次采样；未冷却行使用 2×10^4 ）。带星号的 p_L 值包含被截断至查找表最大值的量子门，因此是下界。MPT和LPT分别表示存储器预测触发器和LIZ预测触发器。

配置	$p_L(3)$	$p_L(5)$	$p_L(7)$	$\Lambda_{3,5}$	$\Lambda_{5,7}$
不冷却	0.018	0.220	0.491*	0.08	0.45
LIZ冷却	0.011	0.078	0.474*	0.14	0.17
+MPT ($N_{\max} = 16$)	0.0082	0.0057	0.0151	1.44	0.37
LIZ冷却 + 冷却剂	0.0076	0.031	0.370*	0.25	0.08
+MPT ($N_{\max} = 16$)	0.0070	0.0052	0.0110	1.34	0.47
+ LIZ预测触发器 ($\theta = 0.2$)	0.0039	0.00097	0.00018	3.99	5.39

在没有驻留冷却离子的情况下，与不进行冷却相比，LIZ冷却在每个码距下都能降低逻辑错误率，但随着码距增加，无法实现逻辑错误抑制。

如图6所示，随着最大冷却周期数 $N_{\max}$增加，加入存储器预测触发器可改善逻辑错误率。标度比 $\Lambda_{3,\ 5}$ 在 $N_{\max} = 8$时首次超过 1，达到 $1.16\ [1.01, 1.34]$，并在 $N_{\max} = 16$时增加至 $1.44\ [1.24, 1.68]$。然而，在$d = 5$ 时，估计执行时间从采用基线LIZ冷却时的 0.43 秒增加到 $N_{\max} = 16$时的 3.0 秒。

尽管重复冷却在 $d = 7$ 时也能将逻辑错误率降低约 30 倍，$\Lambda_{5,\ 7}$ 仍低于 1（在 $N_{\max} = 16$时为 0.37）。因此，尽管增加了冷却时间，存储器预测触发器在 $d = 3$和 $d = 5$之间恢复了逻辑错误抑制，但在 $d = 5$ 和 $d = 7$ 之间未能恢复。

记忆链预测触发器的局限在于，它通过声子平均来冷却整条记忆链（公式1）。将冷却后的辅助离子与一条含有 k个离子的离子链合并时，平均步骤只能使离子链的过量声子数减少 $1/(k+1)$。此外，每次合并都会引入额外的运动激发，因此反复冷却会——

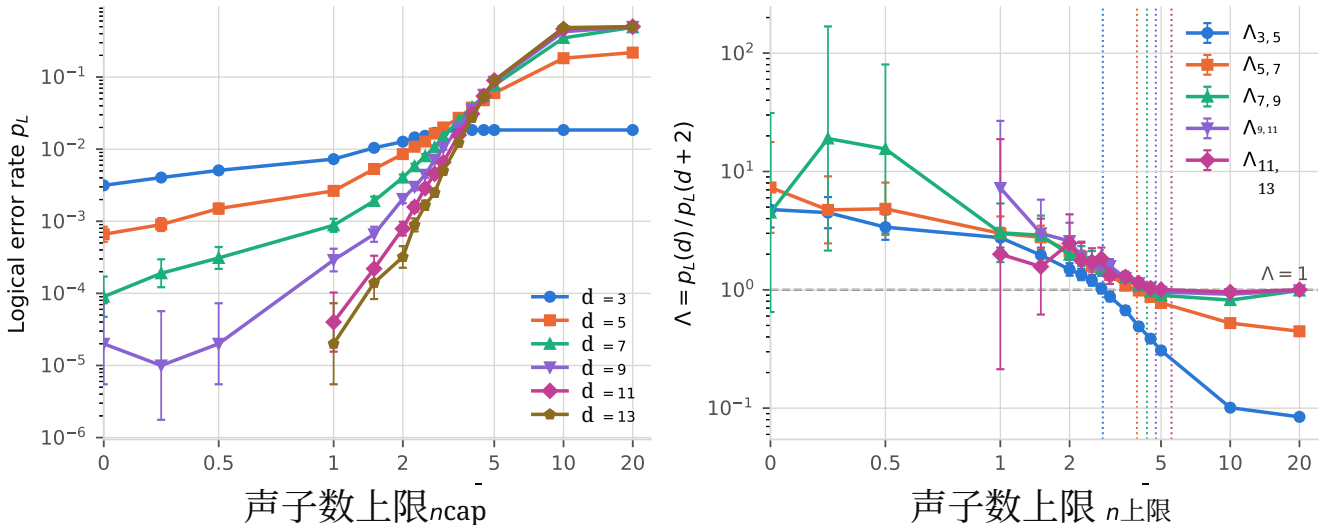


图4：三轮中，无冷却调度下逻辑错误率（左）和标度比（右）随声子数上限 $\bar{n}_{\mathrm{cap}}$ 的变化。虚线标出各标度比达到 1 的位置。该盈亏平衡上限随码距增大而升高：从 ≈ 2.8 （$\Lambda_{3,5}$）升至 ≈ 5.6 （$\Lambda_{11,13}$）。省略了在 10^5 次采样中未观察到错误的点。上限为 20 及以上时，与无上限寄存器的结果一致，因为错误率表在此处已饱和。

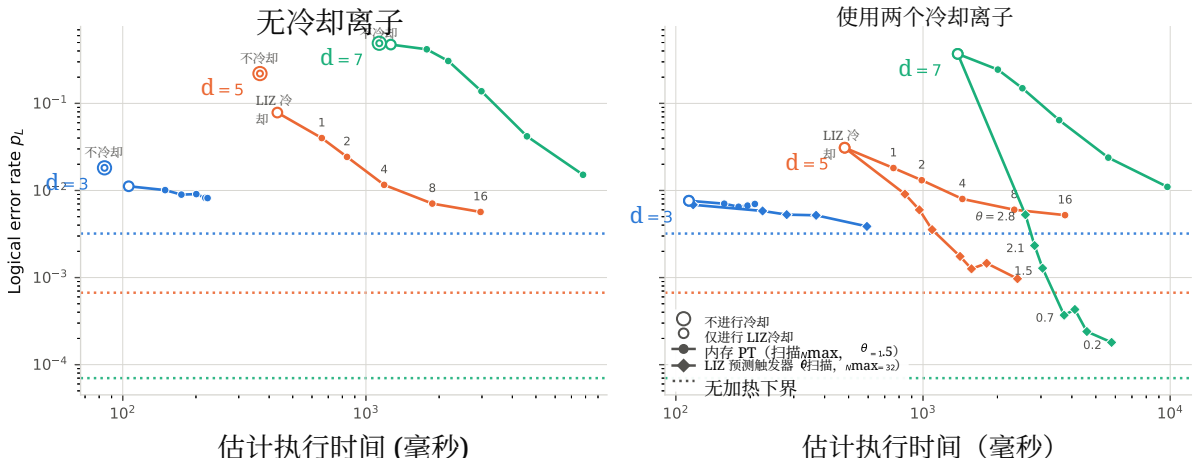


图5：三轮中，估计执行时间与逻辑错误率的关系，分别为 LIZ 中不含（左）和含（右）两个冷却离子的情况。双圆圈表示未冷却基线。空心圆表示单独进行 LIZ 冷却；实心圆表示随着 $N_{\max}$ 从 1 增至 16、在 $\theta = 1.5$时启用的存储器预测触发器；菱形表示随着 θ 从 2.8 降至 0.2、在$N_{\max} = 32$时启用的 LIZ 预测触发器。水平虚线表示无加热的理想情况，即可达到的下界。

逐渐趋近一个非零的声子数下限，且该下限随链长增加。

这一行为反映在图 6中。在 $d = 3$，逻辑错误率在超过 $N_{\max} = 4$后变化不大，而更大的编码仍能从增加循环次数中获益。尽管如此，在 $d = 7$处较长的记忆链使存储器预测触发器无法在 $d = 5$ 和 $d = 7$ 之间实现逻辑错误抑制（在测试的周期预算范围内）。

向 LIZ 中添加两个驻留冷却离子，即使不额外触发冷却，也能降低逻辑错误率。每次稳定子测量后都会冷却这些冷却离子，随后在数据离子进入 LIZ 时，它们会参与声子平均。在 $d = 5$，这使基线LIZ冷却下的逻辑错误率从 0.078 降至 0.031。

驻留冷却离子也提升了存储器预测触发器的性能，但并未消除其对记忆链长度的依赖。在 $N_{\max} = 16$，缩放比达到 $\Lambda_{3,5} = 1.34\ [1.15, 1.58]$ 和 $\Lambda_{5,7} = 0.47$。因此，尽管额外的冷却离子降低了逻辑错误率，存储器预测触发器在测试条件下仍无法在 $d = 5$ 和 $d = 7$ 之间实现逻辑错误抑制。

相比之下，当跟踪的声子数超过 {v1} 时，LIZ 预测触发器会在每次双量子比特门操作之前立即冷却参与其中的数据–辅助比特对

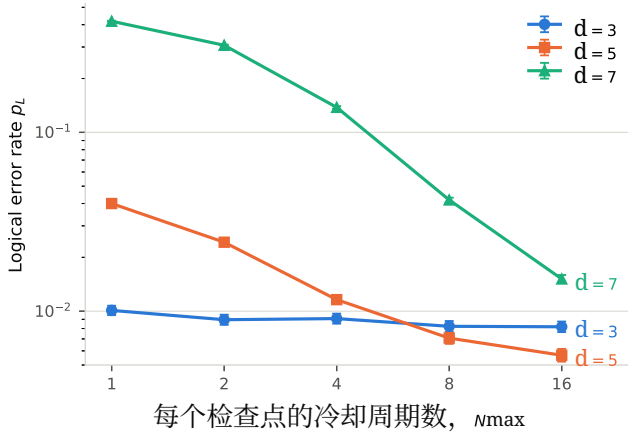


图 6：在不使用冷却离子时（$\theta = 1.5$），存储器预测触发器每三个轮次的逻辑错误率 p_L 随每个触发点的冷却周期数 N_{max} 变化的情况。$d = 5$ 曲线在约 $N_{max} = 8$ 处降至 $d = 3$以下，此时$\Lambda_{3,5}$ 超过 1。

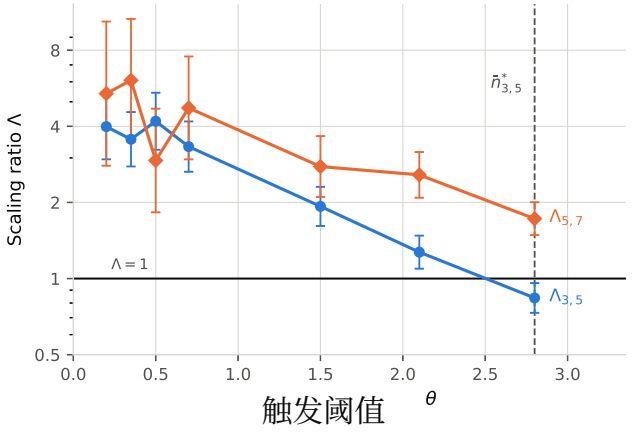


图7：LIZ 预测触发器的缩放比与触发阈值 θ（$N_{max} = 32$，在 1 毫秒 内理想化冷却至零残余量）。误差条表示 Wilson 95%置信区间端点的比值。虚线标出盈亏平衡上限 $\bar{n}^*_{3,5} \approx 2.8$ 该上限在图 4中独立测得。

通过隔离该比特对，并利用驻留冷却离子使其运动激发趋于平均，这种策略作用于一小组离子，而非整条记忆链。因此，其冷却效率不会像存储器预测触发器那样随记忆链长度增加而降低。

在 $\theta = 0.2$ 和 $N_{max} = 32$ 时，$d = 3$、5 和 7 对应的逻辑错误率分别为 0.0039、0.00097 和 0.00018。相应的抑制比为 $\Lambda_{3,5} = 3.99\,[2.96, 5.37]$ 和 $\Lambda_{5,7} = 5.39\,[2.80, 10.4]$，两者的 95% 置信区间均完全高于 1。这是我们比较的配置中，首个在两组距离参数上均实现逻辑错误抑制的配置。

在 $d = 7$处，逻辑错误率与第 2.6 节 V-B 中建立的无加热基准相比，相差不超过 V-B，三轮综合征测量的估计执行时间为 5.8 秒 。在 $d = 5$ 和 $d = 7$处，LIZ 预测触发器的逻辑错误率也更低，执行时间也更短，优于所有经过测试的存储器预测触发器配置。

我们以一项方法论观察结束这次比较。评估基于触发器的策略时，需要考虑模型中与时间成正比的背景加热，而不能只看每次操作成本。若只考虑每次操作产生的加热，存储器预测触发器在 $N_{max} = 1$测量 $p_L = 0.0328\,[0.0317, 0.0339]$ 时会位于 $d = 5$。加入背景加热后，触发点移至 $0.0400\,[0.0388, 0.0412]$，相对变化为 22%，且两个区间互不重叠；触发周期数也从 180 增至 239。运行在阈值边界上的策略，对各触发点之间累积的量子十分敏感，这既影响其成本，也影响其收益；静态或按操作计算的加热估算则完全无法捕捉这一效应。

D. 扫描门时间声子上限

LIZ 预测触发器的阈值可直接控制门执行时的声子数。在周期预算充足且满足第 IV-F节的停止条件时，该触发器会在每个双量子比特门执行前进行冷却，只要其数据量子比特超过 θ；在整个扫描过程中，测得的最大门执行时间$\bar{n}$与 θ 相差不超过 0。04 量子。因此，扫描 θ 便是用一个实际策略重做第 V-A 节的思想实验，而该策略会付出实际时间成本。

图7 展示了两种比值随 $\theta \in [0.2, 2.8]$ 的变化。$\Lambda_{3,5}$在 $\theta = 2.1$ ($1.27\,[1.09, 1.48]$) 与 $\theta = 2.8$($0.84\,[0.73, 0.96]$) 之间穿过 1，与在未冷却调度中得到的盈亏平衡上限 $\bar{n}^*_{3,5} \approx 2.8$ 一致。两项实验通过独立方式测量了同一边界：一种通过限制记录而不付出时间代价，另一种则付出触发策略所需的时间。阈值本身并不能保证门时刻的上限，因为冷却过程之后还要合并返回并传输至量子门。实测中，整个扫描范围内的最大门时刻声子数最多仅比θ 高 0.05 个量子，因此 θ 轴可与虚拟上限相比较，且两个边界对扩展起始位置的判断一致。$\Lambda_{5,7}$ 在整个扫描范围内均大于 1，从 $1.72\,[1.48, 2.0]$ （位于 $\theta = 2.8$）开始。

在$\theta \approx 0.7$以下，各比例在各自区间内趋于平稳，而执行时间仍在增长（在 $d = 5$ 从$\theta = 0.7$ 到 0.2 时，由 1.4 秒增至 2.4 秒），且随着稀释接近其下限，$d = 3$ 错误率持续改善。我们在下文的需求研究中采用 $\theta = 0.2$ 作为标准设置，即扫描范围内温度最低的点。

E. 可扩展量子纠错的冷却要求

目前为止的结果使用了理想化冷却指令，时长为$t_{cool} = 1$ 毫秒，且 $\bar{n}_{res} = 0$。第

节II-D 中的冷却方法在可达到的运动温度和冷却时长方面各不相同，因此，实际实现该指令需要有限的时长 t_{cool} 和非零残余量$\bar{n}_{\mathrm{res}}$。为衡量 LIZ 预测触发策略对冷却方法性能的要求，我们重新运行了第V-D节中的标准配置，将每条冷却指令替换为一组时长和残余量参数，取值范围为$t_{\mathrm{cool}} = 1$ 至75 毫秒，以及 $\bar{n}_{\mathrm{res}} = 0$ 至6。

触发阈值按残余量设置为 θ =max(0.2, $\bar{n}_{\mathrm{res}} + 0.1$)，因为阈值低于残余量时会触发却不起作用。对于每个采样到的正残余量，该 θ 都低于冷却周期的固定点，即残余量加上隔离往返过程的分裂与合并成本（在我们的参数中为 0.15 量子），因此无法达到该阈值；每次触发的过程都会在达到第四节F的地板检测条件时结束，使门对冷却至接近该地板。残余量为零时，阈值 0.2 高于固定点，每次过程都会以达到该阈值结束。在这两种情况下，该过程都会自行终止，且远早于周期预算 N_{max}。在整个网格范围内，测得的最大门时间声子数均高于残余量，且差值随持续时间增加：从 $t_{\mathrm{cool}} = 1$ms 时的 0.24 量子，增至 10ms 时的 0.9 量子，以及 75ms 时的 6.3 量子。

图8 显示，在 1 至 10 毫秒的时长范围内，对于 $\bar{n}_{\mathrm{res}} \leq 2$，LIZ 预测触发器在测试的 90 种组合中有 89 种满足标度判据。$\Lambda_{5,\,7}$ 在整个范围内均满足判据（最低为 1.36）。对于 $\Lambda_{3,\,5}$，唯一的例外出现在 $t_{\mathrm{cool}} = 10$ms 和 $\bar{n}_{\mathrm{res}} = 2.0$ 时，此时点估计为 1.07，但其 95% 区间包含 1。在 $t_{\mathrm{cool}} = 1$ms 时，将残余量从 0 提高到 2，会使$\Lambda_{3,\,5}$ 从 3.99 降至 1.62；而在残余量为零时，将冷却时长从 1 提高到 10ms，会使其从 3.99 降至 2.64。因此，在这些比较中，标度比对残余声子数更为敏感。

除低残余量、短时长区域外，随着冷却时长增加，每对条件的标度边界都会向更小的残余声子数移动，这与测得的门时间额外开销增加相一致。在该额外开销约为 0.25 量子的短时长条件下，残余量边界与第V-A节预测的盈亏平衡上限相符。对于 $\Lambda_{3,\,5}$，转变发生在 $\bar{n}_{\mathrm{res}} = 2.5$ 至 3.0 之间，接近基于上限得出的估计值 2.6；对于 $\Lambda_{5,\,7}$，转变发生在 3.5 至 4.0 之间，接近估计值 3.7。即使残余量为零，两种标度比在 50 ms 时均满足判据，但在 75 ms 时都低于 1（$\Lambda_{3,\,5} = 1.34$和 $\Lambda_{5,\,7} = 1.31$，此时分别为 0.93 和 0.85）。

由此得到的映射刻画了在所评估的一维QCCD模型中，哪些冷却时长与残余声子数的组合能够使 LIZ 预测触发器支持逻辑错误缩放。这些要求针对的是抽象冷却指令的参数，而非任何特定物理冷却方法的性能。

VI. 结论

我们提出了一种针对一维 QCCD 架构的量子纠错评估流水线，能够感知输运与加热，并明确纳入冷却策略。该流水线包含一个编译器，可将包含传输和冷却操作的综合征测量电路转换为指令，跟踪每条指令执行过程中每个离子的平均声子数，并将跟踪到的状态通过门依赖误差信道映射为逻辑错误率。

第V节的实验将这一流水线归纳为三项发现。第一，在不进行冷却的情况下，增大表面码的码距无法抑制逻辑错误率。与不考虑加热的模拟结果对比可知，这一现象是由加热造成的。第二，在所评估的一维QCCD模型中，冷却策略的选择决定了逻辑错误率是否会在两组经测试的码距对中均下降。通过存储器链进行冷却的策略（存储器预测触发器）受限于依赖于离子链长度的声子下限，而*LIZ* 预测触发器会在每个双量子比特门执行前立即用冷却离子冷却门对；对两组码距对而言，其缩放比均大于一（$\Lambda_{3,\,5} = 3.99$和$\Lambda_{5,\,7} = 5.39$），且相应的95% 置信区间完全高于一。第三，对于几乎所有经测试的组合，LIZ 预测触发器都满足标度判据：冷却时长为一至十毫秒，残余声子数最高为二。扩展扫描揭示了冷却时长与残余声子数平面上的一条向下倾斜边界。这两个冷却参数可以相互权衡。在较短的冷却时长下，残余声子数边界与虚拟上限分析的结果一致；即使残余声子数为零，冷却时长为50ms时仍可观察到缩放，而在75ms时则无法观察到。这些结果确定了在所评估的 LIZ 预测触发器策略下，抽象冷却指令所需达到的性能。

该评估存在若干局限性。在更大距离和更多轮次下的编译与冷却策略、不同的 QCCD 架构，以及其他码族的性能，仍有待未来研究。

声子记录是理想化的。离子链中的每个离子在每个模式下都具有相同的平均声子数，通过第 II-D 节中的声子平均使各离子链达到一致，而冷却指令则在固定持续时间后将其目标设为残余量。实际冷却方法的影响仅通过持续时间与残余量这一对参数体现，而不涉及其特定于方法的动态过程。所假定的声子平均机制既无法解析单独的运动模，也无法解析能量交换的有限时间动态。因此，模拟中声子平均间接冷却所带来的益处取决于这一理想化假设。分裂、合并和重排序的每次操作声子成本均为固定参数，其针对具体硬件的校准仍有待解决。

指令持续时间和背景加热率取自特定的实验报告，并不代表所有平台。我们的结论针对这一参数点，而第 V 节所需开展的研究则涵盖冷却参数本身。

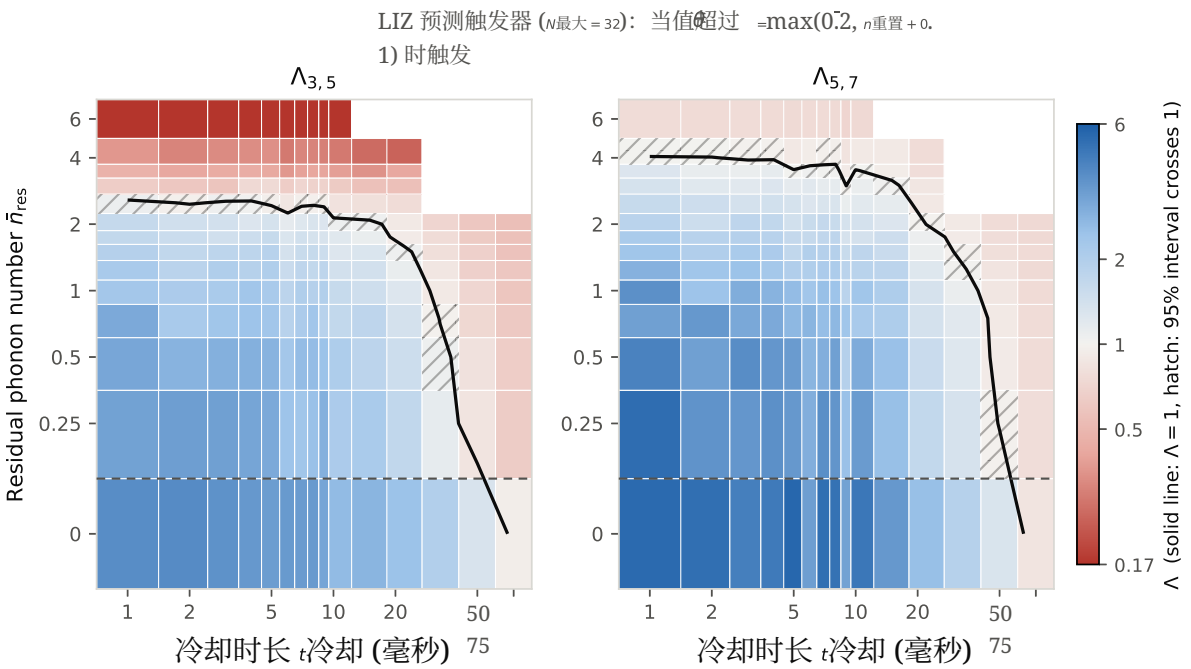


图 8：LIZ 预测触发器（$N_{\max} = 32$）的错误抑制比（颜色），其中每条冷却指令的持续时间为 t_{cool}，冷却后残余声子数为 $\bar{n}_{\mathrm{res}}$。预测触发器在超过 $\theta = \max(0.2,\, \bar{n}_{\mathrm{res}} + 0.1)$ 时触发。实线曲线为 $\Lambda = 1$ 等值线，阴影标示 95% 置信区间跨越 1 的单元格；远超边界的白色单元格未进行模拟。虚线下方的一行是 $\bar{n}_{\mathrm{res}} = 0$，绘制在线性轴段上。

致谢

EI 定义了指令集和中间表示，实现了编译流程和模拟器后端，并进行了数值计算和数据可视化。NH 计算了 Mølmer– Sørensen 量子门的保真度损失随声子数的变化，这些计算是推导逻辑错误率所必需的。本项工作的详细信息见参考文献 [19]。KM 指导 EI 定义指令集，并对 QCCD 硬件的实际限制提供指导。KM 还根据操作实际 QCCD 硬件的经验，为数值分析提供指导。HE 参与制定了编译流程的基本策略，包括一维 QCCD 架构的量子比特分配，并计算了采用往复式分配时的码周期时间。KT 共同指导 NH，并就数值方法提供建议。IK 协助 NH 进行数值计算。KT 参与讨论了加热模型和冷却策略。MT 指导 NH，并就数值方法和待研究的量提供建议。HT 根据操作实际硬件的经验，参与讨论了 QCCD 设备的编译和冷却策略。TS 指导了 EI 的本科毕业论文研究，该研究构成了本文前半部分所述编译流程的基础。SN 设计了编译与模拟流程以及冷却策略，实现了用于确定声子数阈值的数值计算，制作了部分图表，并负责整体指导项目。

参考文献

[1] C. D. Bruzewicz、J. Chiaverini、R. McConnell 和 J. M. Sage，《囚禁离子量子计算：进展与挑战》，《应用物理评论》，第 6 卷，2019 年 5 月。[2] T. P. Harty、D. T. C. Allcock、C. J. Ballance、L. Guidoni、H. A. Janacek、N. M. Linke、D. N. Stacey 和 D. M. Lucas，《囚禁离子量子比特的高保真制备、量子门、存储与读出》，《物理评论快报》，第 113 卷，页码 220501，2014年。[3] J. P. Gaebler、T. R. Tan、Y. Lin、Y. Wan、R. Bowler、D. Leibfried 和 D. J. Wineland，《 $^{9}\mathrm{Be}^{+}$ 离子量子比特的高保真通用门集》，《物理评论快报》，第 117 卷，页码 060505，2016年。[4] M. C. Smith、A. D. Leu、K. Miyanishi、M. F. Gely 和 D. M. Lucas，《误差达到 10^{-7} 水平的单量子比特门》，《物理评论快报》，第 134 卷，页码 230601，2025年。[5] A. C. Hughes、R. Srinivas、C. M. Löschnauer、H. M. Knaack、R. Matt、C. J. Ballance、M. Malinowski、T. P. Harty 和 R. T. Sutherland，《无需基态冷却、保真度达 >99.99% 的囚禁离子双量子比特门》，2025年。[6] D. Kielpinski、C. Monroe 和 D. J. Wineland，《大规模离子阱量子计算机架构》，《自然》，第 417 卷，第 6890 期，页码 709–711，2002年。[7] J. M. Pino、J. M. Dreiling、C. Figgatt、J. P. Gaebler、S. A. Moses、M. S. Allman、C. H. Baldwin、M. Foss-Feig、D. Hayes、K. Mayer、C. Ryan-Anderson 和 B. Neyenhuis，《囚禁离子量子CCD计算机架构的演示》，《自然》，第 592 卷，页码 209–213，2021年。[8] S. Jones 和 P. Murali，《利用表面码构建可扩展囚禁离子量子计算机》，载于《第*31*届*ACM*编程语言与操作系统架构支持国际会议论文集（第*2*卷）》，ASPLOS '26，（美国纽约州纽约市），页码 175–190，计算机协会，2026年。[9] T. Leblond、R. S. Bennink、J. G. Lietz 和 C. M. Seck，《Tiscc：面向囚禁离子处理器的表面码编译器与资源估算器》，载于《*SC '23*高性能计算、网络、存储与分析国际会议研讨会论文集》，SC-W

’23，（美国纽约州纽约市），页码 1426–1435，计算机协会，2023年。[10] P. W. Shor，《降低量子计算机存储器退相干的方案》，《物理评论A》，第 52 卷，第 4 期，页码 R2493，1995年。[11] E. Dennis、A. Kitaev、A. Landahl 和 J. Preskill，《拓扑量子存储器》，《数学物理杂志》，第 43 卷，页码 4452–4505，2002年9月。[12] A. G. Fowler、M. Mariantoni、J. M. Martinis 和 A. N. Cleland，《表面码：迈向实用的大规模量子计算》，《物理评论A》，第 86 卷，2012年9月。[13] V. Kaushal、B. Lekitsch、A. Stahl、J. Hilder、D. Pijn、C. Schmiegelow、A. Bermudez、M. Müller、F. Schmidt-Kaler 和 U. Poschinger，《基于穿梭输运的囚禁离子量子信息处理》，《AVS量子科学》，第 2 卷，第 1 期，2020年。[14] J. Hilder、D. Pijn、O. Onishchenko、A. Stahl、M. Orth、B. Lekitsch、A. Rodriguez-Blanco、M. Müller、F. Schmidt-Kaler 和 U. G. Poschinger，《基于穿梭输运的囚禁离子量子计算机上的容错奇偶读出》，《物理评论X》，第 12 卷，页码 011032，2022年2月。[15] F. Kreppel、C. Melzer、D. Olvera Millán、J. Wagner、J. Hilder、U. Poschinger、F. Schmidt-Kaler 和 A. Brinkmann，《面向基于穿梭输运的囚禁离子量子计算机的量子电路编译器》，《Quantum》，第 7 卷，页码 1176，2023年。[16] D. Schoenberger、S. Hillmich、M. Brandl 和 R. Wille，《面向可扩展囚禁离子量子计算机的穿梭输运》，《计算机辅助设计与集成电路系统汇刊》，第 44 卷，页码 2144–2155，2025年6月。[17] K. Mølmer 和 A. Sørensen，《热囚禁离子的多粒子纠缠》，《物理评论快报》，第 82 卷，页码 1835–1838，1999年3月。[18] A. Sørensen 和 K. Mølmer，《热运动离子的纠缠与量子计算》，《物理评论A》，第 62 卷，页码 022311，2000年。[19] N. Hirai、K. Tanji、K. Miyanishi、S. Nishio、T. Satoh、H. Takahashi 和 M. Takeoka，《热运动下 Mølmer–Sørensen 量子门稳健性的电路级噪声模拟分析》。论文准备中，2026年。[20] J. Eschner、G. Morigi、F. Schmidt-Kaler 和 R. Blatt，《囚禁离子的激光冷却》，《美国光学学会杂志B》，第 20 卷，第 5 期，页码 1003–1015，2003年。[21] F. Diedrich、J. C. Bergquist、W. M. Itano 和 D. J. Wineland，《将运动冷却至零点能》，《物理评论快报》，第 62 卷，页码 403–406，1989年。[22] C. F. Roos、D. Leibfried、A. Mundt、F. Schmidt-Kaler、J. Eschner 和 R. Blatt，《利用电磁感应透明实现基态激光冷却的实验演示》，《物理评论快报》，第 85 卷，页码 5547–5550，2000年。[23] S. Ejtemaee 和 P. C. Haljan，《囚禁离子的三维西西弗斯冷却》，《物理评论快报》，第 119 卷，页码 043001，2017年。[24] S. D. Fallek、V. S. Sandhu、R. A. McGill、J. M. Gray、H. N. Tinkey、C. R. Clark 和 K. R. Brown，《囚禁离子的快速交换冷却》，《自然·通讯》，第 15 卷，页码 1089，2024年。[25] D. J. Larson、J. C. Bergquist、J. J. Bollinger、W. M. Itano 和 D. J. Wineland，《囚禁离子的协同冷却：激光冷却的双物种非中性离子等离子体》，《物理评论快报》，第 57 卷，页码 70–73，1986年。[26] H.-X. Yang、J.-Y. Ma、Y.-K. Wu、Y. Wang、M.-M. Cao、W.-X. Guo、Y.-Y. Huang、L. Feng、Z.-C. Zhou 和 L.-M. Duan，《利用同种离子实现可相干转换的双类型量子比特》，《自然·物理》，第 18 卷，页码 1058–1061，2022年。[27] P. Murali、D. M. Debroy、K. R. Brown 和 M. Martonosi，《构建噪声中等规模囚禁离子量子计算机》，载于《2020年ACM/IEEE第47届计算机体系结构国际研讨会（ISCA）》，页码 529–542，IEEE，2020年。[28] A. A. Saki、R. O. Topaloglu 和 S. Ghosh，《Muzzle the shuttle：面向多离子阱囚禁离子量子计算机的高效编译》，载于《欧洲设计、自动化与测试会议暨展览会（DATE）论文集》，2022年。[29] S. Jones、S.-q.-h. Yang 和 P. Murali，《WISER：利用多路复用控制对囚禁离子进行系统化设计空间探索》，2026年。[30] C. Gidney，《Stim：一种快速稳定子电路模拟器》，《Quantum》，第 5 卷，页码 497，2021年7月。[31] O. Higgott，《PyMatching：一种使用最小权完美匹配解码量子码的 Python 软件包》，《ACM量子计算汇刊》，第 3 卷，第 3 期，2022年。[32] E. Ishikawa 和 S. Nishio，《THeatA：传输与加热感知的量子纠错仿真框架》。https://github.com/MSTakahashiPJ/theata，2026年。GitHub 仓库。[33] D. Gottesman，《稳定子码与量子纠错》。加州理工学院，1997年。[34] M. A. Nielsen 和 I. L. Chuang，《量子计算与量子信息》。剑桥大学出版社，10周年纪念版，2010年。[35] Y. Tomita 和 K. M. Svore，“现实量子噪声下的低距离表面码”，《物理评论A》，第90卷，2014年12月。[36] H. Häffner、C. F. Roos 和 R. Blatt，“利用囚禁离子进行量子计算”，《物理报告》，第469卷，第155–203页，2008年12月。[37] D. Maslov，“离子阱量子计算机的基本电路编译技术”，《新物理学杂志》，第19卷，第023035页，2017年2月。[38] U. G. Poschinger、G. Huber、F. Ziesel、M. Deiß、M. Hettrich、S. A. Schulz、K. Singer、G. Poulsen、M. Drewsen、R. J. Hendricks 和 F. Schmidt-Kaler，“微型离子阱中的40Ca+自旋量子比特相干操控”，《物理学杂志B：原子、分子与光学物理》，第42卷，第154013页，2009年7月。[39] C. J. Ballance、T. P. Harty、N. M. Linke、M. A. Sepiol 和 D. M. Lucas，“ 利用囚禁离子超精细量子比特实现高保真度量子逻辑门 ”，《物理评论快报》，第117卷，第060504页，2016年。[40] D. J. Wineland、W. M. Itano、J. C. Bergquist 和 R. G. Hulet，“激光冷却极限与单离子光谱学”，《物理评论A》，第36卷，第5期，第2220–2232页，1987年。[41] C. Roos、T. Zeiger、H. Rohde、H. C. Nägerl、J. Eschner、D. Leibfried、F. Schmidt-Kaler 和 R. Blatt，“光学跃迁上的量子态工程与保罗阱中的退相干”，《物理评论快报》，第83卷，第4713–4716页，1999年。[42] M. D. Barrett、B. DeMarco、T. Schaetz、D. Leibfried、J. Britton、J. Chiaverini、W. M. Itano、B. M. Jelenkovic、J. D. Jost、C. Langer、T. Rosenband 和 D. J. Wineland，“利用 $^{9}Be^{+}$ 和 $^{24}Mg^{+}$ 进行量子逻辑的协同冷却”，《物理评论A》，第68卷，第042302页，2003年。[43] J. P. Home、M. J. McDonnell、D. J. Szwer、B. C. Keitch、D. M. Lucas、D. N. Stacey 和 A. M. Steane，“协同冷却囚禁离子量子比特的存储相干性”，《物理评论A》，第79卷，第050305页，2009年。[44] D. T. C. Allcock、W. C. Campbell、J. Chiaverini、I. L. Chuang、E. R. Hudson、I. D. Moore、A. Ransford、C. Roman、J. M. Sage 和 D. J. Wineland，“利用亚稳态实现囚禁离子量子计算的OMG蓝图”，《应用物理快报》，第119卷，第214002页，2021年。[45] ISO/IEC，“ISO/IEC 14977:1996 信息技术——句法元语言——扩展巴科斯-诺尔范式”。国际标准化组织，1996年。访问日期：2026年1月29日。[46] R. S. Scowen，“通用基础标准”，《1993年软件工程标准研讨会论文集》，第25–34页，1993年。[47] E. Shinan，“Lark——用于Python的解析工具包。”https://github.com/lark-parser/lark，2025年。访问日期：2026年1月29日。[48] A. Ovide、D. Cuomo 和 C. G. Almudever，“在离子阱QCCD架构上进行扩展与资源分配”，载于《2024年IEEE量子计算与工程国际会议（QCE）》，第1卷，第959–970页，IEEE，2024年。[49] M. Ye 和 N. Delfosse，“长链囚禁离子的量子纠错”，《Quantum》，第9卷，第1920页，2025年11月。

.

附录A 实验设置

a：架构与电路

所有实验均采用M–M–M–L–M–M–M 第 II-C 节介绍的 LIZ 容量为4的单 LIZ 区域配置。每个存储区的容量足以容纳寄存器中至少一半的离子，并留有额外空间。存储区和临时区域的容量设置得足够大，因此不会限制编译后的调度。我们确认，降低这些容量不会改变生成的指令序列。

每个工作负载包含 $r = 3$ 轮旋转表面码综合征提取电路。每一轮都单独编译，稳定子测量顺序在正向和反向顺序之间交替。每一轮的最终离子布局将作为下一轮的初始布局。每个稳定子内的 CNOT 顺序遵循钩状错误规避调度 [35], ，初始布局则将量子比特交替安排在中央 LIZ 两侧的两个存储区中，以实现平衡

寄存器。关于初始布局的更多详情，见附录C。

b：噪声通道与解码

编译后的调度会转换为 Stim电路，并按照第 IV-G 节所述，使用最小权完美匹配解码器进行解码。双量子比特门错误根据参考文献 [19], 中的依赖声子的查找表，按参与门操作且声子数较高的离子的横向声子数确定，并向上取整（保守模式）。该表覆盖 $\bar{n} \leq 20$。超出此范围的门会截取为表中的最大值，因此发生截取时，报告的逻辑错误率是下限，我们会标记所有此类数据点。空闲量子比特在其每离子空闲间隔内会以$\Gamma_\phi = 3.0\mathrm{s}^{-1}$ 的速率累积退相干。

其余噪声通道采用 $p_R = 10^{-4}$、 $p_{\mathrm{meas}} = 3.2 \times 10^{-3}$ 和 $p_{\mathrm{reset}} = 8 \times 10^{-4}$。每个数据点使用 2×10^4 次解码采样；用于确定标度比的数据点使用10^5 次采样。不确定性以 Wilson 1σ 区间表示。

c：加热模型

每个离子都有三个运动累加器，一个轴向、两个横向（第 IV-E 节）。传输操作的增量采用以下默认值：穿梭输运每180 μm增加 0.5 个轴向量子和 0.05 个横向量子；分裂和合并增加 10 个轴向量子和 0.05 个横向量子，其中合并成本在对整条离子链求平均后计入；链内交换则在每个方向增加 0.1 个量子。除了这些每次操作成本外，离子还会随时间流逝持续加热，加热速率采用Kaushal等人 [13]测得的背景速率：轴向为 5.5 个量子/秒，两个横向模式分别为 4.8 和 3.6 个量子/秒。较高的横向速率分配给门错误模型读取的模式。时间流逝按规划时间时钟计算，即已发出指令持续时间的串行总和；该值是计划执行时间的上界，因此较为保守。冷却会将目标离子链的所有累加器重置为残余值零，耗时 $400\,\mu$ 秒；测量辅助量子比特的深度再冷却耗时 $2000\,\mu$秒。

d：建模假设

三项简化限定了对结果的解读。首先，声子累加器在轮次边界重置，因此背景加热只在一个轮次内累积，其报告的影响是一个下界。其次，冷却指令仅占用其自身的区域。其他区域中的传输可以并行进行，这与 QCCD架构的区域并行性相符；我们还在每个编译后的调度中验证了，测量或门在时间上都不会与冷却周期重叠。第三，第 II-D 节的声子平均模型假设合并后的离子链中的平均声子数完全均衡。

附录 B 中间表示

本附录完整给出了第 IV-A 节介绍的中间表示的语法，以及每条指令的语义。该领域专用语言采用扩展巴科斯–诺尔范式 [45], [46] 定义，并使用 Lark 进行解析 [47],，下方清单逐字采用了其语法方言。在该领域专用语言中，程序由一系列量子比特声明（用于确定初始布局）和后续指令组成。清单 1 完整列出了该语法。

清单 1：QCCD 编译器的领域专用语言的完整 Lark 语法。

```
start: （declaration | instruction）+// 声明（初始布局）
declaration: "QUBIT" ion_id "AT" location // 指令
instruction: gate_op | movement_op | measure_o
```

```
p
```

```
| 重置_op | 屏障_op | 冷却_op| comment // 基本类型 ion id: INT_离子阱_id: INT site id: INT_角度: SIGNED_NUMBER location: "（" trap_id ","site_id ")" zone id: INT_// 门操作 gate_op: ms_op | r_op ms_op: "MS" ion_id ion_id angle r_op: "R" ion_id angle angle // 移动操作 movement_op: shuttle_op | split_op| merge_op | swap_op shuttle_op: "SHUTTLE" ion_id "->" location swap_op: "SWAP" ion_id ion_id split_op: "SPLIT" ion_id"->" zone_id merge_op: "MERGE" zone_idzone_id // 其他操作 measure_op: "MEASURE" ion_id+重置_op: "RESET" ion_id+屏障_op: "BARRIER" ion_id+// 冷却 cool_op: "COOL" zone_idion_id?
```

```
注释: /#.*/

// 终结符定义 (Lark) %import common.INT %import c
ommon.SIGNED_NUMBER %import common.WS %import
common.NEWLINE %ignore WS % ignore NEWLINE
```

a：指令集

写作 i 和 j 的操作数是离子标识符， z 是区域标识符，而 (t, s) 是离子阱 t的站点 s 。

量子比特 i 位于 (t, s)

声明离子 i ，其初始位置为 (t, s)。

MS $i\ j\ \theta$

应用 Mølmer–Sørensen纠缠门 [17] ，角度为 θ 作用于离子 i 和 j，它们必须位于同一相互作用区。

R $i\ \theta\ \phi$
对离子 i执行角度为 θ、相位为 ϕ的单量子比特旋转。

SHUTTLE i -> (t, s)
将离子 i 传输至（t, s）。这里只写出目标位置。源位置可根据编译器跟踪的位置确定。

交换 $i\ j$
交换离子 i 和 j的顺序，这两个离子必须位于同一区域。

分裂 i -> z
在离子 i 正右侧切断离子链，使 i 成为其所在链段的右端，并将 z 一侧的链段移入区域 z。移动方向根据源区域到 z 沿阱轴的方向确定。

合并 $z_l\ z_r$
合并相邻区域 z_l 和 z_r中的离子链，同时保持物理上的从左到右顺序。

测量 i^+ / 重置 i^+
测量或重置相互作用区中列出的离子。

屏障 i^+
是针对所列离子的同步点，不耗费时间。它固定了原本彼此独立的指令之间的相对顺序。

冷却 z $[c]$
冷却位于区域 z 中的整条离子链，将其中每个离子的运动累加器重置为所配置冷却方法的残余值。可选操作数 c 指定一个冷却离子，该离子在执行指令时必须位于 z 中，驻留冷却离子配置会使用此离子。每条指令的持续时间用于区分常规冷却与测量后深度再冷却（附录 A）。

量子门、传输和冷却指令采用第 IV-D 节执行时间估算器给出的持续时间和加热增量，参数值见附录 A。

b: 依赖图构建
算法 1 在单次遍历指令序列的过程中构建第 IV-B 节中的依赖图，并维护查找表 `last_op`，记录最近一次作用于各量子比特的指令。

算法 1 依赖图构建

要求： 计算指令序列 I_{seq}
从抽象语法树解析
确保： 有向无环图 $G = (V, E)$

```
V ← ∅,  E ← ∅
last_op ← 空映射：量子比特 ID → 节点 ID
对于每条指令 I_new 在 I_seq 执行
    创建节点 v_new 对于 I_new;  V ← V ∪ {v_new}
    对于每个量子比特 q 被 I_new 使用执行
        如果 q ∈ 最后_操作则
            将边（last_op[q], v_new）添加到 E
        结束 if
        last_op[q] ← v_new
    结束 for
结束 for
返回 G(V, E)
```

附录 C 高效综合征提取的量子比特映射

初始离子布局会影响一维 QCCD 架构中综合征提取的传输调度和码周期。人们也研究了通过初始离子布局降低 QCCD 架构中离子传输开销的方法。Ovide 等人 [48] 提出了一种时空感知分配启发式算法，利用量子比特相互作用及其时间顺序来缩短含噪声中等规模量子算法的执行时间。在相比之下，我们的布局策略利用了旋转表面码稳定子的几何结构，以及线性架构中的内存–LIZ分离。在本附录中，我们针对一种综合征提取电路优化初始离子布局；该电路复用单个辅助量子比特来测量多个稳定子校验。这种辅助量子比特复用综合征提取已在 [49] 中研究。

原则上，可以联合优化初始顺序、量子门调度和传输操作。我们使用抽象链上的 reuse-one 电路，通过时间扩展的 CP-SAT 模型测试了这一方法。对于 $d = 3$，一次 600 秒的运行得到了一个经重放验证的 16-SWAP 当前最优解，且下界为 10，因此最优值位于 $[10, 16]$，但未能精确确定。随着距离增大，上下界差距迅速扩大；在 120 秒的时限内，CP-SAT 未能为 $d \geq 7$找到经验证的可行当前最优解，尽管已有可独立重放的热启动轨迹。因此，时间扩展模型的扩展性较差，因为其状态变量和转移变量会随着离子数量及 SWAP 时域的增加而增长。图 9 展示了由此产生的模型规模。变量数量从$d = 3$ 处的 632 个增加到 $d = 9$处的 385,856 个，增幅超过两个数量级。

这一限制促使我们提出一种基于码几何的低成本布局策略。我们首先利用 稳定子跨度来确定一种有用的一维顺序，然后将该顺序调整以适应 LIZ 配置周围的两个存储区。

A. 从跨度最小化到往复式布局

对于数据量子比特布局 π和稳定子码 C，其稳定子群为 $\mathscr{S} = \langle S_1,\ S_2,\ \ldots,\ S_{n-k} \rangle$，我们将稳定子校验 S_i 的稳定子跨度 和码跨度定义为

$$S_{i,\mathrm{span}}(\pi) \triangleq \max_{q \in \mathrm{supp}(S_i)} \pi(q) - \min_{q \in \mathrm{supp}(S_i)} \pi(q),$$
$$C_{\mathrm{span}}(\pi) \triangleq \sum_{S_i \in \mathscr{S}} S_{i,\mathrm{span}}(\pi) \tag{4}$$

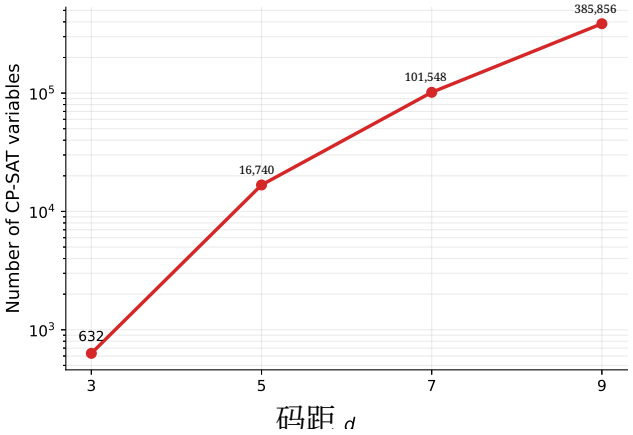


图 9：时间扩展联合 CP-SAT 模型中的变量数量。模型规模取决于码距和 SWAP 步骤的最大数量；后者是根据 CP-SAT 优化前得到的一个可行解设定的。

表 4：CP-SAT 当前最优解与往复式布局的总跨度。

d	CP-SAT	往复式
3	20	20
5	103	104
7	288	300
9	638	656

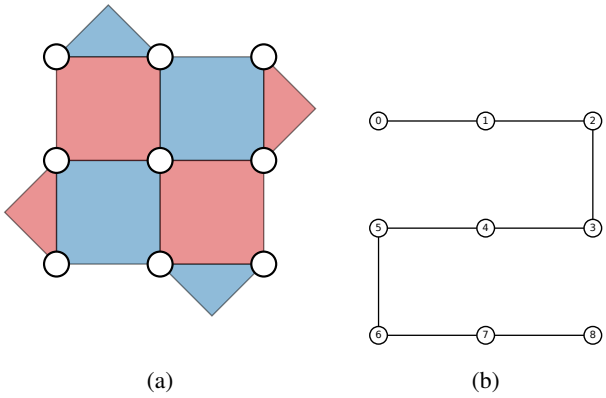
其中 supp(S_i) 是稳定子 S_i 的支撑集。稳定子跨度衡量初始离子顺序中每个稳定子对应的数据量子比特之间的距离。这种局域性与综合征测量所需的传输成本有关。

我们通过为每个数据量子比特分配一个不同的整数位置，使用 CP-SAT 最小化了 $C_{\text{span}}(\pi)$。对于 $d = 3$旋转表面码，求解器证明了 $C_{\text{span}} = 20$最优性。采用简单路由器时，所得布局需要 27 次 SWAP 操作；相比之下，按原始量子比特索引顺序排列需要 40 次，随机布局则需要 102 次。因此，在这个小规模实例中，跨度是一个实用的布局代理指标，可用于减少传输所需的操作次数，但它并不能完全决定 QCCD 传输调度。

CP-SAT 的输出呈现出清晰的几何规律。第一行晶格从左向右扫描，下一行从右向左扫描，此后方向交替，如图 10 所示。图11 展示了其稳定子跨度。我们将这种顺序称为往复式顺序。表4显示，在 $d = 3$ 时，它与经认证的最优解一致；在更大码距下，也接近 60 秒时得到的 CP-SAT 当前最优解。这些较大码距下的当前最优解并未经过最优性认证。

B. 放置方案比较

我们比较了 $d \in \{3, 5, 7, 9\}$ 旋转表面码一次综合征提取轮次的四种典型放置策略：按原始量子比特索引顺序排列、均匀打乱的随机顺序、通过 30,000 步模拟退火最小化码跨度，以及往复式——



(a) (b)

图10：(a) $d = 3$ 旋转表面码。顶点表示数据量子比特，面表示稳定子校验。(b) (a)中数据量子比特的往复式索引。

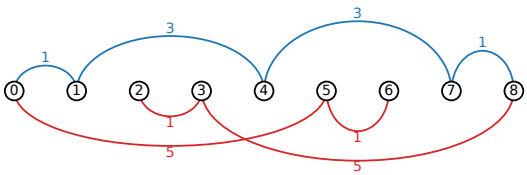


图11： $d = 3$旋转表面码的一维往复式放置。顶点表示数据量子比特，红色/蓝色边表示X/Z稳定子跨度。$C_{\text{span}} = 1 + 3 + 3 + 1 + 5 + 1 + 5 + 1 = 20$ 其最优性已通过CP-SAT证明。

直接遵循交替行遍历。对于每种放置方式，稳定子校验所用的 CX 门按其支撑集位置从最左到最右排序。每个稳定子内部均保留钩错安全门顺序。图 12报告了 QCCD 编译器的 SWAP 计数和执行时间。在所有测试距离下，往复式的 SWAP 计数均最低，且在这四种方法中模拟时间最短。

C. 架构感知交替侧放置

基于跨度的放置将离子视为单条离子链，而我们的 QCCD架构在LIZ两侧各设有一个存储区。因此，我们提出交替侧放置。

为了根据给定的初始数据离子布局构建综合征提取调度，我们首先确定稳定子测量的顺序。对于每个稳定子，我们找出其数据离子在

给定的一维布局（例如往复式布局）中的最小和最大位置。随后按照这两个位置的字典序排列稳定子，优先排列最左侧数据离子在离子链中位置更靠前的稳定子。在每次稳定子测量中，CNOT 门按照固定的顺序（NZ顺序）执行，以避免钩形错误。

给定此调度，我们按执行顺序扫描量子门，并记录离子首次出现的顺序。随后，离子逐个交替重新排列到左侧和右侧存储区中。在每个存储区内，较早出现的离子放置在更靠近 LIZ 的位置。图13展示了 9 个数据离子的交替侧放置示例。因此，原始的一维放置通过电路顺序影响交替侧分配，而非直接映射离子位置。最后，编译器插入所需的传输操作。



图1 13：9 个数据离子（蓝色）和 1 个辅助量子比特（绿色）的交替侧放置。假设离子在电路中首次出现的顺序为（0，1，……，8），则它们会交替分配到左侧和右侧存储区。在每个存储区内，较早出现的离子放置在更靠近 LIZ 的位置。测量辅助比特位于左侧存储区朝向 LIZ 的一端。

图 14 比较了采用交替侧放置后的相同四种放置方式。对于 $d \geq 5$，往复式加交替侧放置的 SWAP 计数和执行时间最低。在 $d = 9$，该方法需要 2018 次 SWAP 操作，耗时 893.0 毫秒。与纯往复式相比，对于 $d = 5$、7、9，交替侧放置分别将 SWAP 计数降低了 25.5%、19.9% 和 21.8%。在 $d = 3$，SWAP 操作从 29 次减少到 28 次，但耗时小幅增加，从 27.55 毫秒升至 28.98 毫秒，这说明 SWAP 计数无法精确反映执行时间。

这些结果揭示了两种互补的效果。往复式提供了成本较低的几何顺序，使稳定子支撑集保持紧凑；交替侧放置则将由此得到的电路映射到面向 LIZ 的两端存储区。

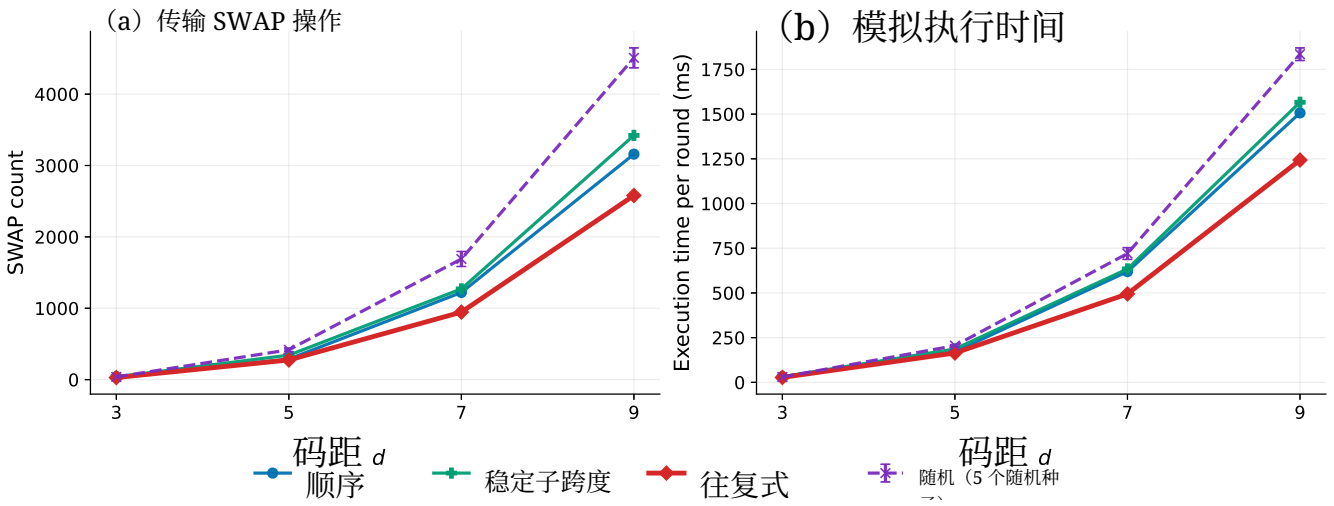


图12：四种初始放置方法的一轮 QCCD 成本。随机误差条表示五个随机种子上的一个标准差。在 $d = 9$ 处，往复式需要 2580 次 SWAP 操作，耗时 1243.2 毫秒；相比之下，五个随机种子的随机均值为 4508.2 次 SWAP 操作，耗时 1835.0 毫秒。

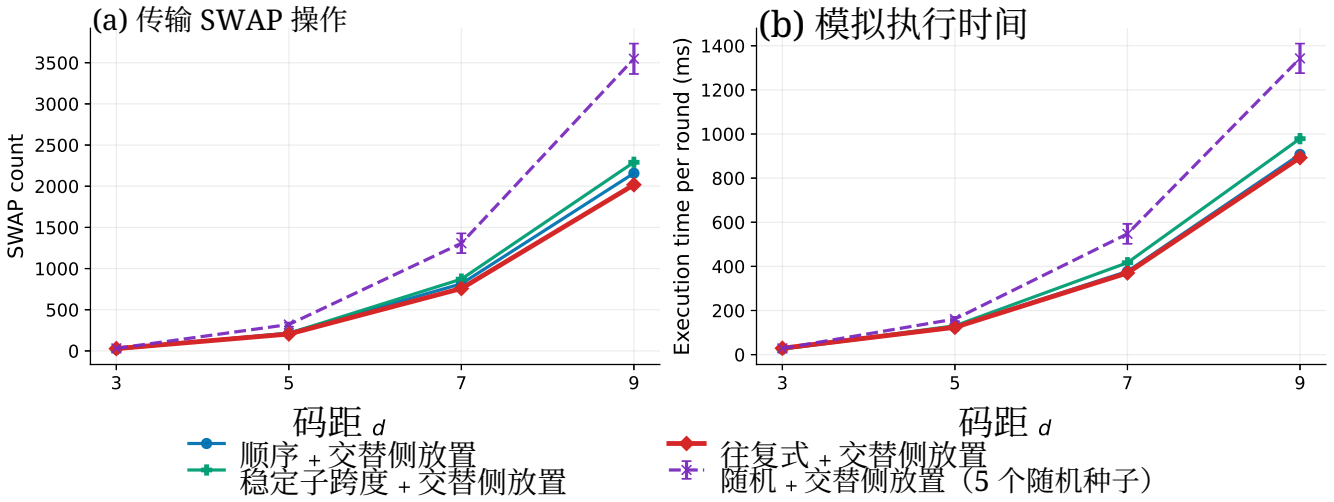


图14：将交替侧放置应用于根据每种源放置推导出的电路顺序后的一轮 QCCD 成本。